

Industriestandard-E-A-Schaltkreise 8255 / 8254

-- Kurzbeschreibung --

1. Der programmierbare E-A-Schaltkreis 8255

Der programmierbare E-A-Schaltkreis (Programmable Peripheral Interface) 8255 hat eine Mikroprozessorschnittstelle mit 8-Bit-Datenbus. Er kann 24 E-A-Anschlüsse über drei 8-Bit-Ports A, B, C ansteuern.

- Signalpegel der Ports: TTL-kompatibel.
- Treibfähigkeit: typischerweise 2...2,5 mA.

Die 24 E-A-Anschlüsse sind in zwei Gruppen (A, B) zu je 12 Bits eingeteilt:

- Gruppe A umfaßt Port A sowie die höherwertigen 4 Bits (7...4) des Ports C,
- Gruppe B umfaßt Port B sowie die niederwertigen 4 Bits (3...0) des Ports C.

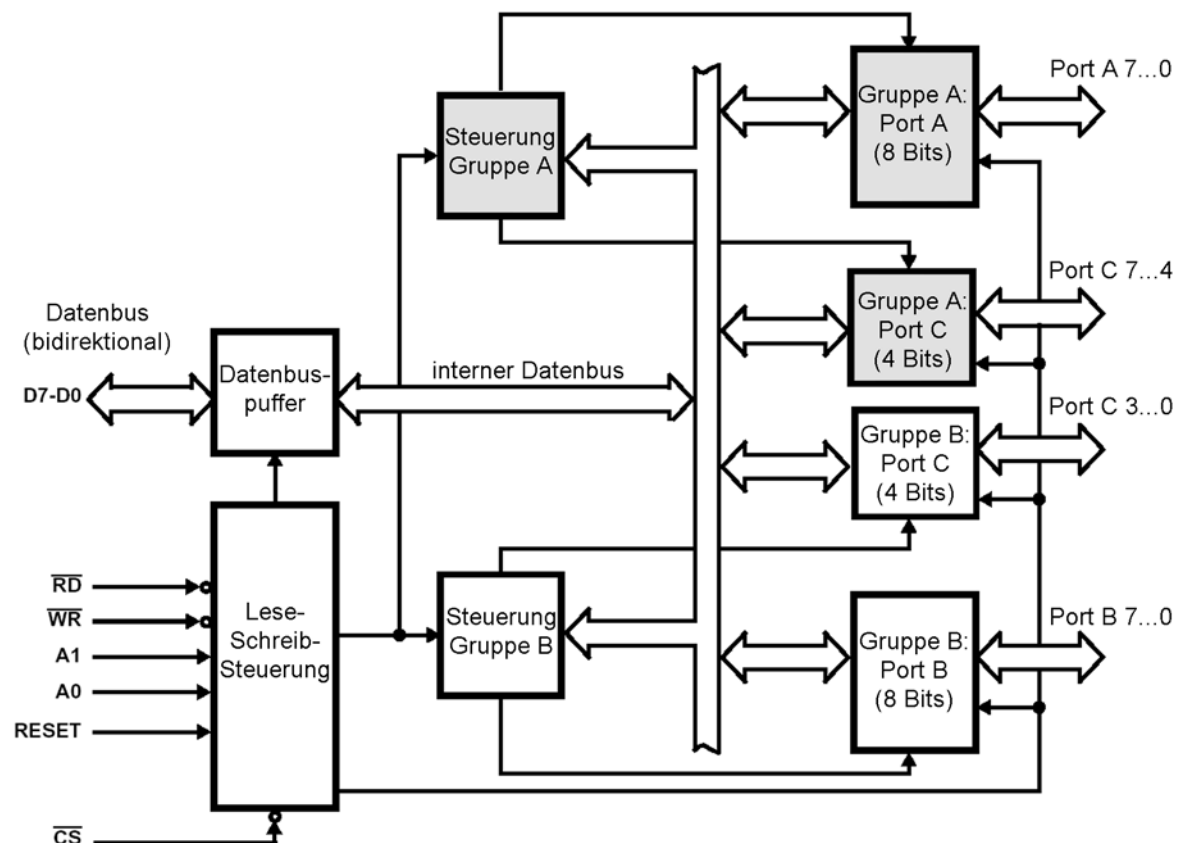


Abb. 1.1 Der 8255 im Blockschaltbild (nach Harris Semiconductor)

Jeder Port kann programmseitig zwischen Ein- und Ausgabe umgeschaltet werden. Bei den Ports A und B betrifft das alle 8 Bits auf einmal. Beim Port C sind die beiden 4-Bit-Hälften (7...4 und 3...0) unabhängig umsteuerbar. Die dahinterstehende Philosophie: die Ports A und B werden als 8-Bit-Datenports verwendet, während die beiden Hälften des Ports C für die zugehörigen Handshaking- und Zustandssignale genutzt werden. Um diese Nutzungsweise zu unterstützen, kann jedes Bit des Ports C

mit einem einzigen Ausgabezugriff gesetzt oder gelöscht werden (Single Bit Set/Reset). Der Schaltkreis hat drei wählbare Betriebsarten:

- Mode 0 (Basic Input/Output). Programmierbare Ein- und Ausgabe über zwei 8-Bit-Ports (A, B) und zwei 4-Bit-Ports (beide Hälften von C).
- Mode 1 (Strobed Input/Output). Es gibt zwei Gruppen mit je einem 8-Bit-Port (Daten) und einem 4-Bit-Port (Handshaking- und Zustandssignale). Die Steuersignalbelegung hängt von der gewählten Übertragungsrichtung ab. Elementare Übertragungsabläufe (Datenübernahme, Handshaking, Interruptauslösung) werden hardwareseitig gesteuert.
- Mode 2 (Strobed Bidirectional Bus I/O). Betrifft nur Port A sowie 5 Bitpositionen (7...3) des Ports C. Port A wird als bidirektionaler Datenbus betrieben.

Portadresse	A1	A0	Port
0	0	0	A
1	0	1	B
2	1	0	C
3	1	1	Steuerregister

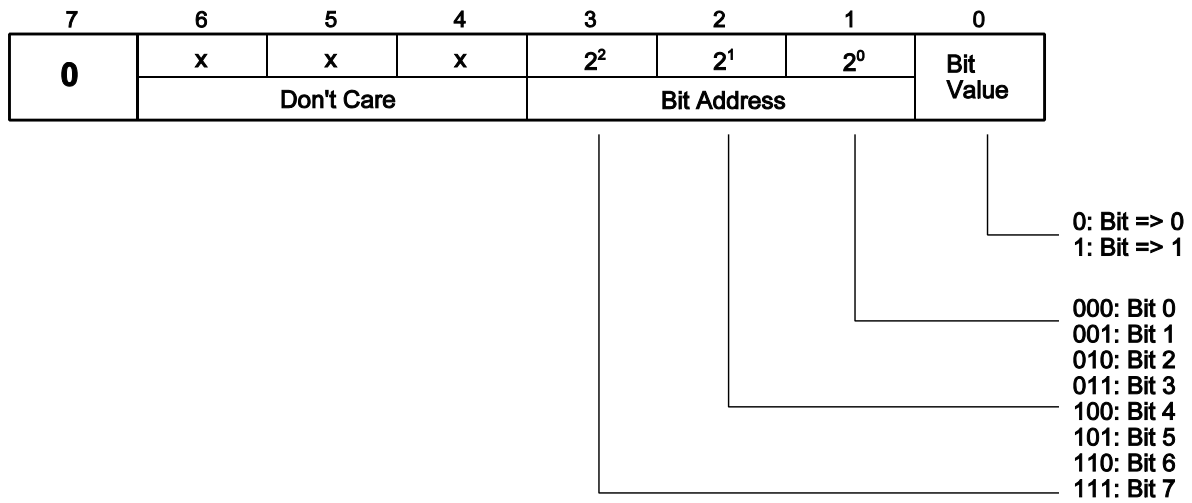
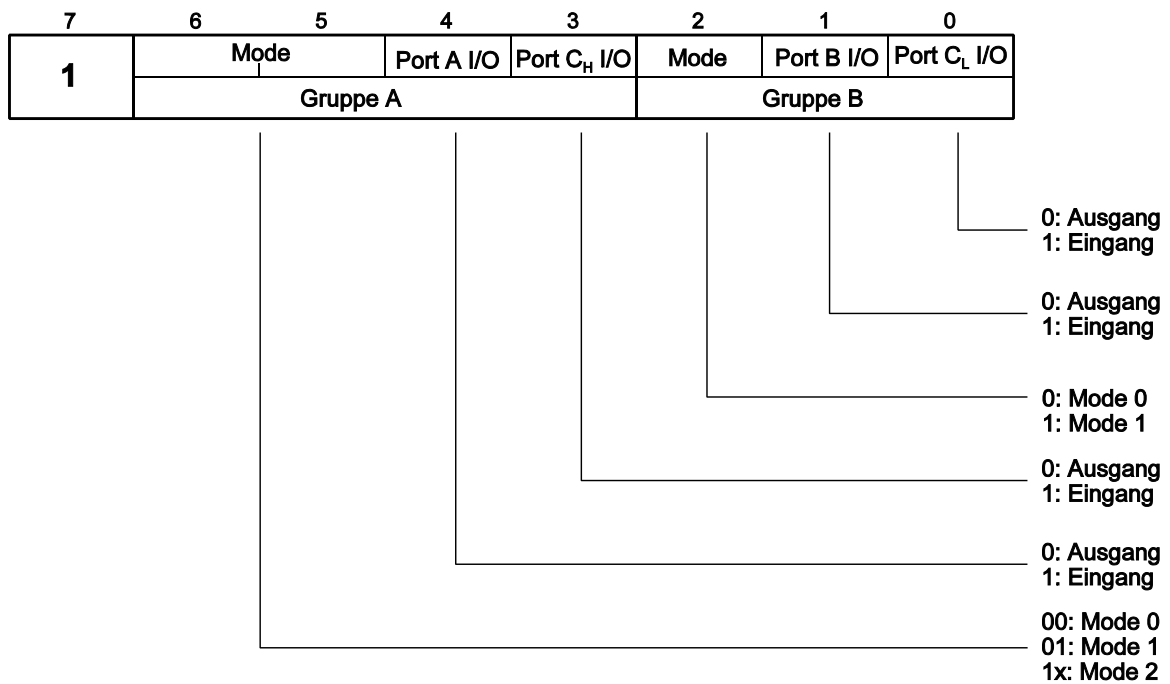
Belegungen des Steuerregisters

Betriebsartensteuerung

7	6	5	4	3	2	1	0
1	Mode		Port A I/O	Port C _H I/O	Mode	Port B I/O	Port C _L I/O
Gruppe A					Gruppe B		

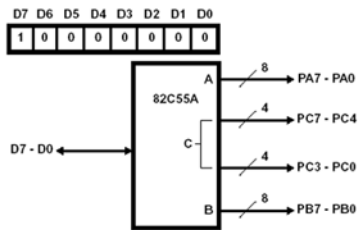
Einzelbitzugriffe(nur Port C)

7	6	5	4	3	2	1	0
0	x	x	x	Bit Address			Bit Value

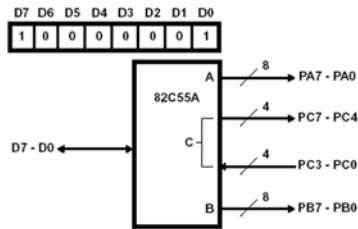


Beim Wechseln der Betriebsart werden alle Ausgaberegister zurückgesetzt.

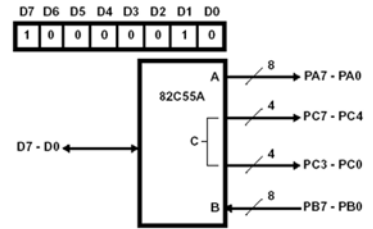
CONTROL WORD #0 **80H**



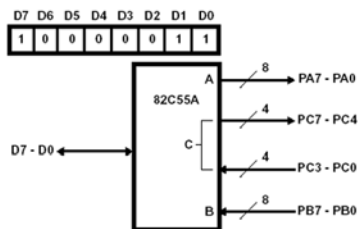
CONTROL WORD #1 **81H**



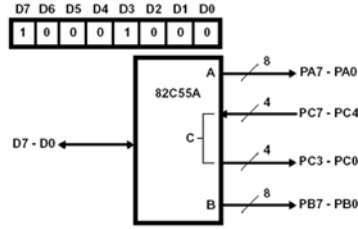
CONTROL WORD #2 **82H**



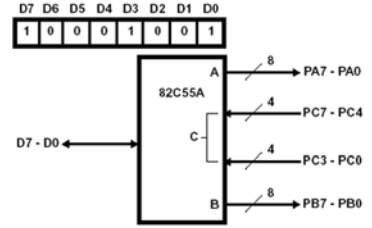
CONTROL WORD #3 **83H**



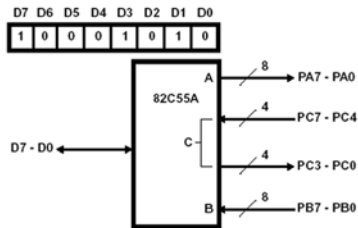
CONTROL WORD #4 **88H**



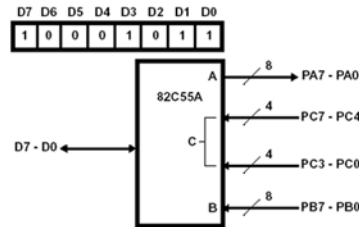
CONTROL WORD #5 **89H**



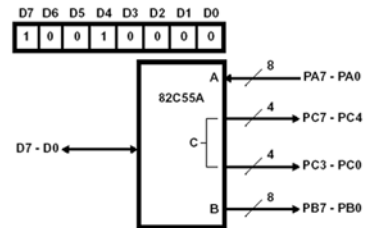
CONTROL WORD #6 **8AH**



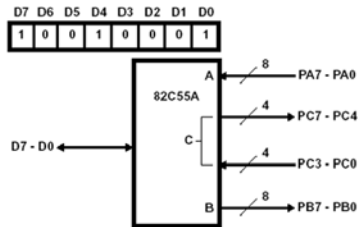
CONTROL WORD #7 **8BH**



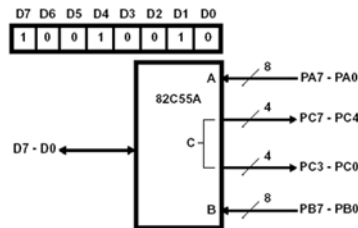
CONTROL WORD #8 **90H**



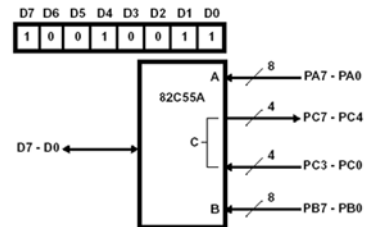
CONTROL WORD #9 **91H**

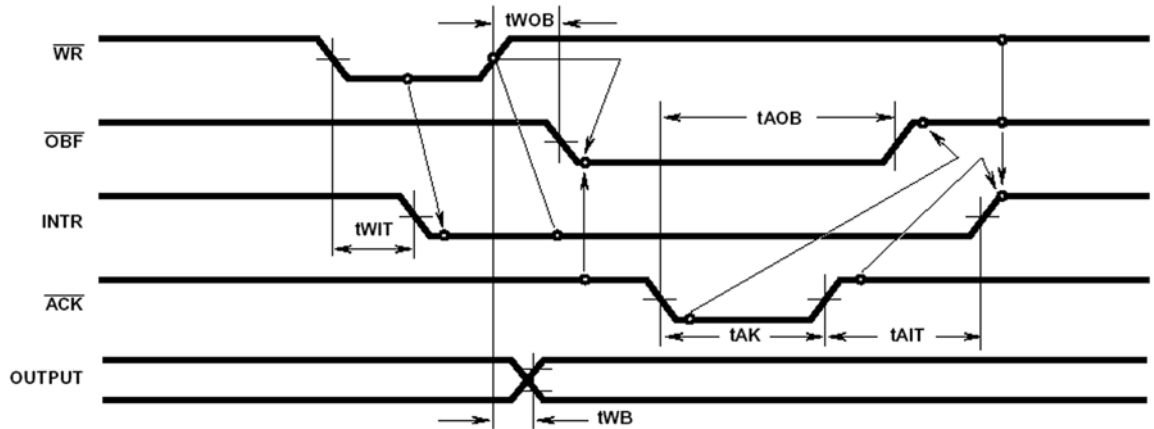
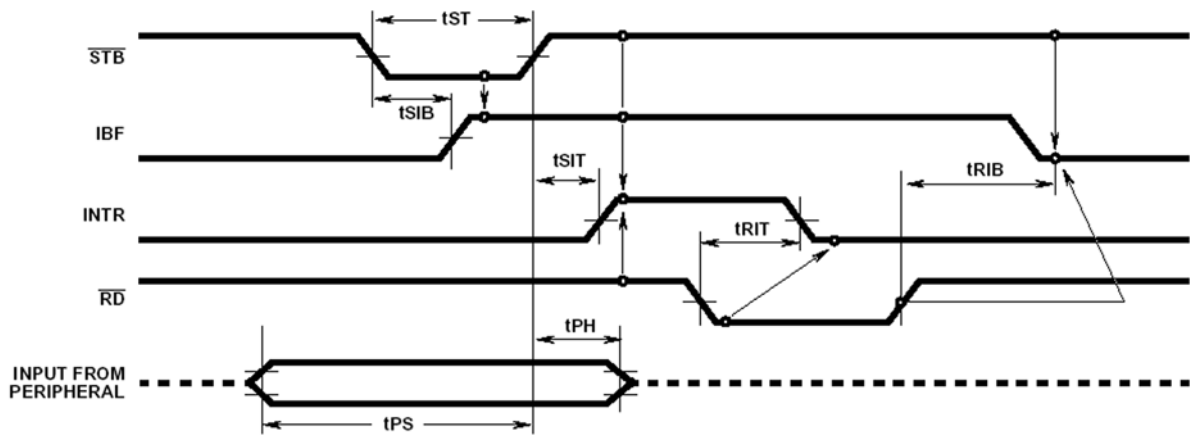
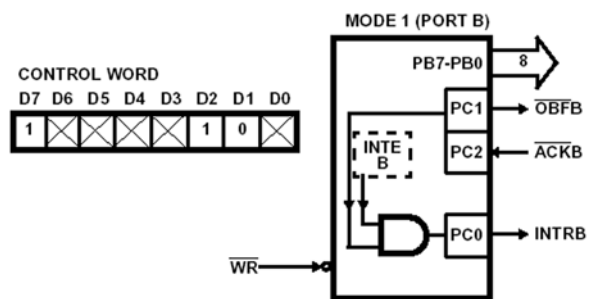
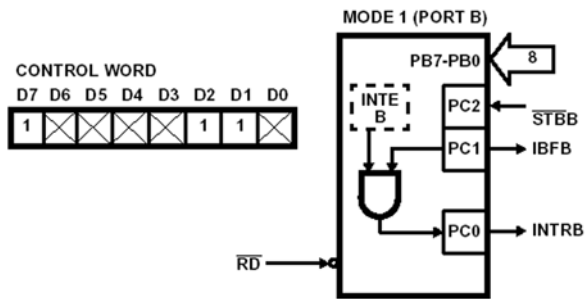
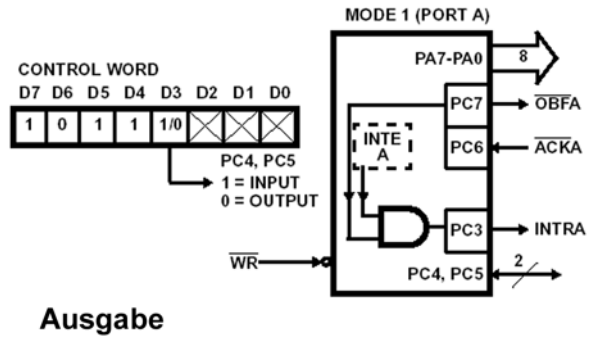
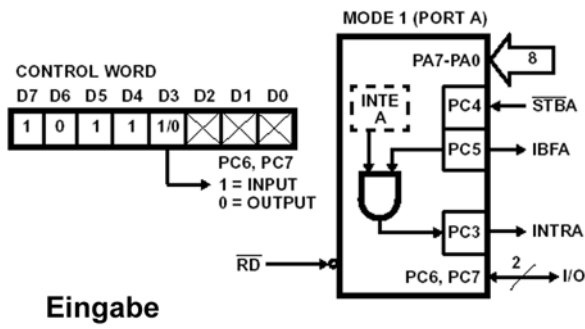


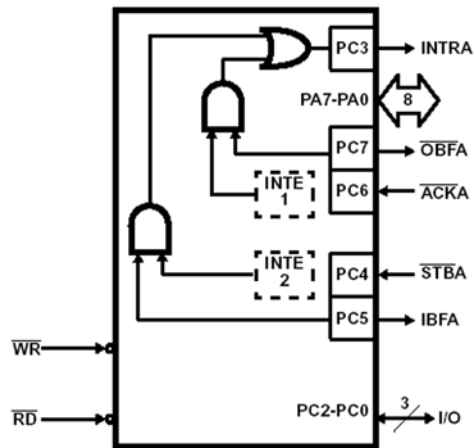
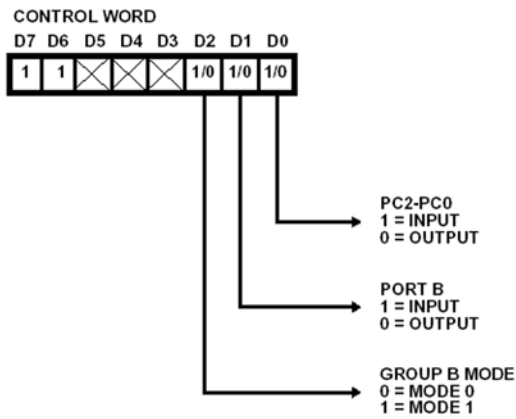
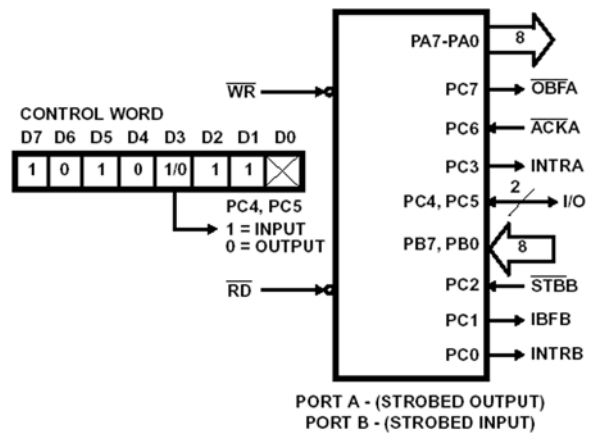
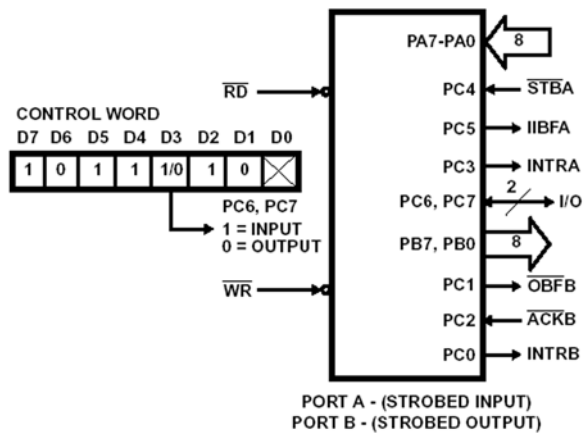
CONTROL WORD #10 **92H**

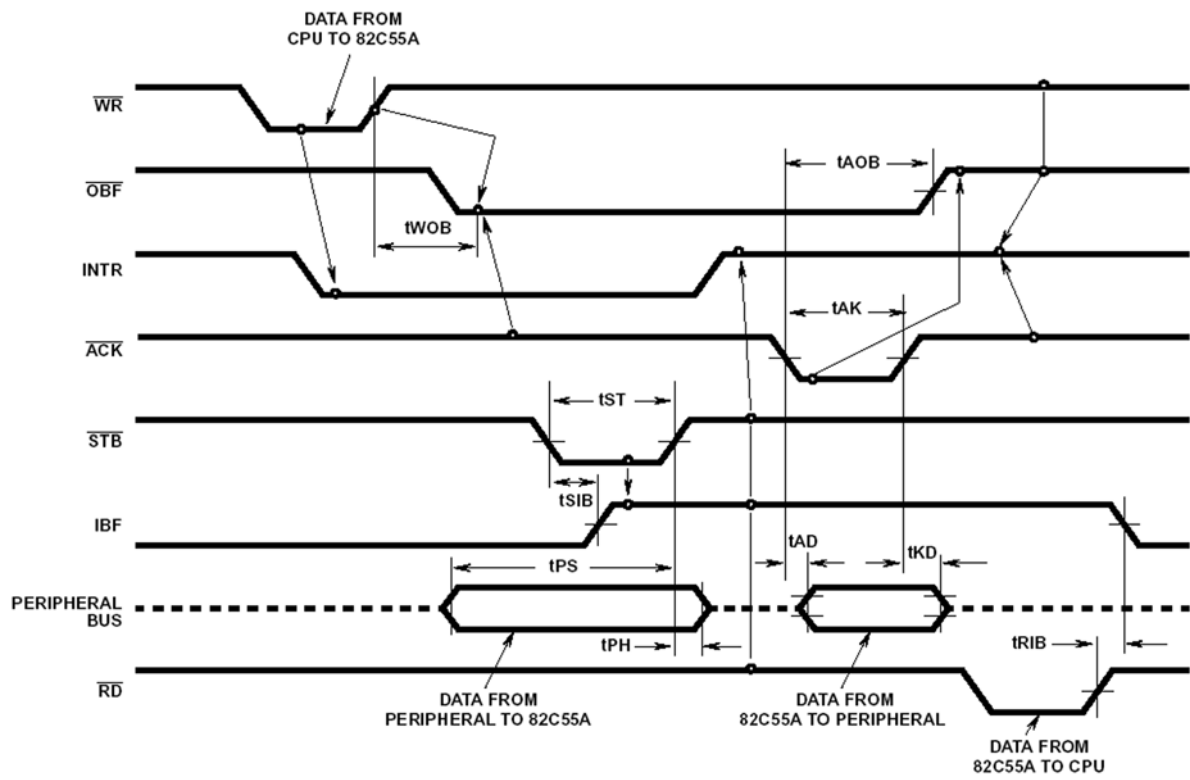


CONTROL WORD #11 **93H**



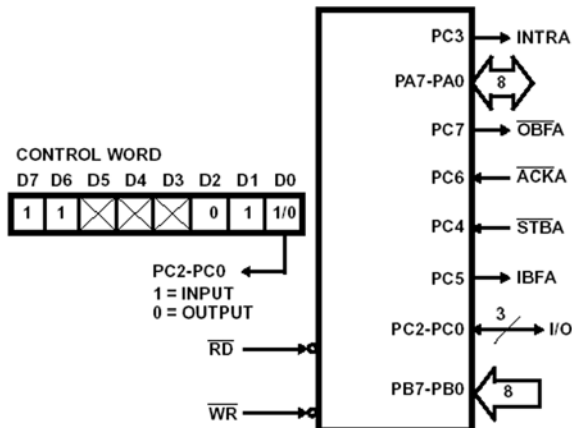




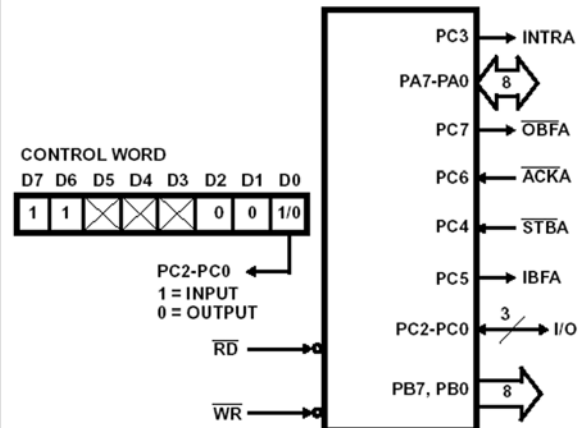


NOTE: Any sequence where \overline{WR} occurs before \overline{ACK} and \overline{STB} occurs before RD is permissible. ($INTR = IBF \cdot MASK \cdot \overline{STB} \cdot \overline{RD} + \overline{OBF} \cdot MASK \cdot \overline{ACK} \cdot \overline{WR}$)

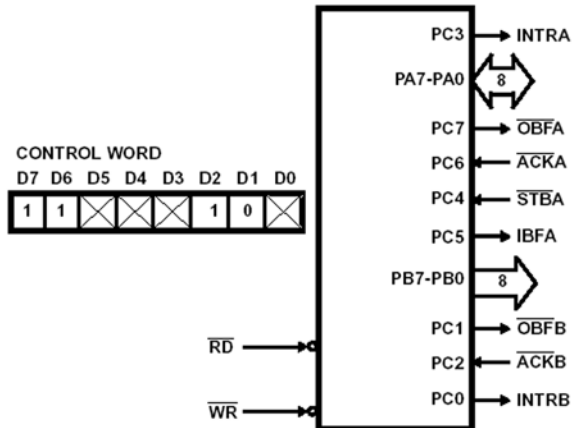
MODE 2 AND MODE 0 (INPUT)



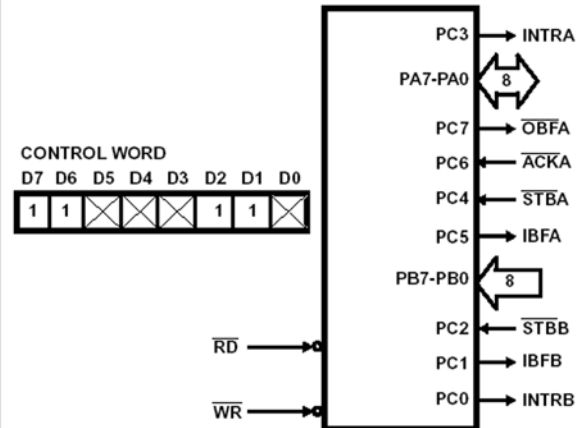
MODE 2 AND MODE 0 (OUTPUT)



MODE 2 AND MODE 1 (OUTPUT)



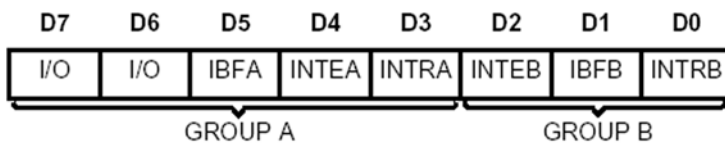
MODE 2 AND MODE 1 (INPUT)



MODE DEFINITION SUMMARY

	MODE 0		MODE 1		MODE 2
	IN	OUT	IN	OUT	GROUP A ONLY
PA0	In	Out	In	Out	↔
PA1	In	Out	In	Out	↔
PA2	In	Out	In	Out	↔
PA3	In	Out	In	Out	↔
PA4	In	Out	In	Out	↔
PA5	In	Out	In	Out	↔
PA6	In	Out	In	Out	↔
PA7	In	Out	In	Out	↔
PB0	In	Out	In	Out	} Mode 0 or Mode 1 Only
PB1	In	Out	In	Out	
PB2	In	Out	In	Out	
PB3	In	Out	In	Out	
PB4	In	Out	In	Out	
PB5	In	Out	In	Out	
PB6	In	Out	In	Out	
PB7	In	Out	In	Out	
PC0	In	Out	INTRB	INTRB	I/O
PC1	In	Out	IBFB	OBFB	I/O
PC2	In	Out	STBB	ACKB	I/O
PC3	In	Out	INTRA	INTRA	INTRA
PC4	In	Out	STBA	I/O	STBA
PC5	In	Out	IBFA	I/O	IBFA
PC6	In	Out	I/O	ACKA	ACKA
PC7	In	Out	I/O	OBFA	OBFA

INPUT CONFIGURATION



OUTPUT CONFIGURATION

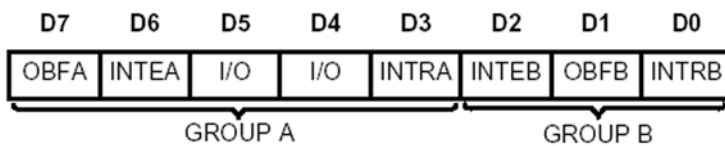
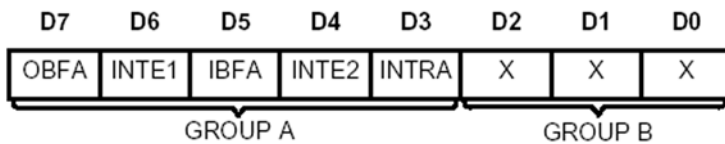


FIGURE 15. MODE 1 STATUS WORD FORMAT



(Defined by Mode 0 or Mode 1 Selection)

2. Der Intervallzeitgeber 8254

Der Zeitgeberschaltkreis (Programmable Interval Timer PIT) enthält 3 unabhängige 16-Bit-Zähler, die in verschiedenen Zählweisen betrieben werden können (Abb. 2.1).

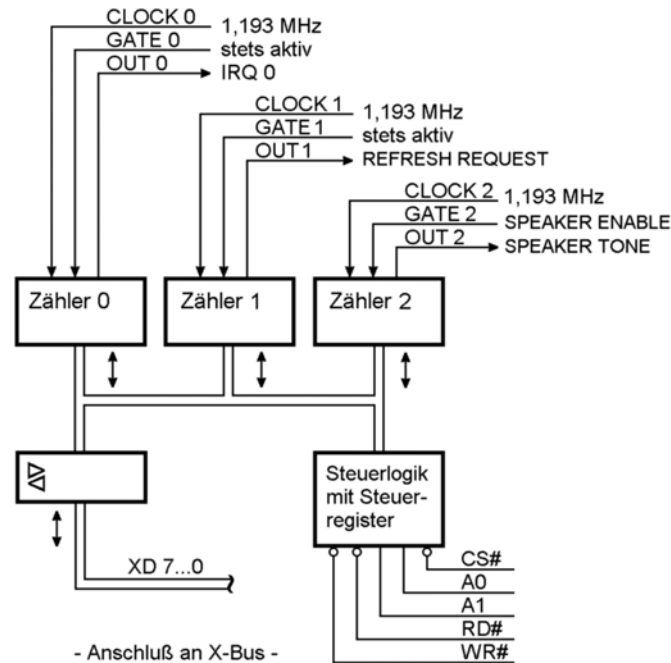


Abb. 2.1 Zum Aufbau des 8254

Die Zählereingänge

Jeder der 3 Zähler hat 2 Eingänge und einen Ausgang:

- CLOCK: Zähltakt (wirkt mit der High-Low- bzw. Rückflanke),
- GATE: Zählsteuerung (Wirkung abhängig von der jeweils programmierten Betriebsart),
- OUT: Zählereingang (Wirkung abhängig von der jeweils programmierten Betriebsart).

Softwareschnittstellen

Abb. 2.2 zeigt E-A-Adressierung und Registerbelegung des 8254.

Zähler 0...2

Jedem Zähler entspricht einem 16-Bit-Wort, das geschrieben oder gelesen werden kann. Es ist bei jedem Zugriff nur 1 Byte zugänglich. Über ein vorher zu schreibendes Steuerwort muß die Art des Zugriffs festgelegt werden. So kann man den anfänglichen Zählwert laden und aktuelle Zählerstände zurücklesen. Hinweis: Diese Zugriffe (1 Byte oder 2 aufeinanderfolgende Bytes) müssen der im zuvor geladenen Steuerwort angegebenen Zugriffsweise entsprechen.

Steuerworte

Jeder Zähler hat ein Steuerwort aus 6 Bits. Steuerworte werden in das Steuerregister geschrieben (E-A-Adresse 43H). Die Bits 7 und 6 des geschriebenen Bytes wählen den jeweiligen Zähler aus.

E-A-Adresse	Einrichtung	Zugriff 1)
40H	Zähler 0	R / W
41H	Zähler 1	R / W
42H	Zähler 2	R / W
43H	Steuerregister	W

1) R / W: Lesen und Schreiben, W: nur Schreiben

Steuerwort:

7	6	5	4	3	2	1	0
Zählerauswahl		Zugriff		Modus			BCD

Counter-Latch-Kommando:

7	6	5	4	3	2	1	0
Zählerauswahl		0	0	X	X	X	X

Rücklesekommando:

7	6	5	4	3	2	1	0
1	1	/COUNT /STATUS		Zählerauswahl			
				2	1	0	0

Zustandsbyte:

7	6	5	4	3	2	1	0
OUTPUT	Null	Zugriff		Modus			BCD

Abb. 2.2 E-A-Adressierung und Registerbelegung des 8254

Zählerauswahl:

- 0, 0 = Zähler 0,
- 0, 1 = Zähler 1,
- 1, 0 = Zähler 2,
- 1, 1 = Reste des Bytes ist kein Steuerwort, sondern ein Rücklesekommando.

Zugriff:

- 0, 0 = Counter Latch-Kommando (Zählerstand in Haltereister fixieren),
- 0, 1 = Zugriff nur auf das niederwertige Byte (das höherwertige wird dann automatisch mit 0 geladen),
- 1, 0 = Zugriff nur auf das höherwertige Byte (das niederwertige wird dann automatisch mit 0 geladen),
- 1, 1 = Zugriff zuerst auf das niederwertige und dann auf das höherwertige Byte (damit sind, ähnlich wie beim DMA-Controller, durch 2 aufeinanderfolgende Zugriffe alle 16 Bits erreichbar).

Modus:

- 0 = Betriebsart 0 (Ereigniszählung),
- 1 = Betriebsart 1 (retriggerbare Zeitstufe),
- 2 oder 6 = Betriebsart 2 (Frequenzteiler),
- 3 oder 7 = Betriebsart 3 (Rechteckwellengenerator),
- 4 = Betriebsart 4 (durch Software getriggerte Zählung),
- 5 = Betriebsart 5 (durch Hardware getriggerte Zählung).

BCD: Umsteuerung der Zählweise:

- 0 = binäre Zählung 16 Bits; 0...65 535),
- 1 = dezimale Zählung (4 Dezimalstellen; 0...9999).

Betriebsarten

0 = Ereigniszählung

OUT ist anfänglich Low. Nach dem Laden des anfänglichen Zählwertes bewirkt der folgende CLOCK-Impuls die Übernahme in den Zähler. Nachfolgende CLOCK-Impulse wirken dann als Zählimpulse. Gezählt wird aber nur, wenn GATE = High ist. Beim Nulldurchgang des Zählers wird OUT = High, und das Zählen wird beendet. OUT wird wieder Low, wenn der Zähler erneut mit einem Steuerwort oder einem Zählwert geladen wird. Wurde ein Zählwert n geladen, so wird OUT n+1 CLOCK-Impulse später aktiv.

1 = retriggerbare Zeitstufe

Um die Zeitstufe einzustellen, sind Steuerwort und Zählwert zu laden. Dabei ist OUT anfänglich High. Nach dem Laden ist die Zeitstufe scharf und wartet darauf, getriggert zu werden. Triggerung: durch den ersten CLOCK-Impuls, der nach dem Laden bei GATE = High eintrifft (das heißt praktisch, bei durchlaufendem Takt am CLOCK-Eingang ist mit GATE zu triggern). Nach der Triggerung wird mit dem nächsten CLOCK-Impuls OUT = Low. Wurde ein Zählwert n geladen, so bleibt OUT für n CLOCK-Impulse auf Low. Wird währenddessen die Zeitstufe erneut getriggert (durch einen weiteren GATE-Impuls, der während einer CLOCK-Rückflanke High ist), so beginnt die Zeitählung von neuem, wobei OUT = Low bleibt (Impulsverlängerung).

2 = Frequenzteiler

OUT ist anfänglich High. Nach dem Laden des anfänglichen Zählwertes bewirkt der folgende CLOCK-Impuls die Übernahme in den Zähler. Nachfolgende CLOCK-Impulse wirken dann als Zählimpulse. Gezählt wird aber nur, wenn GATE = High ist. Der Zählwert wird vermindert. Hat er den Wert 1 erreicht, wird OUT für die Dauer einer CLOCK-Periode Low. Danach beginnt das Zählen von vorn.

Wurde ein Zählwert n geladen, so beträgt die Zählperiode n CLOCK-Impulse. Dabei ist während n-1 CLOCK-Perioden OUT = High und während einer CLOCK Periode = Low. Ein GATE-Impuls während des Zählens (GATE wird Low und dann wieder High) bewirkt, daß OUT unbedingt High wird und daß der Zählvorgang wieder neu anläuft (Synchronisation). Eine laufende Zählung wird durch das Laden eines neuen Zählwertes nicht beeinflußt. Vielmehr wird der neue Wert erst am Ende der Zählperiode wirksam. *Hinweis:* Ein Zählwert 1 darf in dieser Betriebsart nicht geladen werden.

3 = Rechteckwellengenerator

OUT ist anfänglich High. Nach dem Laden des anfänglichen Zählwertes bewirkt der folgende CLOCK-Impuls die Übernahme in den Zähler. Nachfolgende CLOCK-Impulse wirken dann als Zählimpulse. Gezählt wird aber nur, wenn GATE = High ist. Der Zählwert wird vermindert. Hat er die Hälfte des anfänglichen Zählwertes erreicht, wird OUT bis zum Nulldurchgang Low. Danach beginnt das Zählen von vorn. Diese Betriebsart ähnelt der Betriebsart 2, nur wird anstelle einer Folge kurzer OUT-Impulse eine symmetrische Impulsfolge (Mäander) abgegeben. OUT-Impulse:

- Zählwert n gerade: OUT ist n/2 CLOCK-Impulse Low und n/2 CLOCK-Impulse High,
- Zählwert n ungerade: OUT ist (n-1) : 2 CLOCK-Impulse Low und (n + 1) : 2 CLOCK-Impulse High.

Ein GATE-Impuls während des Zählens (GATE wird Low und dann wieder High) bewirkt, daß OUT High wird und daß der Zählvorgang wieder neu anläuft (Synchronisation). Eine laufende Zählung wird durch das Laden eines neuen Zählwertes nicht beeinflußt (der neue Wert wird erst am Ende der Zählperiode wirksam).

4 = durch Software getriggerte Zählung

OUT ist anfänglich High. Nach dem Laden des anfänglichen Zählwertes bewirkt der folgende CLOCK-Impuls die Übernahme in den Zähler. (Das Laden des Zählwertes wirkt gleichsam als Software-Trigger.) Nachfolgende CLOCK-Impulse wirken dann als Zählimpulse. Gezählt wird aber nur, wenn GATE = High ist. Beim Nulldurchgang des Zählers wird OUT für eine CLOCK-Periode Low, und das Zählen wird beendet. Wurde ein Zählwert n geladen, so wird OUT während der (n+1)ten CLOCK-Periode nach dem Triggern Low. Wird während des Zählvorgangs ein neuer Wert geladen, so wird dieser mit dem nächsten CLOCK-Impuls nach dem Laden des zweiten Bytes wirksam (Verlängerung des High-Abschnittes von OUT; „Retrigger“-Wirkung).

5 = durch Hardware getriggerte Zählung

OUT ist anfänglich High. Nach dem Laden des anfänglichen Zählwertes bewirkt der folgende CLOCK-Impuls die Übernahme in den Zähler. Damit wird die Anordnung „scharf“ und kann durch einen GATE-Impuls getriggert werden (vgl. auch Betriebsart 1). Nachfolgende CLOCK-Impulse wirken dann als Zählimpulse. Beim Nulldurchgang des Zählers wird OUT für eine CLOCK-Periode Low, und das Zählen wird beendet. Wurde ein Zählwert n geladen, so wird OUT während der (n+1)ten CLOCK-Periode nach dem Triggern Low. Wird während des Zählvorgangs ein neuer Triggerimpuls (GATE) wirksam, so wird mit dem nächsten CLOCK-Impuls wieder der anfängliche Zählwert eingestellt (Verlängerung des High-Abschnittes von OUT; „Retrigger“-Wirkung).

Lesezugriffe

Es gibt 3 grundsätzliche Möglichkeiten: (1) direktes Lesen, (2) Rücklesekommando, (3) Counter Latch-Kommando.

Direktes Lesen

Jeder Zähler kann durch Lesezugriffe direkt gelesen werden (zur Byteauswahl ist jeweils, wie beim Schreiben, ein entsprechendes Steuerwort zum 8254 zu schicken). Das Problem: wenn der Zähler gerade zählt, erhalten wir undefinierte Werte. Ausweg: durch entsprechende Kommandos kann man die Werte in Halteregeistern fixieren, so daß sie auch dann zurückgelesen werden können, wenn der Zählvorgang weiterläuft.

Rücklesekommando

Über das ins Steuerregister zu schreibende Kommandobyte (vgl. Abbildung 2.46) können Zählwerte oder Zustandsbytes fixiert (latched) werden. Zählerauswahl: durch Setzen der betreffenden Bits 3...1 (1 = der jeweilige Zähler ist zum Fixieren ausgewählt). Mit dem Schreiben des Rücklesekommandos werden die in den Bits 5, 4 spezifizierten Werte fixiert:

- /COUNT: wenn = 0, werden die aktuellen Zählwerte der ausgewählten Zähler in Halteregeistern fixiert (latched).
- /STATUS: wenn = 0, werden die Zustandsbytes der ausgewählten Zähler fixiert. Ein darauf folgender Lesezugriff liefert dann den Inhalt des betreffenden Zustandsbytes (vgl. Abbildung 2.46).

Counter Latch-Kommando

Dieses ins Steuerregister zu schreibende Kommandobyte (vgl. Abbildung 2.46) bewirkt, daß der aktuelle Zählwert des ausgewählten Zählers (Zählerauswahl wie im Steuerwort) in seinem Halteregeistern fixiert wird.

Lesen von fixierten Zählwerten

Wurde ein Zählwert einmal fixiert, so haben nachfolgende Rücklese- bzw. Latch-Kommandos keine Wirkung (der zuerst fixierte Wert bleibt erhalten). Die Fixierung wird unter folgenden Bedingungen freigegeben (so daß neue Werte fixiert werden können): (1) nach dem Abholen des Wertes (d. h. nach dem zugehörigen Lesezugriff), (2) bei Neuprogrammierung des Zählers.

Hinweis: Die Lesezugriffe auf Zählwerte müssen der im jeweils aktuellen Steuerwort geladenen Zugriffsweise (1 Byte oder 2 Bytes) entsprechen.

Das Zustandsbyte

Die Bits 5...0 entsprechen den jeweiligen Positionen des Steuerwortes (sie melden also gleichsam die eingestellte Betriebsweise zurück). Die Bits 7 und 6 bedeuten (vgl. Abbildung 2.2:

- Output: Zustand des OUT-Signals (1 oder 0),
- Null: Zugänglichkeit des Zählwertes. 0 = Zählwert zum Lesen zugänglich, 1 = Zählwert wurde in Zähler übernommen.