

Alte Klausuren zum Üben

FH Dortmund

FB Informatik

4308 Bauelemente und Schaltungen

Klausur vom 4. 10. 2000

Aufgaben

Allgemeine Hinweise:

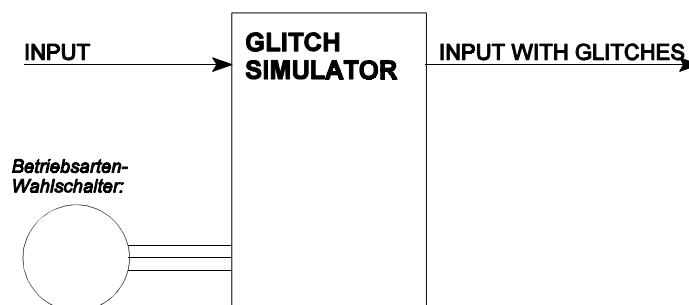
1. Es ist zulässig, Lösungen direkt in die vorliegenden Abbildungen einzutragen.
2. Die richtige Lösung aller Aufgaben ohne Zusatzaufgaben ergibt 100% = Note 1,0. Zusatz- und "gewöhnliche" Aufgaben werden gleichartig gewertet, d. h. sie sind gegeneinander austauschbar.

1. Eine Signalleitung ist von gelegentlichen Störspitzen betroffen, das sind kurze Impulse bis hin zu etwa 10 ns. Diese können auch dicht aufeinanderfolgen (10 ns Impuls - 10 ns Pause - 10 ns Impuls usw.). Die Anzahl dieser Impulse soll gezählt werden. Dabei ist mit mehreren Millionen Impulsen zu rechnen. Welches Zählerprinzip wählen Sie? (Kurze Begründung.)

(5 Punkte)

2. Solche Störbewertungsschaltungen müssen ihrerseits geprüft werden. Entwerfen Sie einen einfachen Störsimulator, der ein binäres Signal INPUT in Abständen von rund 1 ms mit jeweils einem Störimpuls von 10 ns Dauer anreichert, und zwar umschaltbar (Abbildung 1):

- nur die Low-Phasen von INPUT mit High-Impulsen,
- nur die High-Phasen von INPUT mit Low-Impulsen,
- alle Belegungen von INPUT.



(Lassen Sie sich auch hier was einfallen...)

Abb. 1

Suchen Sie sich aus dem in der Vorlesung erläuterten Bauelementen etwas Passendes aus (lassen Sie sich auch für das 1-ms-Timing eine professionelle Lösung einfallen)...

(15 Punkte)

3. In einem CPLD-Schaltkreis der Xilinx-9500-Reihe soll ein 12-Bit-Schieberegister verwirklicht werden.

- a) es soll nur in eine Richtung geschoben werden. Wieviele Makrozellen werden hierfür benötigt?
- b) wieviele Makrozellen werden benötigt, wenn die Funktionen Rechtsschieben logisch, Rechtsschieben arithmetisch, Linksschieben und Laden realisiert werden sollen?

(10 Punkte)

4. Ein Leistungs-FET soll ein Relais ansteuern. Hierbei wird eine Freilaufdiode eingesetzt. Skizzieren Sie zwei Schaltungen:

- a) mit High Side Drive,
- b) mit Low Side Drive.

In welcher dieser Schaltungen könnte die Freilaufdiode an sich entfallen? (Erläutern Sie kurz, wodurch deren Funktion übernommen werden könnte.)

(12 Punkte)

5. Entwerfen Sie ein 8-Bit-Rechenwerk für natürliche Binärzahlen. Es soll zwei wählbare Betriebsarten haben (Abbildung 2):

- a) herkömmliche Addition und Subtraktion. Dabei soll signalisiert werden, wenn das Ergebnis außerhalb des Wertebereichs liegt Signal (OUT_OF_RANGE).
- b) Addition und Subtraktion im Sinne der Sättigungsarithmetik.

Interpretation der Steuersignale:

SUB aktiv: Subtrahieren. Sonst: Addieren.

SAT aktiv: Sättigungsarithmetik. Sonst: Wrap-Around-Arithmetik.

Darstellung der Lösung: Schaltbild mit Erläuterung. Zwei 4-Bit-Binäraddierer (vgl. Script) stehen als Funktionsblöcke zur Verfügung (Einzelheiten der Additionsschaltung müssen nicht gezeichnet werden). Die Zusatzbeschaltung ist bis auf's Gatter darzustellen.

(15 Punkte)

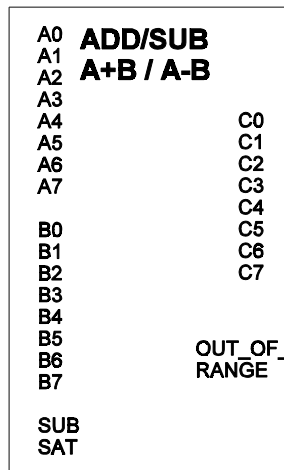


Abb. 2

6. Es geht um Tastenfelder.

- a) erklären Sie kurz den Begriff *n Key Rollover*. (5 Punkte)
- b) wenn wir eine einfache Tasten-Kontaktmatrix abfragen: welchen Wert von n (also: ein wieviel-faches Rollover) könnten wir ohne weiteres unterstützen? (Kurze Erläuterung der Zusammenhänge sowie des Phänomens, worauf zu achten ist.) (5 Punkte)

7. Einem Mikrocontroller soll ein Fehler-Flipflop vorgeschaltet werden (Abbildung 3). Dieses soll durch ein impulsförmiges Fehlersignal ERROR gesetzt und durch ein programmseitig schaltbares Signal CLEAR gelöscht werden. Flipfloptyp: D-Flipflop 7474 (vgl. Script). Geben Sie zwei Schaltungen an, die ein jeweils anderes Schaltverhalten verwirklichen:

- a) das Flipflop soll gesetzt bleiben, falls während des programmseitigen Löschens (also bei aktivem CLEAR) ERROR aktiviert wird,
- b) das Flipflop soll durch Erregen von CLEAR unter allen Umständen gelöscht werden, auch wenn währenddessen das ERROR-Signal erregt wird. (12 Punkte)

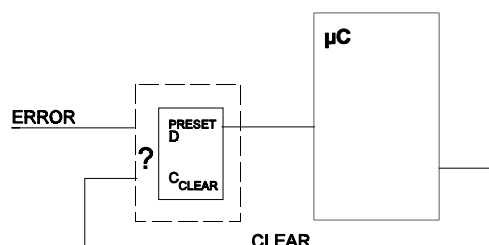


Abb. 3

8. Der Eingang eines Prüfgerätes soll idiotensicher ausgelegt werden - er soll zumindest ein versehentliches Anschließen an das 230-V-Netz überleben.

- sind Suppressordioden (Transils o. dergl.) hierfür geeignet? (Kurze Begründung.)
- schlagen Sie eine entsprechende Schutzbeschaltung vor.

(10 Punkte)

9. Es geht um Programmierverfahren für programmierbare Logik:

- welchen Nachteil hat das Flash-Prinzip gegenüber OTP?
- nennen Sie noch wenigstens 2 weitere Programmierprinzipien.

(10 Punkte)

10. An einem Schaltkreis, der ein Register enthält, messen Sie die in Abbildung 4 gezeigte Signalfolge. Handelt es sich dabei um ein D-Flipflop- oder um ein Latch-Register? (Kurze Begründung.)

(5 Punkte)

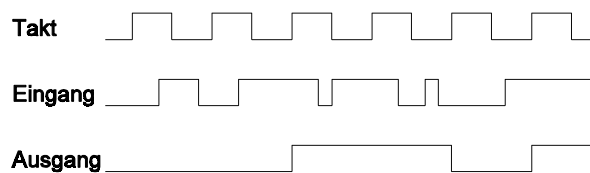


Abb. 4

11. Erklären Sie kurz den Begriff *Hot Plugging*. Nennen Sie zwei Betriebsfälle, in denen er von Bedeutung ist. Diskutieren Sie kurz den technischen Sachverhalt, also worauf es ankommt und wodurch die Anforderungen erfüllt werden können (wobei es genügt, *eine* Lösungsvariante anzugeben).

(10 Punkte)

12. Erklären Sie kurz, weshalb TTL- und ECL-Schaltkreise auch im Ruhezustand beachtliche Ströme aufnehmen, CMOS-Schaltungen hingegen nicht.

(10 Punkte)

13. Entwerfen Sie ein vollsynchron arbeitendes 32-Bit-Register (Abbildung 5) mit den Funktionen gemäß folgender Tabelle.

Steuersignale			Funktion
CTL2	CTL1	CTL0	
0	0	0	Laden eines 32-Bit-Operanden
0	0	1	Laden eines 8-Bit-Operanden mit Nullerweiterung
0	1	0	Laden eines 8-Bit-Operanden mit Vorzeichenerweiterung
0	1	1	Laden mit Festwert 0
1	0	0	Laden mit Festwert -1
1	0	1	Linksschieben ^{*)}
1	1	0	Rechtsschieben arithmetisch ^{*)}
1	1	1	nichts tun (halten)

^{*)}: ausgeschobene Bits gehen verloren

Bitposition 0 $\triangleq 2^0$, Bitposition 1 $\triangleq 2^1$ usw.

Bauelementevorrat: D-Flipflops, kombinatorische Bauelemente nach Wahl (suchen Sie sich solche aus, mit denen Sie die Funktionen realisieren können, die aber andererseits eine vergleichsweise einfache zeichnerische Darstellung ermöglichen.

Hinweis: Es ist nicht notwendig, alle 32 Bitpositionen zu zeichnen. Stellen Sie nur jeweils eine der typischen Bitpositionen dar (es empfehlen sich kurze Anmerkungen dazu, was jeweils typisch ist).

(15 Punkte)

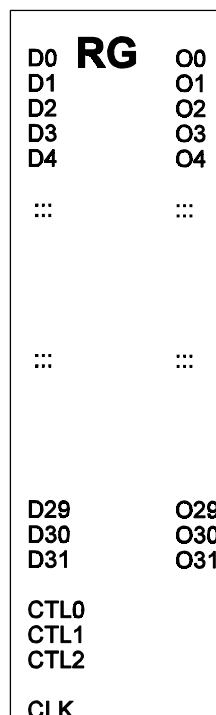


Abb. 5

Zusatzaufgaben

Z1. Denksportaufgabe: Mikrocontroller haben typischerweise Ausgänge, die sich einzeln auf HIGH, LOW oder “nichts” stellen lassen (Tri-State-Prinzip). Schließen Sie an einen derartigen Ausgang 2 LEDs A, B so an, daß sich folgenden Zustände programmieren lassen (Abbildung 6):

- a) A und B beide dunkel,
- b) A leuchtet und B nicht,
- c) B leuchtet und A nicht,
- d) A und B leuchten beide.

Hinweis: einer dieser Zustände ist nur softwaremäßig zu verwirklichen; Ihre Schaltung muß also nur 3 Zustände “können”. Falls Sie zutreffend beschreiben, wie der 4. Zustand - dem Prinzip nach - realisiert werden kann, gibt es bis zu 5 Zusatzpunkte.

(10 + 5 Punkte)

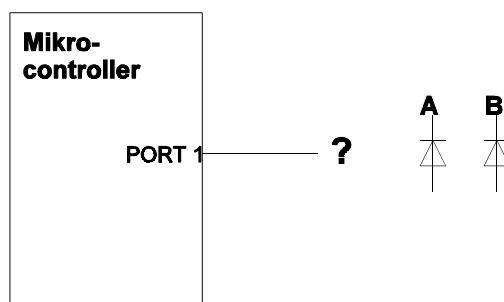


Abb. 6

Z2. Denksportaufgabe: Sie haben im Praktikum u. a. einen Flakzünder gebastelt. Dessen Aufgabe besteht letztlich darin, zur richtigen Zeit ein Signal IGNITION zu erregen. Und so geht es weiter: IGNITION steuert einen Leistungs-FET an, in dessen Source-Drain-Stromweg der Glühdraht der Zündkapsel liegt. Durch einen Strom von - größenordnungsmäßig - 2...4 A wird er zum Glühen gebracht und löst somit den Zündvorgang aus. Dessen Dauer: ca. 2 ms. Ist es erforderlich, den FET mit einem Kühlkörper auszurüsten? (Kurze Begründung. Es kann hier nicht um genauere Dimensionierungen usw. gehen, sondern nur um grundsätzliche Überlegungen...)

(5 Punkte)

Z3. Denksportaufgabe: ein Gleichstrommotor ist an eine Steuereinheit über zwei Leitungen angeschlossen. Er soll beispielsweise ein Garagentor, ein Kipfenster o. dergl. betätigen. Die zu betätigende Einrichtung hat Endlagenkontakte (deren Schaltverhalten dürfen Sie sich aussuchen (NO, NC, CO usw.)). Geben Sie eine Schaltung an, die den Motor abstellt, wenn der jeweilige Endlagenkontakt anspricht. Dabei soll der Motor selbstverständlich im jeweils umgekehrten Drehsinne nach wie vor noch laufen können.

(12 Punkte)

Z4. Wir beziehen uns auf Z3. Die Steuereinheit soll erkennen, daß eine Endlage erreicht wurde. Dafür sollen aber keine zusätzlichen Drähte gezogen werden. Geben Sie hierfür ein Prinzip bzw. eine Schaltungslösung an. Gibt es Bauelemente, die sich hierfür besonders gut eignen?

(10 Punkte)

Z5. Geben Sie die größte negative Zahl an (Zahlenwert und Bitmuster(hexadezimal)), die man im Zweierkomplement mit einem 18-Bit-Wort darstellen kann.

(5 Punkte)

Z6. Was bedeutet der Begriff *TTL-kompatibel*?

(5 Punkte)

Z7. Wie sieht das Schaltbild eines Schalters DPST NO aus?

(5 Punkte)

Z8. Ein Schaltkreis hat einen synchron wirkenden Rücksetzeingang. Wie lange muß das Rücksetzsignal nach dem Einschalten der Speisespannung anliegen? (Stichworthafte Beschreibung.)

(5 Punkte)

Viel Erfolg!

4308

Bauelemente und Schaltungen

Klausur vom 8. 10. 2001

Aufgaben und Musterlösungen*Allgemeine Hinweise:*

1. Es ist zulässig, Lösungen direkt in die vorliegenden Abbildungen einzutragen.
2. Abgegebene Lösungsblätter deutlich kennzeichnen!
2. Die richtige Lösung aller Aufgaben ohne Zusatzaufgaben ergibt 100% = Note 1,0. Zusatz- und "gewöhnliche" Aufgaben werden gleichartig gewertet, d. h. sie sind gegeneinander austauschbar.

******* Aufgaben *******

1.

- a) erläutern Sie kurz das Wirkprinzip einer Carry-Select-Addierers.
- b) skizzieren Sie das Blockschaltbild eines Carry-Select-Addierers mit einer Verarbeitungsbreite von 16 Bits. Die Grundlage: 8-Bit-Addierer gemäß Abbildung 1. (15 Punkte)

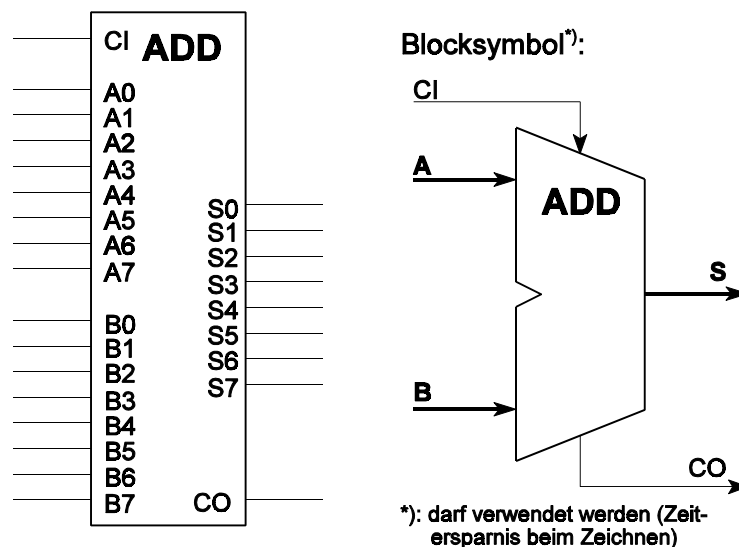


Abb. 1

2. Sie sind Angestellter der Theft & Capture GmbH, die vom Kopieren von Schaltungsentwürfen lebt. Ihr Chef weist Sie an, die Schaltung von Abbildung 2 nachzuahmen. Damit man die

Urheberrechtsverletzung nicht auf den ersten Blick bemerkt, sollen Sie statt der Gatter einen Multiplexer einsetzen (suchen Sie sich einen Typ aus, mit dem Sie die wenigste Arbeit haben...).

(10 Punkte)

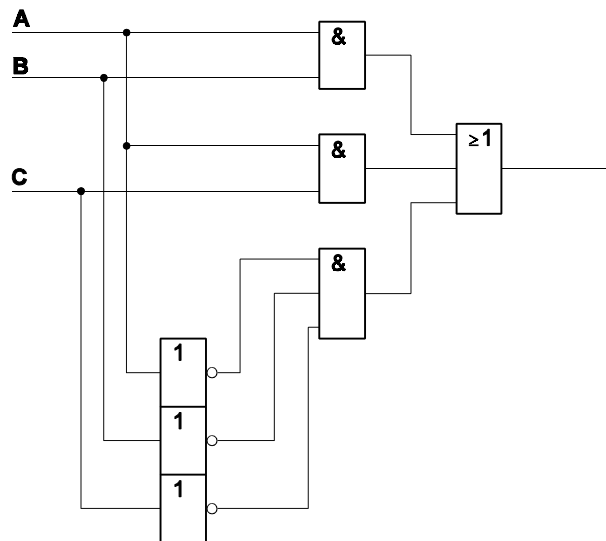


Abb. 2

3. Nennen Sie die größte negative Zahl, die man im Zweierkomplement mit einem 23-Bit-Wort darstellen kann.

(5 Punkte)

4. Abbildung 3 zeigt einen 7-Segment-Decoder mit 7-Segment-Anzeige. Das Schaltsymbol der Anzeige steht sowohl für ein LED- als auch für ein LCD-Bauelement.

- geben Sie den Anschluß einer 7-Segment-LED-Anzeige an. Welchen Anzeigegrundtyp^{*)} wählen Sie? (Kurze Begründung). Dimensionieren Sie ggf. erforderliche passive Bauelemente.
- geben Sie den Anschluß einer 7-Segment-LCD-Anzeige an (kein Multiplexbetrieb). Was ist hierbei wesentlich? (Kurze Begründung.)

(20 Punkte)

In beiden Fällen soll der Dezimalpunkt (dp) nicht benutzt werden und nicht leuchten (LED) bzw. nicht sichtbar werden (LCD). Speisespannung (V_{CC}) = + 5 V. Zur LED: $I_F = 15$ mA (es sollen 15 mA fließen; Maximalwert: 20 mA); $U_F = 2,3$ V. Ausgangsspannung des Decoders bei Low: 0,2 V. Die LCD-Anzeige kommt mit den + 5 V aus.

*) : betrifft Entscheidung für gemeinsame Anode oder Katode.

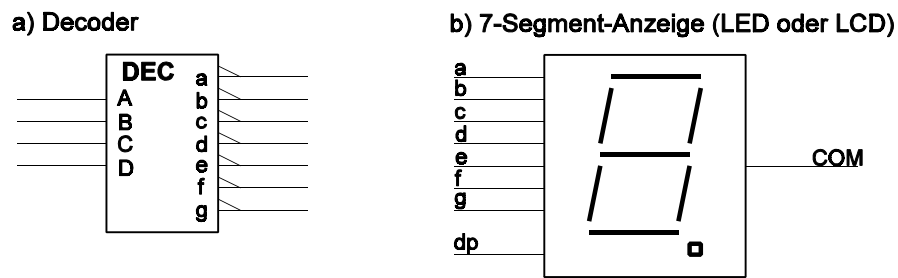


Abb. 3

Hinweis:

Es genügt, das Wesentliche darzustellen und ggf. kurz zu erläutern. Für mehrfach vorkommende gleichartige Anschaltungen genügt die Darstellung eines einzigen Signalwegs.

5. Entwerfen Sie ein vollsynchrones 8-Bit-Register, das bitweise geladen werden kann. Zur Bitadressierung steht ein Decoder 74x138 zur Verfügung (Abbildung 4). Grundlage: D-Flipflops. Neben dem Decoder darf der in der Abbildung angegebene 2-zu-1-Multiplexer eingesetzt werden. Alles weitere ist mit Gattern (UND, ODER) und Negatoren aufzubauen. Es genügt, jeweils nur das Wesentliche darzustellen (z. B. anhand einer Bitposition).

(15 Punkte)

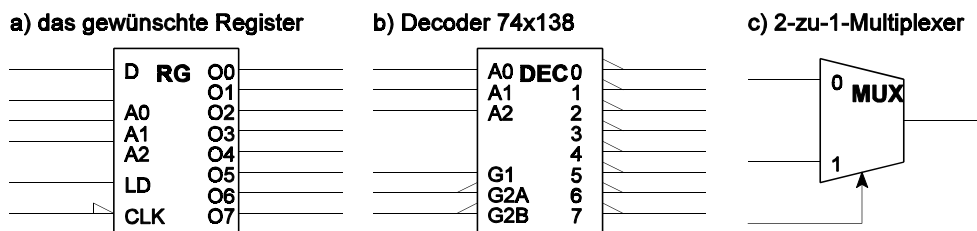


Abb. 4

Erklärung zur Funktionsweise des Registers:

D - Dateneingang; A2, A1, A0 - Bitadresse; LD - Ladeerlaubnis. A2, A1, A0 wählen eine Bitposition aus (0, 0, 0 \triangleq Ausgang O0; 0, 0, 1 \triangleq Ausgang O1 usw.). Ist LD aktiv (High), so soll die Belegung des Dateneingangs D in die ausgewählte Bitposition übernommen werden. Der Inhalt der anderen Bitpositionen bleibt dabei erhalten. Ist LD inaktiv, so soll der gesamte Registerinhalt erhalten bleiben (auch bei anliegendem Takt).

6. Nennen Sie zwei Zählerschaltungen, die garantiert glitchfrei arbeiten.

(4 Punkte)

7. Weshalb betreibt man ECL-Schaltungen vorzugsweise mit negativer Speisespannung?

(5 Punkte)

8. Was bedeutet die Bezeichnung PAL16R8?

(5 Punkte)

9. Ein Gerät arbeitet u. a. mit einer Steuerspannung von 24 V ~ (50 Hz). Die Elektronik soll erkennen, ob diese Spannung anliegt oder nicht. Demgemäß soll ein Logiksignal AC_OK

gebildet werden (das auch mit 50 Hz schaltet). Das naheliegende Bauelement: ein Optokoppler (Abbildung 5). Geben Sie eine entsprechende Schaltung an und dimensionieren Sie ggf. erforderliche passive Bauelemente. Erklären Sie kurz, worauf es hier besonders ankommt.

(10 Punkte)

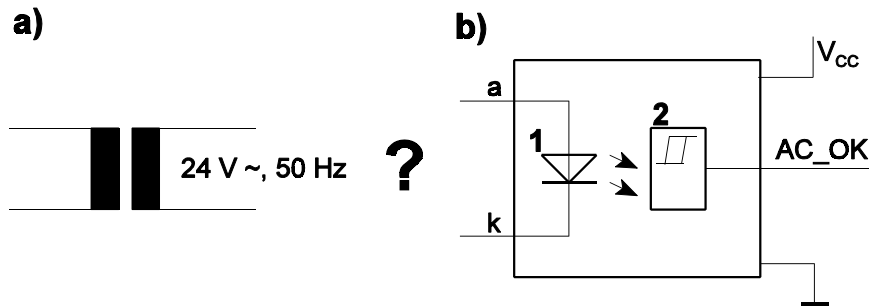


Abb. 5

Erklärung:

a) die Quelle der zu überwachenden Steuerspannung; b) der einzusetzende Optokoppler. 1 - LED; 2 - Lichtempfänger mit Schmitt-Trigger. LED-Daten: $U_F = 1,7\text{ V}$; $I_F = 8\text{ mA}$ (Maximalwert: 12 mA).

10. Welche der in Abbildung 6 gezeigten Zusammenschaltungen wird funktionieren und welche nicht? Schlagen Sie ggf. jeweils eine Abhilfe vor (in Stichworten; Bauelementewahl oder Dimensionierung ist nicht gefordert).

(6 Punkte)

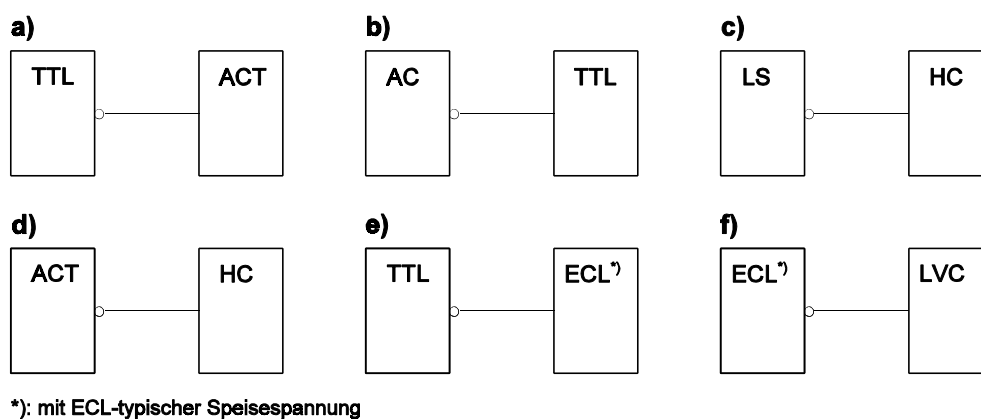


Abb. 6

11. In einer Schaltung kommt ein Schaltsymbol gemäß Abbildung 7 vor. Geben Sie eine gängige Bestellbezeichnung für diese Art von Kontaktbauelementen an.

(5 Punkte)

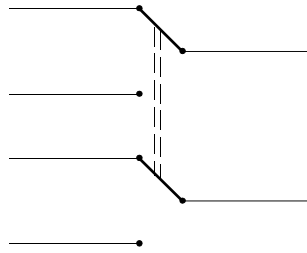


Abb. 7

12. Entwerfen Sie eine Zusatzbeschaltung, die ein T-Flipflop in ein JK-Flipflop umwandelt (Abbildung 8).

(10 Punkte)

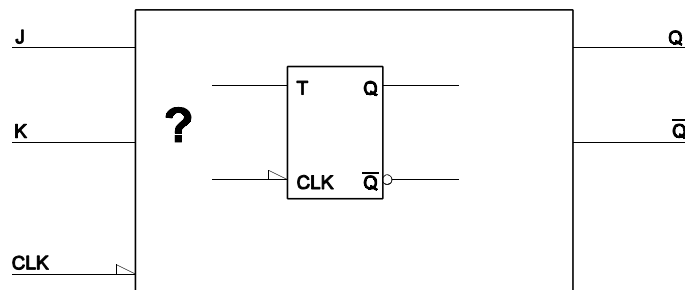


Abb. 8

Zusatzaufgaben

Z1. Denksportaufgabe: Abbildung 9 zeigt ein JK-Flipflop vom Typ 74x109. Können Sie es sich denken, weshalb man den K-Eingang invertiert ausgelegt hat? (Kurze Erläuterung, ggf. Skizze.)

(6 Punkte)

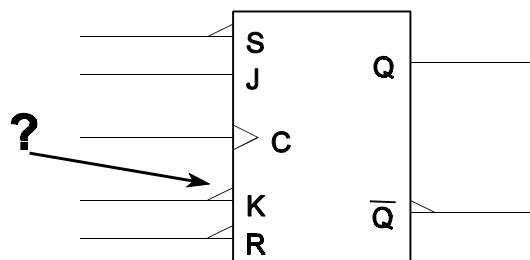


Abb. 9

Z2. Was versteht man unter *Break before Make* in Hinsicht auf Tri-State-Signale? Wozu ist das gut? (Erläutern Sie kurz die Zusammenhänge.)

(8 Punkte)

Z3. Abbildung 10 zeigt ein 16-Bit-Addierwerk. Geben Sie eine ausgangsseitige Zusatzbeschaltung an, die es ermöglicht, das Addierwerk zwischen folgenden Betriebsarten umzuschalten:

- wenn Steuersignal $SAT_NAT = 1$: 16-Bit-Sättigungsarithmetik beim Rechnen (Addieren/Subtrahieren) mit natürlichen Binärzahlen,
- wenn Steuersignal $SAT_INT = 1$: 16-Bit-Sättigungsarithmetik beim Rechnen (Addieren/Subtrahieren) mit ganzen Binärzahlen,
- wenn beide Steuersignale = 0: herkömmliche Zweierkomplementarithmetik.

(Rechenschaltungen, Auswahlstellungen usw. dürfen mit Blocksymbolen dargestellt werden (aber bitte deutlich angeben, worum es sich jeweils handeln soll). Die Bildung funktionsentscheidender Steuersignale ist bis aufs Gatter (UND, ODER, NICHT, XOR) darzustellen.)

(15 Punkte)

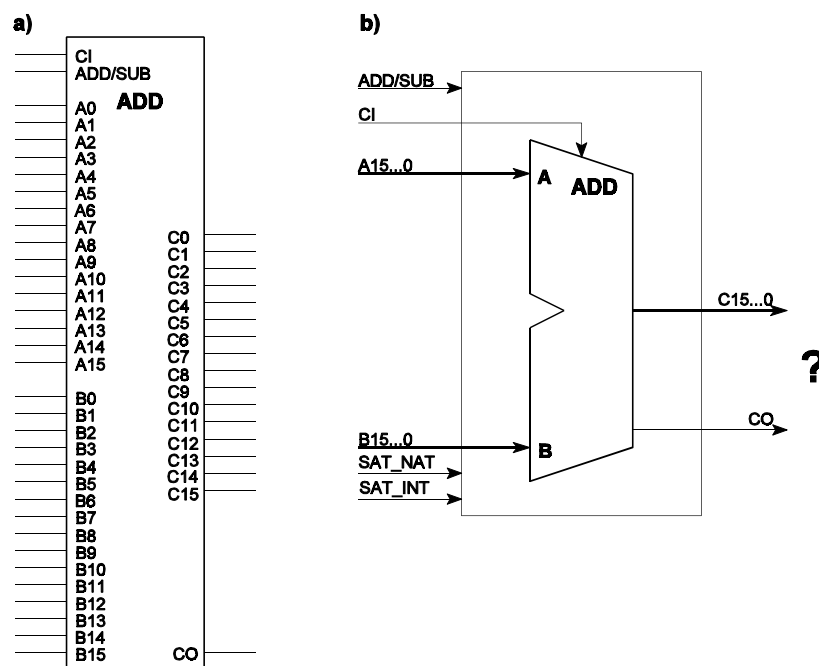


Abb. 10

Erklärung:

a) - Addierwerk; b) symbolische Darstellung mit allen Steuersignalen. Übersicht über die Steuersignale: ADD/SUB: 0 = Addieren, 1 = Subtrahieren; SAT_NAT: Sättigungsarithmetik über natürliche Binärzahlen; SAT_INT: Sättigungsarithmetik über ganze Binärzahlen. Es ist entweder nur SAT_NAT oder SAT_INT aktiv. Um Komplementbildung, Eingangsübertrag usw. müssen Sie sich nicht kümmern.

Viel Erfolg!

***** *Musterlösungen* *****

1.

a) in den niederwertigen Stellen ist ein herkömmlicher Addierer angeordnet (z. B. ein Ripple-Carry-Addierer). Die höherwertigen Stellen sind jeweils mit zwei eingangsseitig parallelgeschalteten Addierern bestückt. Ausgangsseitig ist beiden Addierern eine Auswahlschaltung für Summe und Ausgangsübertrag nachgeordnet. Der erste dieser Addierer ist mit einem festen Eingangsübertrag Null beschaltet, der zweite mit einem festen Eingangsübertrag Eins. Der Ausgangsübertrag des Addierers der jeweils niederwertigen Stellen steuert die Auswahlschaltung. Somit können 3 Vorgänge gleichzeitig ablaufen:

- 1) die Bildung des Ergebnisses in den niederwertigen Stellen,
- 2) die Bildung des Ergebnisses in den höherwertigen Stellen unter der Voraussetzung, daß kein Eingangsübertrag einläuft,
- 3) die Bildung des Ergebnisses in den höherwertigen Stellen bei einlaufendem Eingangsübertrag.

Die Durchlaufverzögerung eines aus zwei Stufen gebildeten Carry-Select-Addierers entspricht somit der Durchlaufverzögerung eines einzigen Addierers zuzüglich der Durchlaufverzögerung der Auswahlschaltung.

b) siehe Abb. M1.

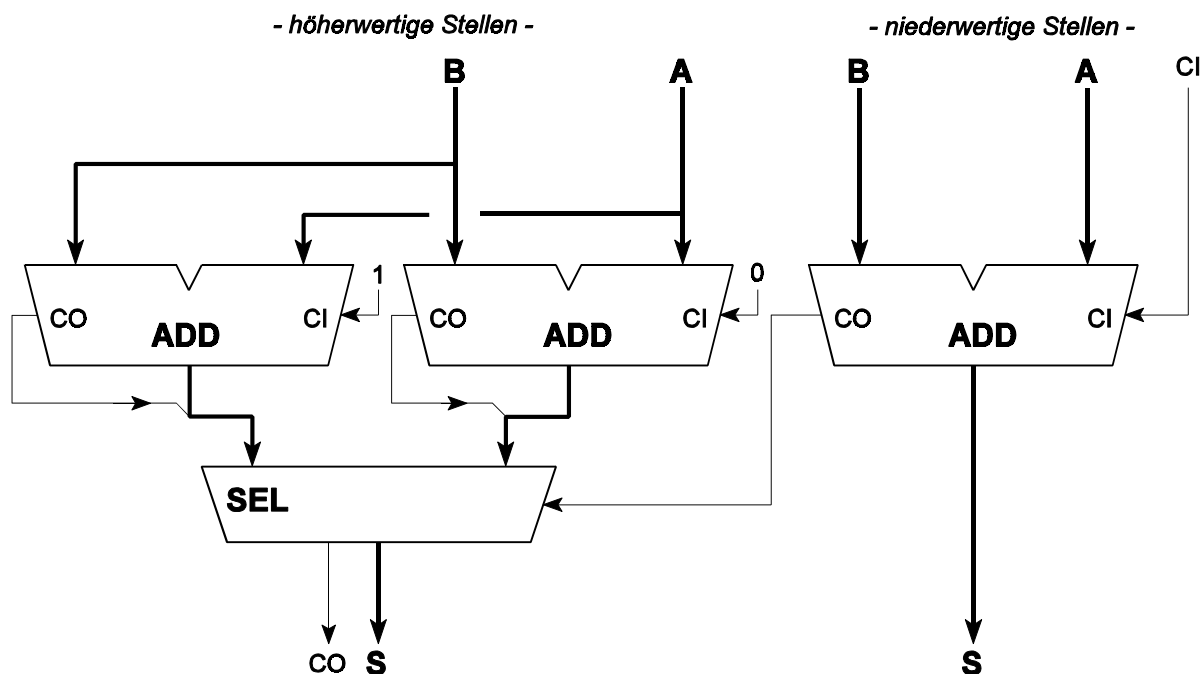


Abb. M1

2. Aus dem Schaltbild (Abb. 2) ist die Schaltgleichung ohne weiteres abzulesen:

$$AB \vee AC \vee \bar{A} \bar{B} \bar{C}$$

Abbildung M2 zeigt zwei Lösungsbeispiele.

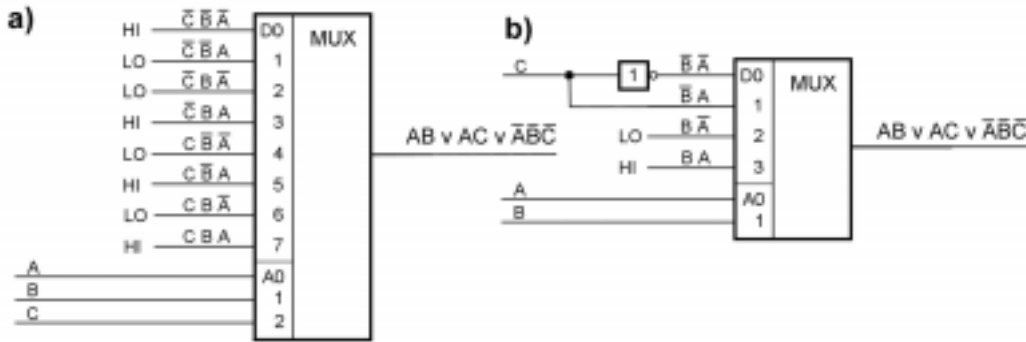


Abb. M2

Erklärung:

a) - mit 8-zu-1-Multiplexer. Beschriftung der Eingänge gemäß Wahrheitstabelle. b) mit 4-zu-1-Multiplexer, wobei die Eingänge mit einer der Variablen zu belegen sind. Da jede der drei Variablen sowohl negiert als auch unnegiert vorkommt, ist der zusätzliche Negator nicht zu vermeiden.

3. Eine Zahl ist grundsätzlich um so größer, je näher sie bei $+\infty$ liegt. Also ist -1 die größte negative Zahl, vollkommen unabhängig von der Anzahl der Bits und der Darstellungsform.

4. Siehe Abbildung M3.

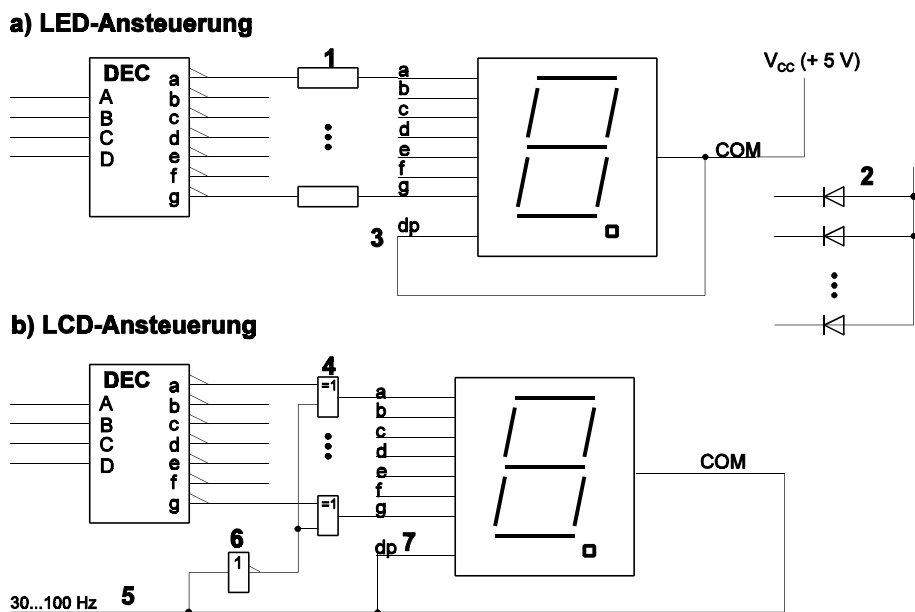


Abb. M3

Erklärung zu Abb. M3:

a) der Decoder wirkt aktiv Low - ein Segment soll dann leuchten, wenn der betreffende Ausgang Low-Pegel führt. Folglich brauchen wir eine 7-Segment-Anzeige mit *gemeinsamer Anode*.

1 - zur Dimensionierung: $U_f = 2,3 \text{ V} + \text{Low-Ausgangsspannung } 0,2 \text{ V} = 2,5 \text{ V}$. Also müssen über dem Widerstand bei 15 mA weitere 2,5 V abfallen. $2,5 \text{ V} : 15 \text{ mA} = \underline{167 \Omega}$. Was nicht verlangt war: der nächst-passende Wert ist 169 Ω (Reihe E96). Der gewiefte Praktiker wird 150 Ω nehmen (gibt es von Reihe E6 an - also ein Wald-und-Wiesen-Typ. Kontrollrechnung: $2,5 \text{ V} : 150 \Omega = 16,6 \text{ mA}$ - was die LED ohne weiteres aushält (Und mögen auch - ob des Mehrverbrauchs - die Grünen auf- und niederspringen. Wer wirklich stromsparend entwerfen will, muß schon eine echte Niedrigstrom-LED nehmen...))

2 - Prinzip der LED-Anzeige mit gemeinsamer Anode; 3 - Dezimalpunkt entweder freilassen oder (der besseren Störsicherheit wegen) an V_{CC} anschließen.

b) LCDs wollen Wechselspannung sehen. Gleichspannung zerstört die Flüssigkristalle (Elektrolyse). Erzeugen der Wechselspannung durch Umpolen der Spannungen zwischen Anzeigeelektroden und gemeinsamer Elektrode (COM). Gibt es eine Spannungsdifferenz zwischen Anzeigeelektrode und COM, so wird das betreffende Segment sichtbar, liegen Anzeigeelektrode und COM auf gleichem Potential, ist das Segment nicht zu sehen.

4 - Umpolung der Segmenterregung über Antivalenzgatter; 5 - Umpolfrequenz 30...100 Hz (Rechteck mit 50% Duty Cycle); 6 - da der Decoder negierte Ausgangssignale liefert, müssen die Antivalenzgatter invertiert angesteuert werden (wenn COM = High, muß ein sichtbares Segment mit Low angesteuert werden und umgekehrt); 7 - Anschließen an COM macht den Dezimalpunkt auf Dauer unsichtbar.

5. Außer dem D-Flipflop brauchen wir eigentlich keine neuen Bauelemente (Abb. M4).

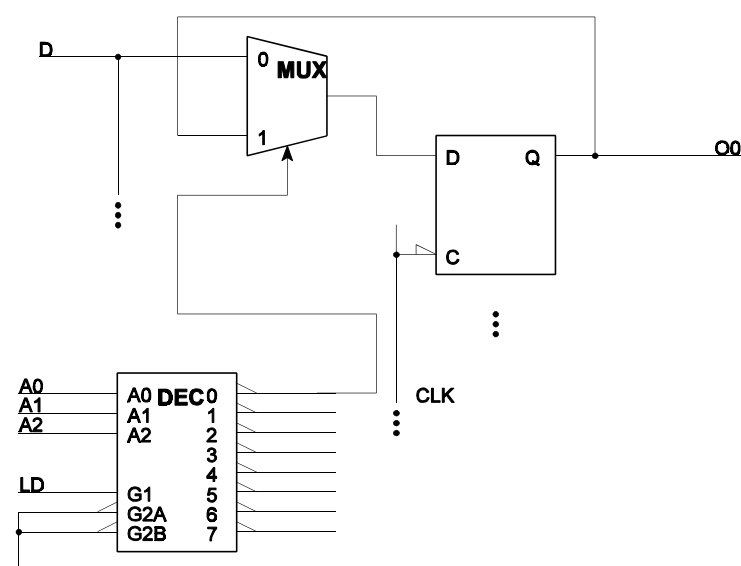


Abb. M4

Erklärung zu Abb. M4:

Mit dem 138 wird die Bitadresse decodiert. Jedem Flipflop ist ein 2-zu-1-Multiplexer vorgeschaltet, der vom angeschlossenen Decoderausgang zwischen Selbsthaltung und Übernahme der Dateneingangsbelegung umgeschaltet wird. (Daß der Decoder negierte Ausgänge hat, schadet nichts - man muß halt den MUX richtig herum anschließen...). Zur Ladeerlaubnissteuerung (Signal LD) wird die UND-Verknüpfung der Erlaubnissignale im 138 ausgenutzt.

6. Ringzähler, Johnson-Zähler (auch: im Gray-Code arbeitende Zähler).

7. weil die Logikpegel auf die Kollektorspannung (V_{CC}) bezogen werden und weil der Spannungshub vergleichsweise gering ist (0,8 V). Bei positiver V_{CC} hängen die Logikpegel unmittelbar vom Betrag der jeweils anliegenden Speisespannung ab. Man würde also eine extrem genaue Spannungsstabilisierung brauchen. Es ist deshalb besser, die Signalpegel auf die gemeinsame Rückleitung (Masse) zu beziehen.

8. Ein PAL-Schaltkreis mit 16 Eingängen und mit 8 an Register-Flipflops angeschlossenen Ausgängen.

9. Wichtig: LEDs vertragen keine 24 V Sperrspannung. Lösung: eine gewöhnliche Si-Diode antiparallel schalten (Abb. M5).

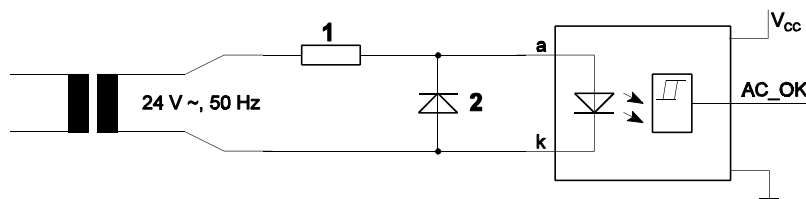


Abb. M5

Erklärung:

1 - Vorwiderstand; 2- Si-Diode (z. B. Wald-und-Wiesen-Typ 1N4148 - war nicht verlangt...). Dimensionierung des Vorwiderstandes: $(24 - 1,7 \text{ V}) : 8 \text{ mA} = \underline{2787,5 \Omega}$. (wir dürfen hier mit dem Effektivwert rechnen, weil die LED den Spitzenstrom ohne weiteres aushält). Der Praktiker wählt 2k7 (gibt es von Reihe E12 an).

10.

a)	o. k., da Eingänge TTL-kompatibel	d)	o. k., ACT schaltet ausgangsseitig mit CMOS-Pegeln
b)	o. k.	e)	ganz und gar nicht o. k., Signalwandlung erforderlich
c)	nicht o. k., TTL-High zu niedrig für HC. Abhilfe: Pull-up-Widerstand	f)	

11. Es sind zwei Wechselkontakte. Also: Dual Pole, Dual Throw oder Change Over: DP DT oder DP CO.

12. Um die JK-Funktion herbeizuführen, steht uns nur die T-Funktion zur Verfügung: bei $T = 1$ ändert sich die Belegung von Q mit dem nächsten Takt. Betrachten wir die Automatentabelle eines JK-Flipflops:

J	K	Q	Q ¹	Änderungen zwischen Q und Q ¹ (= T-Funktion)
0	0	0	0	-
0	0	1	1	-
0	1	0	0	-
0	1	1	0	1
1	0	0	1	1
1	0	1	1	-
1	1	0	1	1
1	1	1	0	1

Eine Q-Änderung (= T-Funktion) ist also bei folgenden Belegungen erforderlich:

J	K	Q
0	1	1
1	0	0
1	1	0
1	1	1

Ersichtlicherweise kann man die erste mit der vierten und die zweite mit der dritten Belegung zusammenfassen:

$$T = \bar{J}KQ \vee J\bar{K}\bar{Q} \vee JK\bar{Q} \vee JKQ$$

$$T = J\bar{Q} \vee KQ$$

Abb. M6 zeigt die Schaltung.

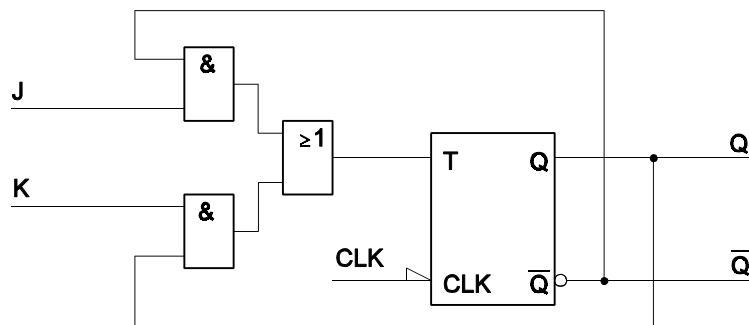


Abb. M6

Z1. Kann sein, daß für einen eingangsseitigen Negator kein Platz mehr war - oder daß man

einen Design-Fehler als Feature verkauft. Es hat aber auch etwas für sich (Abb. M7): um ein D-Flipflop zu bauen, genügt es, J und **K** einfach zusammenzuschalten.

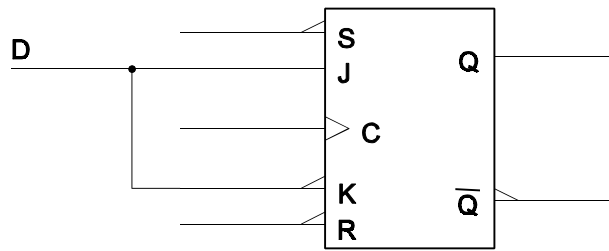


Abb. M7

Z2. Das Prinzip: erst trennen, dann aufschalten. Zunächst gibt die bisher aktive Treiberstufe den Bus frei, dann erst schaltet sich eine andere auf. Der Zweck: Vermeiden von Buskonflikten (Bus Contention).

Z3. Sättigungsarithmetik bedeutet, daß beim Über- oder Unterschreiten des jeweiligen Wertebereichs der entsprechende Endwert als Festwert aufzuschalten ist. Das Blockschaltbild ist somit nicht allzu schwierig (Abb. M8).

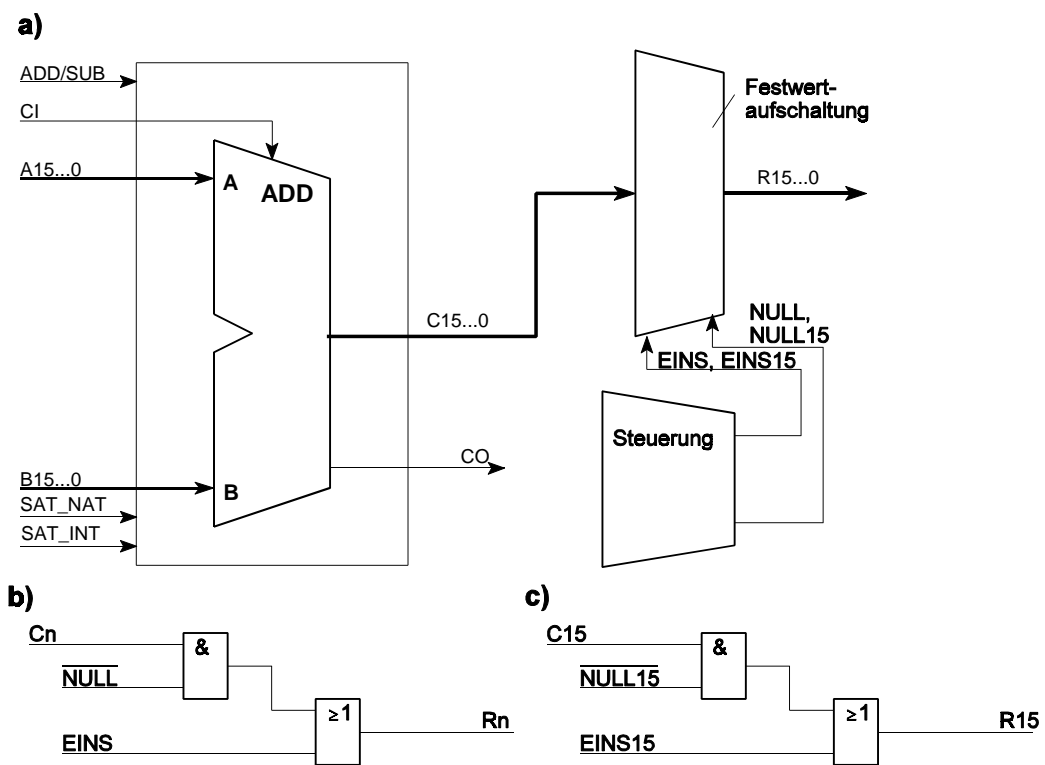


Abb. M8

Erklärung zu Abb. M8:

a) Addierwerk mit nachgesetzter Festwertaufschaltung; b) Festwertaufschaltung in den Bitpositionen 14...0; c) Festwertaufschaltung in Bitposition 15. Wirkung der Festwertaufschaltung; (1) Summensignal durchlassen, (2) Null aufschalten; (3) Eins aufschalten.

Rechnen mit natürlichen Binärzahlen:

1. Bereichsüberschreitung, wenn ADD und Ausgangsübertrag: in allen Bitpositionen Einsen aufschalten,
2. Bereichsunterschreitung, wenn SUB und kein Ausgangsübertrag: in allen Bitpositionen Nullen aufschalten.

Rechnen mit ganzen Binärzahlen:

3. Bereichsüberschreitung, wenn Übertrag in Vorzeichenstelle, aber kein Ausgangsübertrag: in Bitposition 15 eine Null aufschalten und in allen anderen Bitpositionen eine Eins,
4. Bereichsunterschreitung, wenn Ausgangsübertrag, aber kein Übertrag in Vorzeichenstelle: in Bitposition 15 eine Eins aufschalten und in allen anderen Bitpositionen eine Null.
5. Rekonstruktion des Übertrags in die Vorzeichenstelle: $CS = A_{15} \oplus B_{15} \oplus C_{15}$.

Diese Beschreibung führt unmittelbar zu folgenden Schaltgleichungen:

1. **NULLNAT** = $ADDSUB \cdot \overline{CO} \cdot SATNAT$
2. **EINSNAT** = $\overline{ADDSUB} \cdot CO \cdot SATNAT$
3. **NULLINT** = $\overline{CS} \cdot CO \cdot SATINT$
4. **EINSINT** = $CS \cdot \overline{CO} \cdot SATINT$

Daraus ergeben sich die Steuersignale für die Festwertaufschaltung:

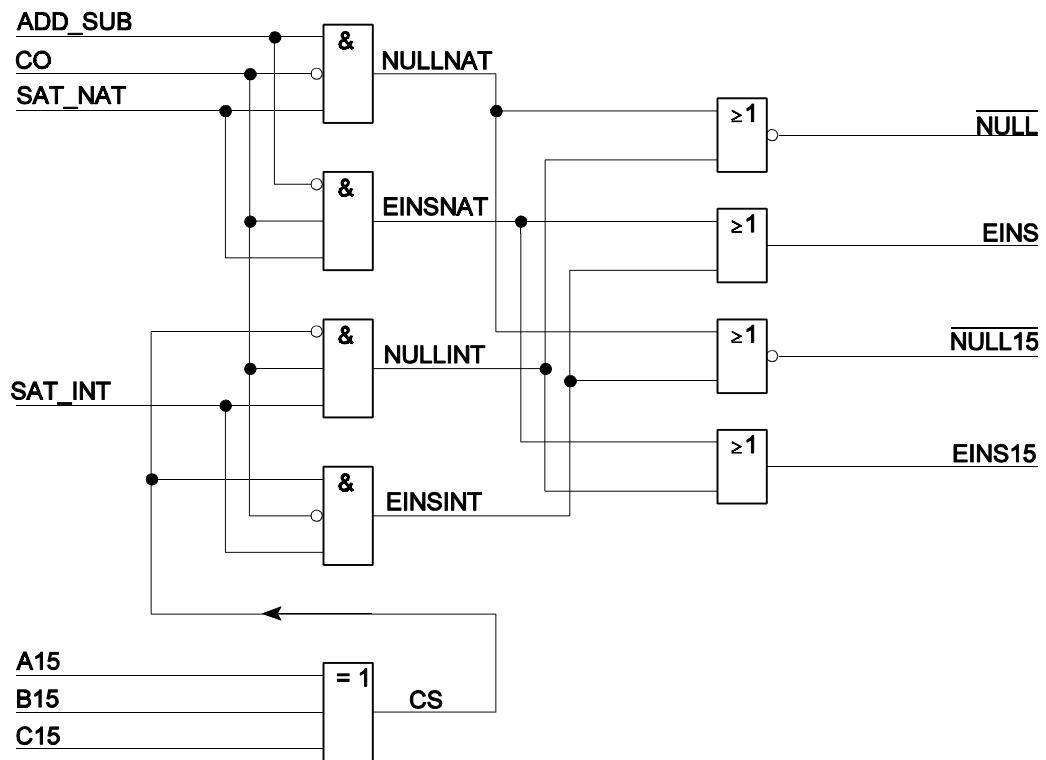
$$NULL = NULLNAT \vee NULLINT$$

$$EINS = EINSNAT \vee EINSINT$$

$$NULL_{15} = EINSNAT \vee NULLINT$$

$$EINS_{15} = NULLNAT \vee EINSINT$$

Abb. M9 zeigt die entsprechende Schaltung.



Abb

M9

***** FINIS *****

FH Dortmund**FB Informatik****4308*****Bauelemente und Schaltungen****Klausur vom 19. 3. 2001****Aufgaben und Musterlösungen****Allgemeine Hinweise:*

1. Es ist zulässig, Lösungen direkt in die vorliegenden Abbildungen einzutragen.
2. Die richtige Lösung aller Aufgaben ohne Zusatzaufgaben ergibt 100% = Note 1,0. Zusatz- und "gewöhnliche" Aufgaben werden gleichartig gewertet, d. h. sie sind gegeneinander austauschbar.

1. Welchen Vorteil hat der asynchrone Binärzähler, wenn es um höchste Zählfrequenzen geht?
(5 Punkte)

Daß sich die Anforderungen an die Taktfrequenz mit jeder Stufe jeweils halbieren. (1. Stufe: Eingangsfrequenz, 2. Stufe: $\frac{1}{2}$ Eingangsfrequenz, 3. Stufe: $\frac{1}{4}$ Eingangsfrequenz usw.).

2. Es ist eine State Machine mit 42 Zuständen zu realisieren. Welche Art der Zustandscodierung wählen Sie, wenn die Schaltung

- a) mit einem CPLD,
- b) mit einem FPGA

realisiert werden soll? (Jeweils kurze Begründung.)

(10 Punkte)

- a) *OHE (One-hot Encoding, also: 1-aus-n) belegt wenigstens 42 Makrozellen. Es wäre also mit Binärcodierung (und ggf. Tricklösungen) zu experimentieren, um zu sehen, ob sich eine Aufwandsverringerung ergibt oder nicht. (Bemühungen haben nur dann Sinn, wenn der Aufwand soweit absinkt, daß die Schaltung in einen kleineren (=kostengünstigeren) Schaltkreis paßt.)*

- b) *OHE ist vermutlich die beste Lösung. 1 Zelle = 1 Flipflop + 1 einfaches Gatter (mit wenigen Eingängen). "Dicke" kombinatorische Netzwerke (Binärcodierung) belegen mehr Zellen als Flipflops mit vorgeschalteter einfacher Kombinatorik.*

3. Wir betrachten eine Leistungsstufe, die eine Induktivität (Relais oder Betätigungsmagnet) schaltet. Um die Abschalt-Spannungsspitze zu beseitigen, wird gern eine Freilaufdiode

eingesetzt. Welchen (funktionellen) Nachteil (der gelegentlich von Bedeutung sein kann) hat diese Schaltungslösung?

(5 Punkte)

Die Abschalt-Spannungsspitze bewirkt, daß die Freilaufdiode leitend wird. Dies schaltet einen Stromweg durch die Induktivität, die somit kurzzeitig weiter erregt bleibt. Anker fällt deshalb verzögert ab. Nachteilig, wenn hohe Betätigungsfrequenzen gefordert sind (Musterbildung beim Stricken und Weben, Benzineinspritzung usw.).

4. Entwerfen Sie einen einfachen Störsimulator (Abbildung 1), der ein binäres Signal INPUT in Abständen von rund 1 ms mit einer Folge (Burst) von Störimpulsen der Form Impuls-Pause-Impuls usw. anreicht (und zwar asynchron, also ohne Rücksicht auf den Signalverlauf von INPUT). 1 Burst = 5 Impulse. High- und Low-Zeiten jeweils 10 ns. (Suchen Sie sich hierzu passende Bauelemente aus - und machen Sie es nicht komplizierter als nötig, aber auch nicht allzu bastelhaft....)

(15 Punkte)

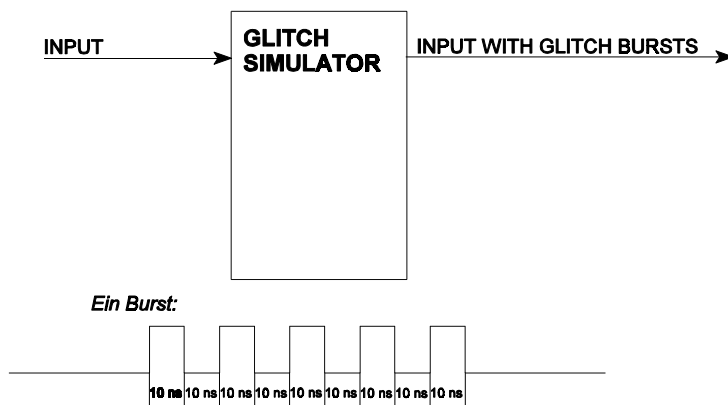
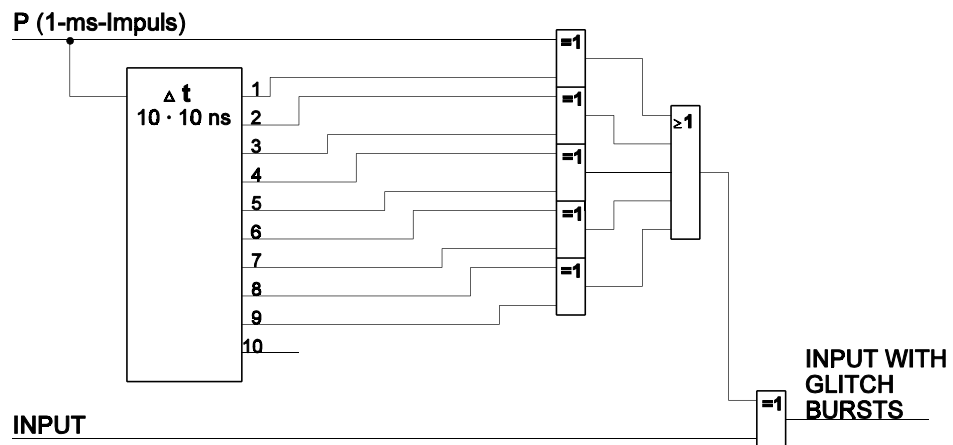


Abb. 1

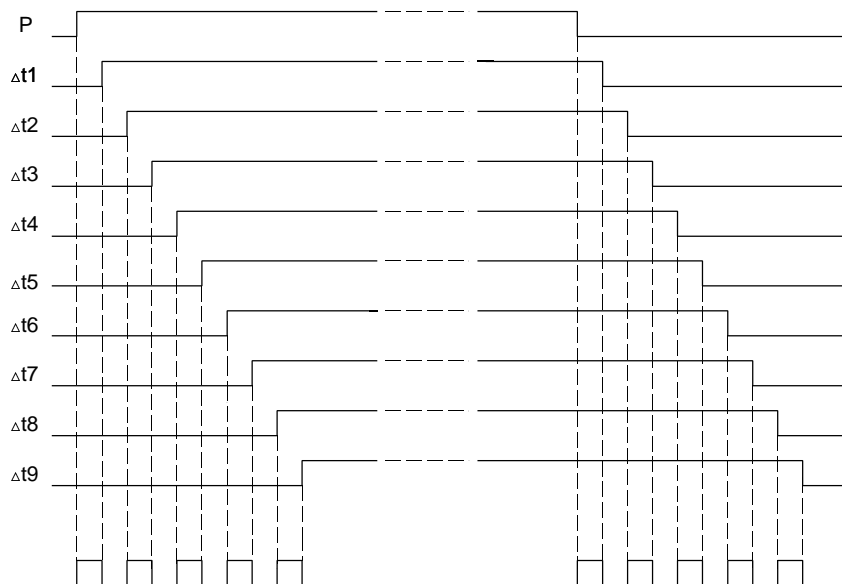
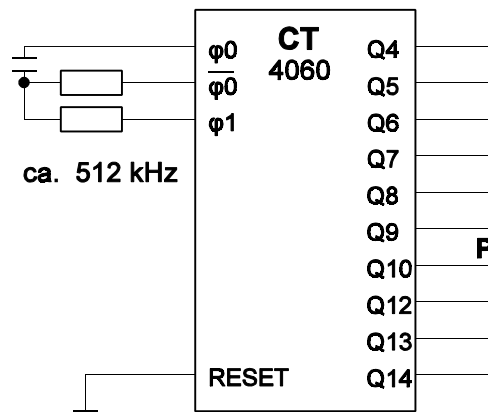
Bauelemente:

- für das 1-ms-Raster: ein entsprechend beschalteter Zähler 4060,
- für die 10-ns-Impulse: eine Laufzeitkette mit Abzapfungen im Abstand von 10 ns. Alternative: ein mit 100 MHz getaktetes Schieberegister.

Bildung der Bursts:



Bildung der 1-ms-Impulse:



Da an beiden Impulsflanken Bursts gebildet werden, brauchen wir einen Mäander mit 2 ms Periodendauer = 500 Hz Impulsfolgefrequenz. Wir wählen das 1024-fache als Taktfrequenz des 4060. Die 512 kHz sind nicht allzu hoch (Stromverbrauch), erlauben es aber, mit einem kleinen Kondensator (um 100 pF) auszukommen. Dimensionierung der passiven Bauelemente ist nicht verlangt. Alternative: Quarzgenerator.

5. Es ist eine Bedientafel zu entwickeln, die 40 Rändel-Drehschalter (Thumbwheel Switches) enthält (der Kunde wünscht es halt so - die Einstellungen sollen auch bei ausgeschaltetem Gerät sichtbar bleiben; Alternativen der Form Mikrocontroller + Tastatur + Display scheiden also aus). Allerdings geht es neumodisch weiter - die Anordnung soll an ein Steuergerät angeschlossen werden, das tatsächlich einen Mikrocontroller bzw. Prozessor enthält (Abbildungen 2, 3).

- a) Schlagen Sie eine Lösung vor (Prinzipschaltbild + (verständliche) Erläuterung), um Bedientafel und Mikrocontroller miteinander zu verbinden. (Leitungslänge: einige m. Es darf nicht viel kosten. An die typischen Praxisprobleme denken (Anzahl der Signalleitungen usw.). Wer es sich zutraut, die Sache mit einem Mikrocontroller auf der Bedientafel zu erledigen, darf dies tun, sollte allerdings hinreichend genau angeben, wie er sich die Lösung vorstellt - nichtsagende Blockschaltbilder bringen keine Punkte.)
- b) Es stehen folgende Schaltertypen zur Wahl:
1. dezimal. 10 DM/Stck.
 2. BCD. 12 DM/Stck.
 3. Neunerkomplement. 16 DM/Stck.

Im Anwendungsprogramm wird das Neunerkomplement benötigt. Welchen Schaltertyp verwenden Sie? (Auswahl kurz begründen und kommentieren. Es ist etwas spitzfindiger, als es auf den ersten Blick erscheinen mag...)

- c) Wie verbinden Sie den gewählten Schalter mit Ihrer Hardware? (Anhand eines einzelnen Schalters so genau wie nötig darstellen.)

(15 Punkte)

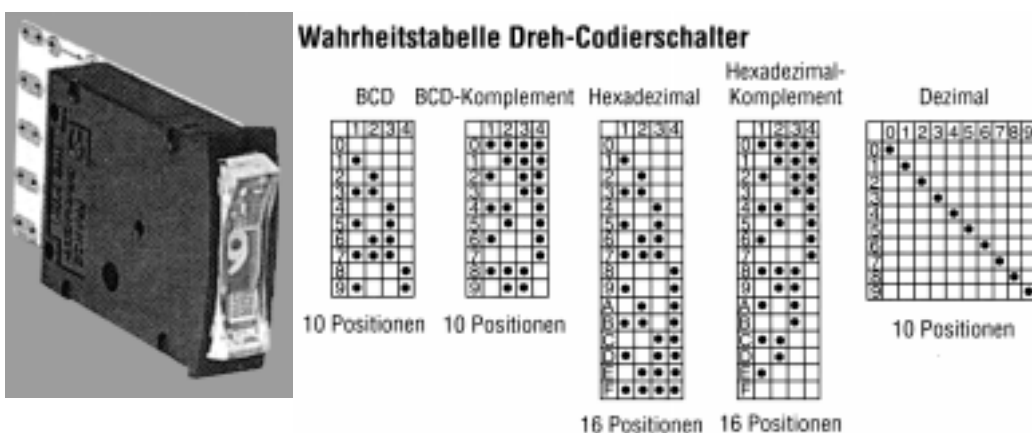


Abb. 2

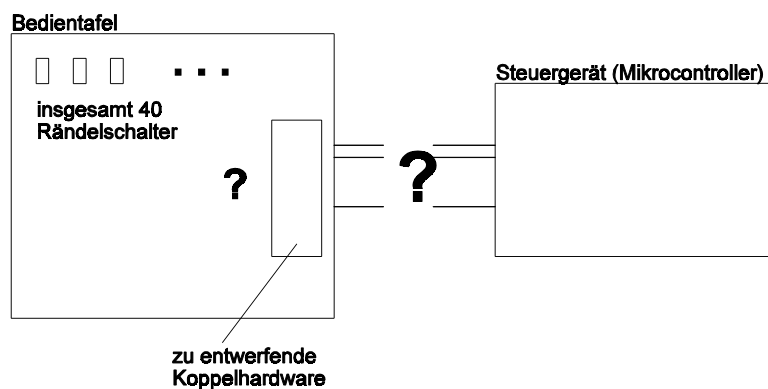


Abb. 3

a) die Lösungsmöglichkeiten sind im einzelnen mannigfaltig. Im Prinzip gibt es zwei Varianten:

1. Bedientafel enthält nur Hardware. Diese wird vom Mikrocontroller des Steuergerätes angesprochen.
2. wir setzen einen weiteren Mikrocontroller auf die Bedientafel.

Variante 1:

Die Hardware sollte (1) einfach sein und (2) nur wenige Signalleitungen erfordern. Die gängigen Ansätze:

- eine Schieberegisterkette, an die alle Schalter angeschlossen werden. Kommt mit nur 4 Signalleitungen aus, womöglich sogar mit 3 (Shift-Out, Clock, Strobe, Shift-In, wobei auf Shift-In verzichtet werden kann, da nur Daten auszuschieben sind (Shift-In nur zwecks Eigendiagnose von Bedeutung)).
- Abfrage über Multiplexer. Alternativen: (1) Adresse kommt vom Mikrocontroller, (2) Adreßzähler auf Bedientafel (vom Mikrocontroller: Strobe + Reset, zum Mikrocontroller: wenigstens eine Datenleitung).
- eine Art Bussystem (4 oder 8 Datenbits + Adresse + Aufschalterlaubnissignal). Schalter an Tri-State-Bustreiber angeschlossen.

Variante 2:

Es liegt nahe, eines der industrieeüblichen seriellen Interfaces zu nehmen (RS-232, I²C-Bus, SPI, Microwire usw.)^{*)} oder sich ein eigenes serielles Protokoll auszudenken.

*) aber bitte nicht USB oder was sonst gerade in Mode ist (zu kompliziert).

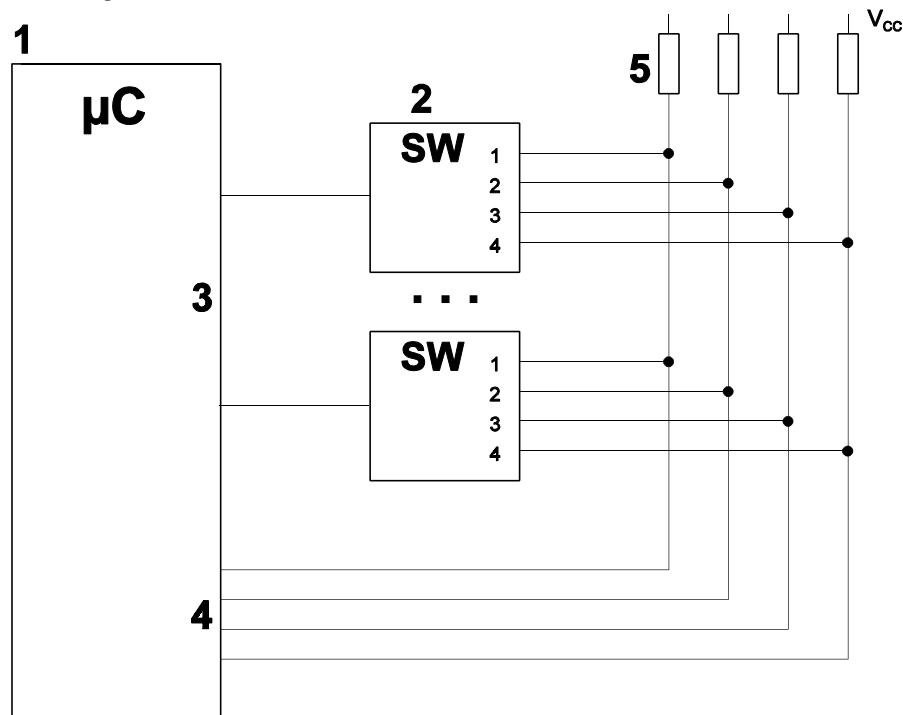
b) Schalterauswahl

Neunerkomplement kommt nicht in Frage (zu teuer). Wandlung kann der Mikrocontroller erledigen. BCD ist 2 DM teurer, hat aber nur 4 Signale (gegenüber 10). Macht insgesamt $40 \cdot 2 = 80$ DM Mehrkosten. Frage ist, ob die zusätzlichen Schaltmittel (Pull-up-Widerstände, Multiplexer usw.) für weitere 6 Signalleitungen teurer sind als 80 DM oder nicht. (Fertigungs-Profis mögen zudem noch daran denken, wie lange Kabelbaumfertigung und Verdrahtung dauern...).

c) Schalteranschluß

Auf jeden Fall mit Pull-up-Widerständen. Schieberegister, Multiplexer oder Bustreiber können direkt nachgeschaltet werden. Wird ein Mikrocontroller auf der Bedientafel angeordnet, so liegt es nahe, eine Abfragematrix vorzusehen. Organisation ist Frage der Kostenrechnung (40 Zeilen, 4 Spalten, 20 Zeilen, 8 Spalten, 10 Zeilen zu 16 Spalten - was kostet ein Mikrocontroller mit entsprechender E-A-Ausstattung, was kosten externe Schaltmittel (z. B. Decoder)?).

Die naive Anschaltung:



Erklärung:

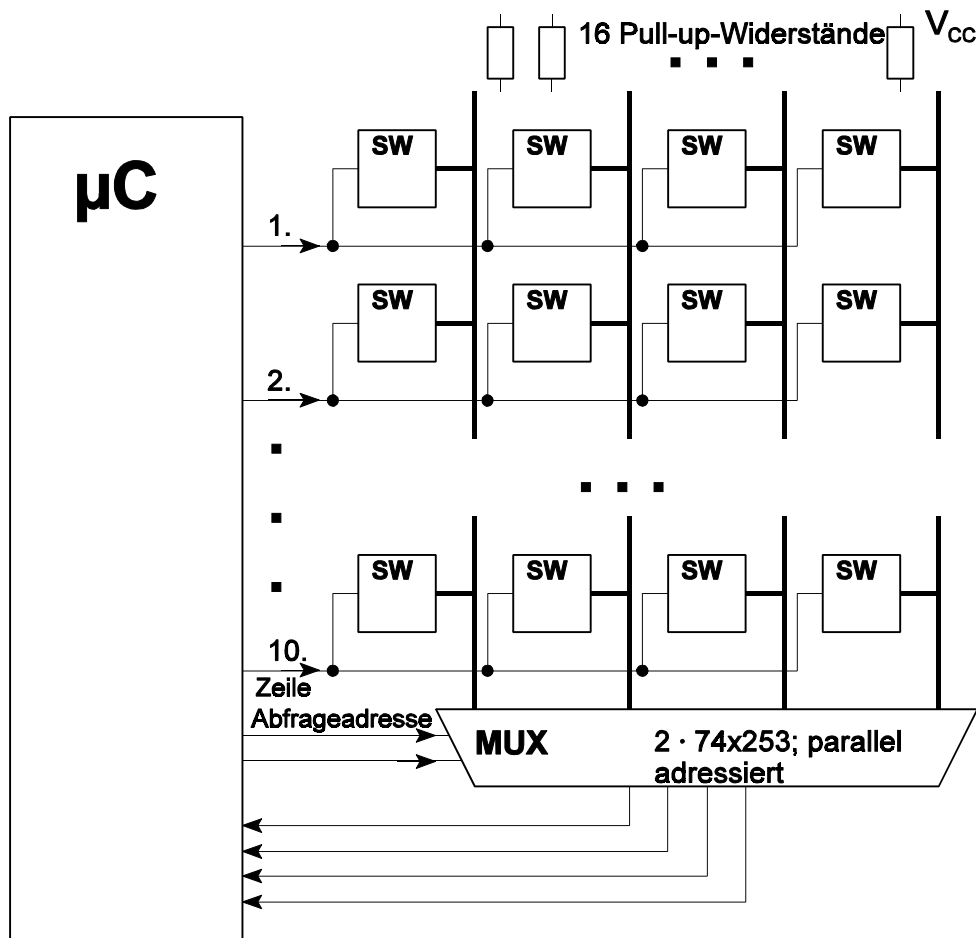
1 - Mikrocontroller; 2 - Schalter; 3 - Ausgabeports; 4 - Eingabeport; 5 - Pull-up-Widerstände; Z - Zeilensignale; S - Spaltensignale.

Wir brauchen 40 Zeilensignale. Das wären 5 8-Bit-Ports. Zu teuer! Ausweg: außen anzuschließende Decoder (z. B. 74x138).

Gotcha: Die Zeilensignale müssen an Open-Collector-Ports angeschlossen werden oder an solche, die sich einzeln (bitweise) hochohmig schalten lassen. Ansonsten kann es zum Konfliktfall kommen (wenn zwei Schalter an derselben Spaltenleitung gleichzeitig geschlossen sind). Auswege: (1) Strombegrenzungswiderstände in den Zeilenleitungen, (2) Sperrdioden nach jedem Schalter (also eine Art großes Dioden-ODER). Beides kostet Geld und vermindert den Störspannungsabstand.

Eine Praxislösung (es gibt deren viele andere...): Wir beschränken uns am Mikrocontroller auf 2 8-Bit-Ports. Wir nehmen BCD-Schalter und ordnen diese in einer Matrix aus 10 Zeilen und 4 Spalten an. 4 Spalten ergeben $4 \cdot 4 = 16$ Spaltenleitungen. Diese führen wir auf 2 Multiplexer 74x253. Insgesamt kommen wir mit 16 IO's aus: 10 Zeilenausgänge, 2 Adreßausgänge an die Multiplexer, 4 Spalteneingänge.

(Zum Vergleich eine naive Lösung (40 Zeilen, 4 Spaltenleitungen): 5 Decoder 74x138 zuzüglich 40 Strombegrenzungswiderständen oder 160 Dioden.)



6. Ein Addierwerk mit einer Verarbeitungsbreite von 16 Bits soll folgende Operationen ausführen können (Abbildung 4):

1. Addieren zweier ganzer 16-Bit- Binärzahlen: $A_{16} + B_{16}$
 2. Addieren zweier ganzer Binärzahlen, wovon die eine 16 Bits und die andere 8 Bits lang ist: $A_{16} + B_8$
 3. Addieren zweier ganzer 8-Bit-Binärzahlen: $A_8 + B_8$
- a) Geben Sie eine eingangsseitige Beschaltung des Addierwerks an, die es ermöglicht, Operanden gemäß Punkt 2 zu verarbeiten.
 - b) Nennen Sie den zugehörigen Fachbegriff.
 - c) Geben Sie die Einschaltbedingungen (als kombinatorische Netzwerke mit SSI- und MSI-Funktionselementen) an, die bei Betrieb gemäß Punkt 3 die Bedingungsflippflops (Flagbits) SIGN, CARRY und OVERFLOW stellen.

20 Punkte)

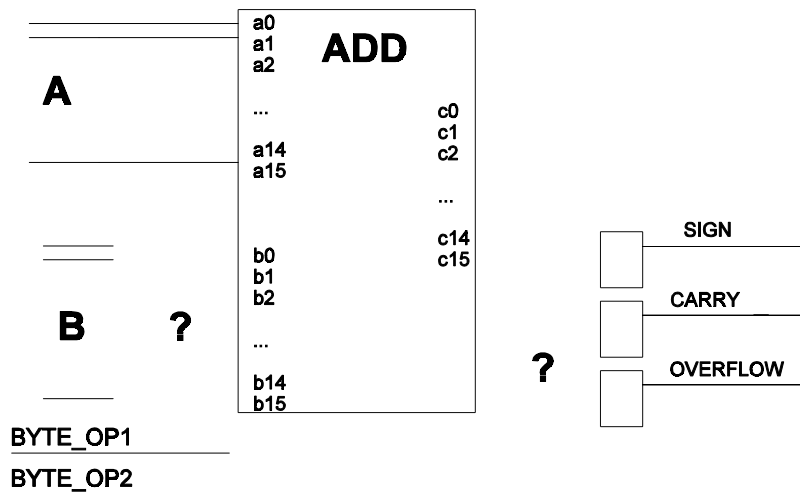


Abb. 4

Hinweis:

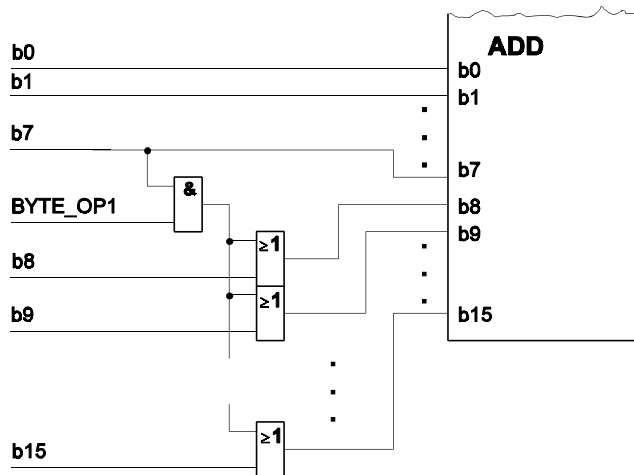
Die Steuersignale BYTE_OP2, 1 bestimmen die Verarbeitungsbreite:

- BYTE_OP1 = 0: 16-Bit-Verarbeitung: $a_{15} \dots a_0 + b_{15} \dots b_0$,
- BYTE_OP1 = 1: A-Operand 16 Bits, B-Operand 8 Bits ($b_7 \dots b_0$),
- BYTE_OP2 = 0: Flags gemäß 16-Bit-Verarbeitung stellen,
- BYTE_OP2 = 1: Flags gemäß 8-Bit-Verarbeitung stellen

Das Addierwerk selbst dürfen Sie als gegeben voraussetzen. Ausgangsseitig dürfen Sie die Ergebnisstellen $c_{15} \dots c_0$ beliebig ausnutzen.

- a) die höherwertigen 8 Bits des B-Operanden müssen mit der Belegung von Bitposition 7 (= dem Vorzeichenbit des 8-Bit-Operanden) belegt werden,
- b) der Fachbegriff: Vorzeichenerweiterung (Sign Extend).
- c) es ist erforderlich, diese Bedingungen aus den Operanden- und Summensignalen zu rekonstruieren.

Schaltung zur Vorzeichenerweiterung:



Rekonstruktion der Bedingungssignale:

- $SIGN = \text{Bitposition } C7$ (die höchstwertige Stelle). Trivial.
- $CARRY = \text{Übertrag aus Bitposition } 7 \text{ zur Bitposition } 8$. Es gibt mehrere Möglichkeiten:
 1. wir sorgen dafür, daß in der 8. Bitposition nur Nullen addiert werden. Dann ist $CARRY = C8$.
 2. wir rekonstruieren den Übertrag aus den Summandenbits und dem Ergebnisbit,
 3. wir rekonstruieren $CARRY$ in der 8. Bitposition als einlaufenden Übertrag.
- $OVERFLOW = \text{Übertrag in die höchstwertige Stelle} \oplus \text{Ausgangsübertrag}$. Den Übertrag aus Bitposition 6 zur Bitposition 7 ($CI7$) müssen wir rekonstruieren. $OVERFLOW = CI7 \oplus CARRY$.

Rekonstruktion der Übertrage aus den Bits $a7, b7, c7$ gemäß folgender Wahrheitstabelle.

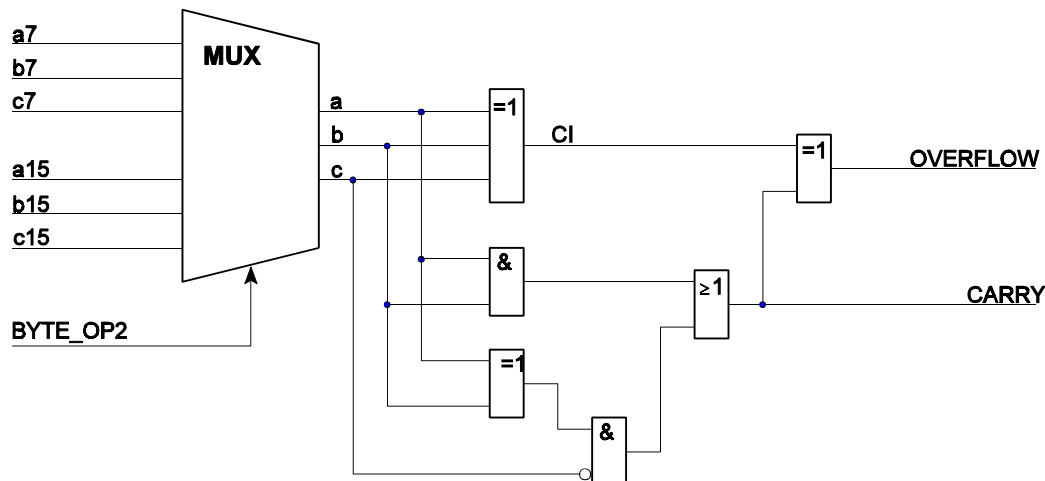
$a7$	$b7$	$c7$ (Summe)	Berechnung der Summe	$CI7$ (einlaufender Übertrag)	$CARRY$ (Ausgangsübertrag)
0	0	0	$c7 = 0 + 0$	0	0
0	0	1	$c7 = 0 + 0 + CI7$	1	0
0	1	0	$c7 = 0 + 1 + CI7$	1	1
0	1	1	$c7 = 0 + 1$	0	0
1	0	0	$c7 = 1 + 0 + CI7$	1	1
1	0	1	$c7 = 1 + 0$	0	0
1	1	0	$c7 = 1 + 1$	0	1
1	1	1	$c7 = 1 + 1 + CI7$	1	1

$CI7$ ist bei folgenden Belegungen = 1: 001, 010, 100, 111, also dann (wie man sofort sieht...), 1, wenn die Anzahl der Einsen in den Bitpositionen $A7, B7, C7$ ungerade (=1 oder = 3) ist. Also: $CI7 = a7 \oplus b7 \oplus c7$. Rechnerisch (mit a, b, c statt $a7, b7, c7$):

$$CI7 = \bar{a} \bar{b} c \vee \bar{a} b \bar{c} \vee a \bar{b} \bar{c} \vee a b c = \bar{c} (a \oplus b) \vee c (\overline{a \oplus b}) = a \oplus b \oplus c$$

CARRY ist bei folgenden Belegungen = 1: 010, 100, 110, 111.

$$CARRY = \bar{a} b \bar{c} \vee a \bar{b} \bar{c} \vee a b = (a \oplus b) \bar{c} \vee a b = CI (a \vee b) \vee a b$$



Auswahl der Bedingungssignale gemäß Verarbeitungsbreite: über Multiplexer, gesteuert von BYTE_OP2. Varianten: (1) Bildung der Bedingungssignale für beide Verarbeitungsbreiten, dann Auswahl, (2) Auswahl der Summanden- und Summensignale, dann Bedingungssignalebildung. Unsere Abbildung zeigt die 2. Variante.

7. Erklären Sie kurz die wesentlichen Unterschiede zwischen PAL und GAL.

(5 Punkte)

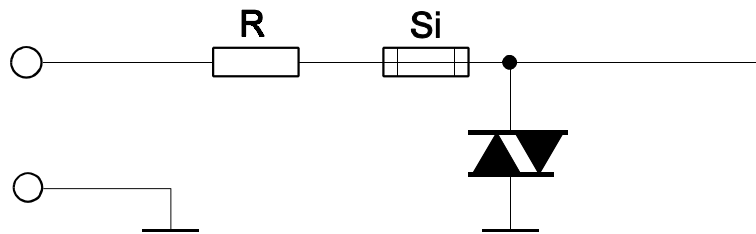
PAL	GAL
<ul style="list-style-type: none"> ▪ UND programmierbar, ODER fest, ▪ großes Typensortiment (verschiedenartige Kombinatorik, mit und ohne Flipflops, verschiedenartige Ausgänge), ▪ Bestimmung von Speichergliedern und Ausgängen vor allem durch Typauswahl, ▪ Programmierverfahren: Fusible Link (Durchschmelzprinzip). Nicht löschtbar, nicht im System programmierbar 	<ul style="list-style-type: none"> ▪ UND programmierbar, ODER fest, ▪ UND-ODER-Strukturen großzügiger ausgelegt als bei den PALs (mehr Eingänge, mehr Produktterme), ▪ nachgeordnete Makrozellen mit programmierbarem Flipflop und programmierbarem Ausgang, ▪ ein GAL-Typ kann eine Vielzahl von PAL-Typen ersetzen (Programmierung statt Typauswahl), ▪ Programmierverfahren: Ladungsspeicherung (EEPROM oder Flash). Löschtbar, manche Typen im System programmierbar

8. Der Eingang eines Prüfgerätes soll idiotensicher ausgelegt werden - er soll zumindest ein versehentliches Anschließen an das 230-V-Netz überleben.

- a) sind Suppressordioden (Transils o. dergl.) hierfür geeignet? (Kurze Begründung.)
 b) schlagen Sie eine entsprechende Schutzbeschaltung vor.

(10 Punkte)

- a) *nein, da diese Bauelemente zwar hohe Spitzenströme (Impulsströme), nicht aber hohe Dauerströme aushalten.*
- b) *Überstromsicherung (Schmelzsicherung oder PolySwitch) und/oder Strombegrenzungswiderstand zwischenschalten. (Gotcha: soll eine Schmelzsicherung wirklich auslösen, so muß Gelegenheit bestehen, daß wenigstens der 10-fache Nennstrom fließen kann. Trick: versuchen, ob für typische Schadensfälle (z. B. Netz- V_{SS}) Strombegrenzung - auf einen Dauerstrom, den das Schutzbauelement aushält - gelingt; Schlimmeres mit Sicherung verhindern.)*



9. In einem CPLD-Schaltkreis der Xilinx-9500-Reihe soll ein 16-Bit-Schieberegister verwirklicht werden.

- a) es soll nur in eine Richtung geschoben werden. Wieviele Makrozellen werden hierfür benötigt?
 b) wieviele Makrozellen werden benötigt, wenn die Funktionen Rechtsschieben logisch, Rechtsschieben arithmetisch, Linksschieben und Laden (Parallelübernahme) realisiert werden sollen?

(10 Punkte)

- a) *eine Makrozelle enthält: 1 Flipflop + ein vorgeschaltetes 5-fach-ODER mit 5 32-fach UNDS (= 5 Produktterme). Zum bloßen Schieben genügt 1 Produktterm je Bitposition. Also: insgesamt 16 Makrozellen.*
- b) *jede der genannten Funktionen raucht einen Produktterm. Inzu kommt ein Produktterm für die Selbsthaltung. Somit brauchen wir 5 Produktterme (= 1 Makrozelle je Bitposition), also genügen auch hier insgesamt 16 Makrozellen.*

10. Entwerfen Sie ein vollsynchron arbeitendes 16-Bit-Register (Abbildung 5) mit den Funktionen gemäß folgender Tabelle.

Steuersignale			Funktion
CTL2	CTL1	CTL0	
0	0	0	Laden eines 16-Bit-Operanden
0	0	1	Laden mit Festwert 0
0	1	0	Laden mit Festwert -1
0	1	1	Linksschieben ^{*)}
1	0	0	Rechtsschieben ^{*)}
1	0	1	Rechtsschieben arithmetisch ^{*)}
1	1	0	Belegung wechseln (Toggle-Funktion: bitweise zyklisch 0 - 1, 1 - 0)
1	1	1	nichts tun (halten)

^{*)}: ausgeschobene Bits gehen verloren.

Bauelementevorrat: D-Flipflops, kombinatorische Bauelemente nach Wahl (suchen Sie sich solche aus, mit denen Sie die Funktionen realisieren können, die aber andererseits eine vergleichsweise einfache zeichnerische Darstellung ermöglichen).

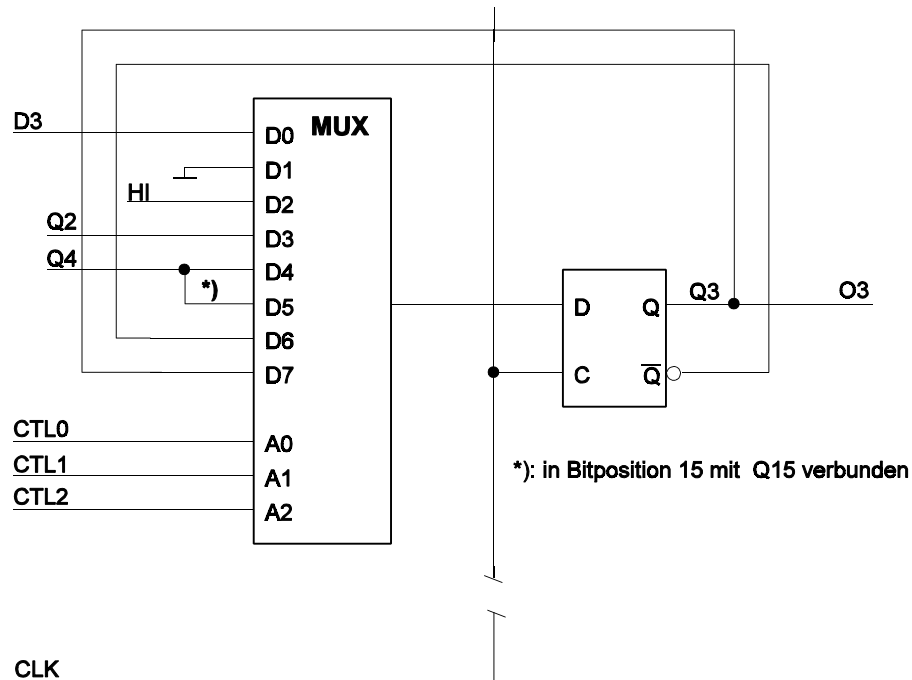
Hinweis: Es ist nicht notwendig, alle 16 Bitpositionen zu zeichnen. Stellen Sie nur jeweils eine der typischen Bitpositionen dar (es empfehlen sich kurze Anmerkungen dazu, was jeweils typisch ist). Bitposition 0 $\triangleq 2^0$, Bitposition 1 $\triangleq 2^1$ usw.

(15 Punkte)



Abb. 5

Die Tabelle ist doch hinreichend suggestiv - oder? - Man sieht sofort, daß ein 1-aus-8-Multiplexer je Bitposition genügt.



11. Es geht um Programmierverfahren für programmierbare Logik:

- a) welchen Nachteil hat das Flash-Prinzip gegenüber OTP?
- b) nennen Sie noch wenigstens 2 weitere Programmierprinzipien.

(10 Punkte)

- a) längere Programmierzeit (Fowler-Nordheim-Tunneling dauert länger als Hot Electron Injection).
- b) Maskenprogrammierung, Durchschmelzprinzip (Fuse), Aufschmelzprinzip (Antifuse), EEPROM, RAM.

12. An einem Schaltkreis, der ein Register enthält, messen Sie die in Abbildung 6 gezeigte Signalfolge. Handelt es sich dabei um ein D-Flipflop- oder um ein Latch-Register? (Kurze Begründung.)

(5 Punkte)

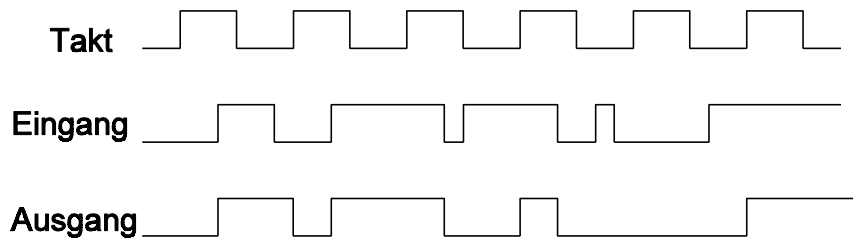


Abb. 6

Wichtig ist: wie verhält sich der Ausgang, wenn der Takt High ist? - Hier folgt der Ausgang dem eingangsseitigen Signalverlauf. Also: ein Latch.

Zusatzaufgaben

Z1. Auf einer Leiterplatte, die eine Schnittstellenhardware trägt, werden zwei Fehlersignale gebildet: PARITY_CHECK und TIME_OUT. Nun wird eine Änderung erforderlich: man wünscht ein einziges Fehlersignal INTERFACE_ERROR, das wie folgt zu bilden ist:

$$\text{INTERFACE_ERROR} = \text{DATA_TAKEN} \& \text{PARITY_CHECK} \vee \overline{\text{DATA_TAKEN}} \& \text{TIME_OUT}$$

In den Schaltkreisen der Leiterplatte sind noch drei Funktionselemente frei (Abbildung 7). Lassen Sie sich was einfallen...

(15 Punkte)

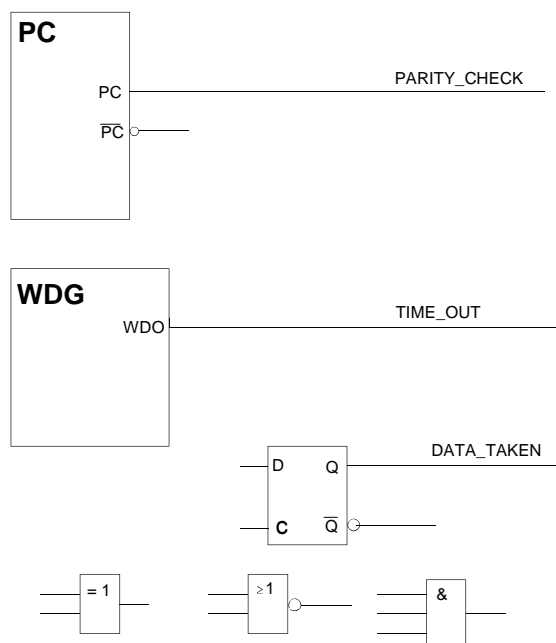
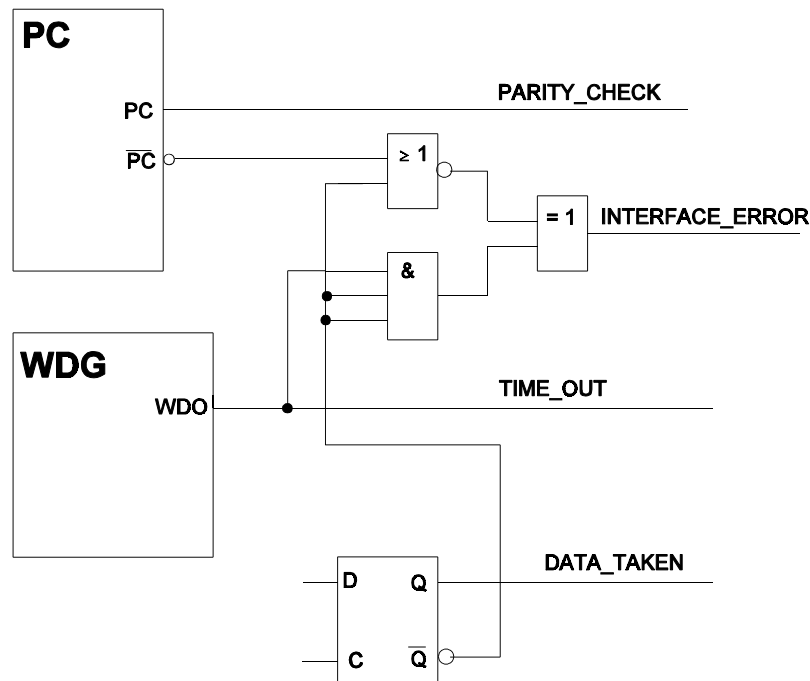


Abb. 7

Es ist alles abgezählt. Somit gilt es, die freien Bauelemente strategisch einzusetzen:

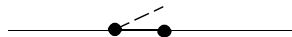
- das UND brauchen wir, um $\overline{\text{DATA_TAKEN}} \& \text{TIME_OUT}$ zu bilden (weil es keine Negation von TIME_OUT gibt),
- das NOR dient als UND zum Bilden von $\text{DATA_TAKEN} \& \overline{\text{PARITY_CHECK}}$ (Beschaltung mit den jeweiligen invertierten Signalen),
- als ODER nehmen wir das XOR (ist deshalb möglich, weil beide UND-Terme nie zur gleichen Zeit erfüllt sein können (wegen der Beschaltung mit DATA_TAKEN)).



Z2. Wie sieht das Schaltbild eines Schalters SPST NC aus?

(5 Punkte)

SPST NC = Single Pole, Single Throw, Normally Closed. Ein einfacher Ruhekontakt.



Z3. Ein Schaltkreis hat einen synchron wirkenden Rücksetzeingang. Wie lange muß das Rücksetzsignal nach dem Einschalten der Speisespannung anliegen? (Stichwortartige Beschreibung.)

(5 Punkte)

Das Rücksetzsignal muß so lange anliegen, bis die jeweiligen Taktsignale wirksam geworden sind, also typischerweise wenigstens einen Taktzyklus (in der Praxis oft erheblich länger).

***** Finis *****

4308

Bauelemente und Schaltungen

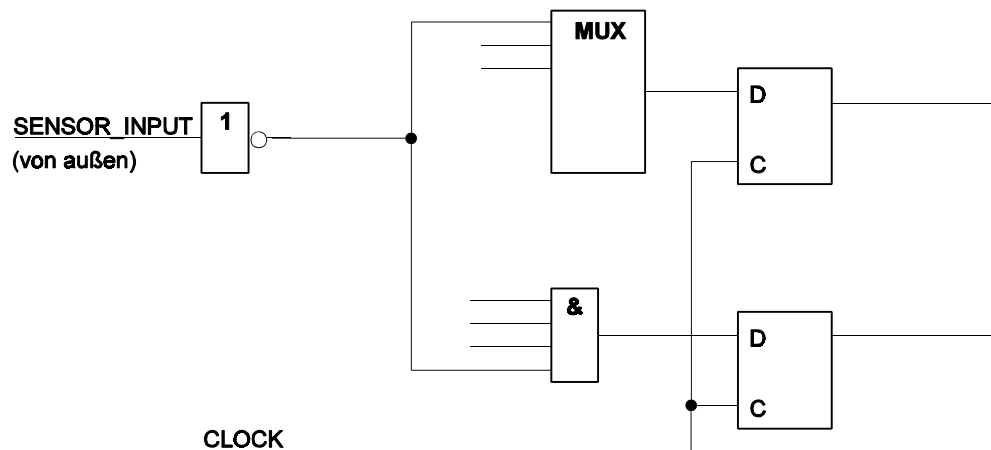
Klausur vom 7. 3. 2002

Aufgaben*Allgemeine Hinweise:*

- Es ist zulässig, Lösungen direkt in die vorliegenden Abbildungen einzutragen.
- Abgegebene Lösungsblätter deutlich kennzeichnen!
- Die richtige Lösung aller Aufgaben ohne Zusatzaufgaben ergibt 100% = Note 1,0. Zusatz- und "gewöhnliche" Aufgaben werden gleichartig gewertet, d. h. sie sind gegeneinander austauschbar.

1. Abbildung 1 zeigt einen Schaltungsausschnitt. Wird diese Schaltung immer zuverlässig arbeiten? Erläutern Sie kurz, welches Problem Sie sehen und schlagen Sie ggf. eine Änderung vor.

(10 Punkte)

**Abbildung 1**

2. Beim Entwickeln von Meßgeräten steht man gelegentlich vor der Aufgabe, Meßbereiche umzuschalten oder Meßstellen auszuwählen (Abbildung 2). Die klassische Lösung: qualitativ hochwertige Drehschalter. Gelegentlich handelt es sich um kostspielige Sonderausführungen. Die Industrie ist bestrebt, die Kosten zu senken und die Geräte so auszulegen, daß sie über Mikrocontroller oder PCs gesteuert werden können. Also müssen sich die Entwickler etwas einfallen lassen.

- weshalb ist für solche Aufgaben das Kontaktbauelement nach wie vor die erste Wahl?
- nehmen wir an, wir dürften hochwertige Drehschalter einsetzen. Nennen Sie ein weiteres Problem, das in diesem Zusammenhang gelegentlich zu kostentreibenden Sonderkonstruktionen zwingt.
- schlagen Sie eine Alternative vor, die auf handelsübliche Bauelemente zurückgreift. Skizzieren Sie die Grundsatzlösung anhand des Problems der Meßstellenauswahl (Abbildung 3).
- erläutern Sie kurz, wie Sie diese Bauelemente von einem Mikrocontroller aus ansteuern. Denken Sie daran, daß 20 und mehr Kontaktpositionen nichts Außergewöhnliches sind.
- erläutern Sie kurz einen wichtigen (funktionsentscheidenden) Grundsatz, der beim Umschalten zu beachten (und ggf. programmseitig zu implementieren) ist. (20 Punkte)

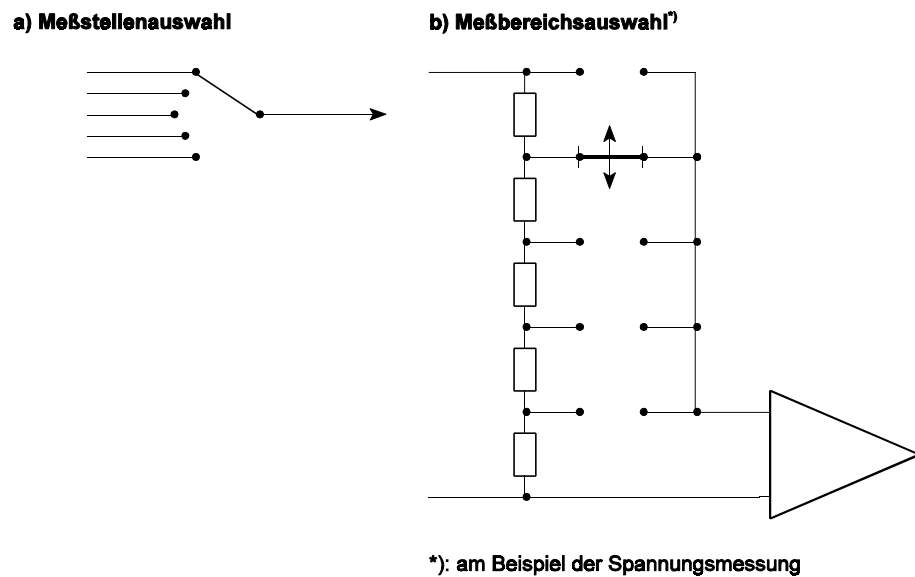


Abbildung 2

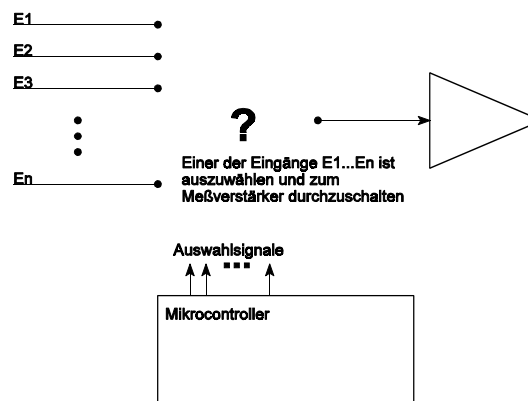


Abbildung 3

3. Erklären Sie kurz, weshalb TTL- und ECL-Bauelemente ständig Strom aufnehmen, auch dann, wenn sie gar nicht schalten. (5 Punkte)
4. Eine Funktionseinheit soll als ASIC realisiert werden. Sie soll einen Mikroprozessor (z. B. einen IA-32-Typ der P5-Klasse) enthalten. Welche ASIC-Technologie wählen Sie? (5 Punkte)
5. Es geht darum, ein Gerät als Einzelstück zu erstellen. Um die digitalen Funktionen zu realisieren, stehen Off-the-Shelf-Schaltkreise und programmierbare Logikschaltkreise zur Wahl. Diskutieren Sie kurz (stichworthaft) die Vor- und Nachteile beider Ansätze. (6 Punkte)
6. Entwerfen Sie ein vollsynchrones Register gemäß Abbildung 4 mit folgenden Funktionen:
- wenn LOAD = High und DIAG = Low: Daten übernehmen,
 - wenn DIAG = High: die Bitpositionen, an denen eingangsseitig High anlegt, wechseln ihre Belegung (0 => 1, 1 => 0; Toggle-Funktion, z. B. zu Prüfzwecken). Die Belegung der anderen Positionen bleibt erhalten.
 - sonst: Datenbelegung halten.

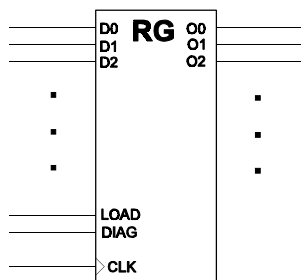


Abbildung 4

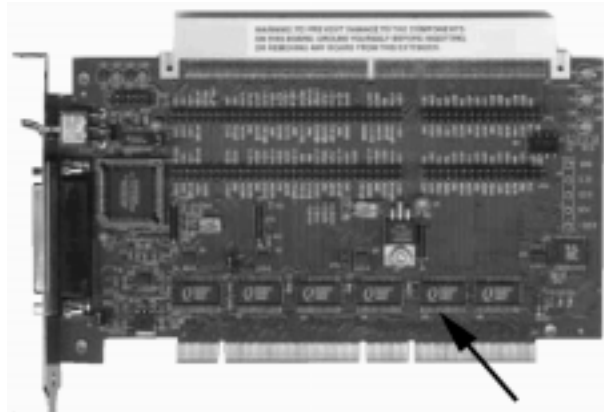
Funktionselemente: D-Flipflops und elementare Gatter (UND, ODER, NAND, NOR, XOR Negation). Es genügt, eine Bitposition sowie die ggf. erforderliche zentrale Logik darzustellen.

(15 Punkte)

Abbildung 5 zeigt eine sog. aktive Extender-Karte. Hiermit kann man einen PC in eine Prüfmaschine zum Ausprüfen von Steckkarten umbauen. Prinzip: Karte einstecken - Testsoftware starten - sehen, was passiert. Übliche PC-Steckkarten kann man aber nicht bei anliegender Speisespannung wechseln. Andererseits dauert es seine Zeit, bis ein PC nach dem Ausschalten und Wiedereinschalten seinen Betrieb aufnimmt. Man hat deshalb die Extender-Karte so ausgelegt, daß der Slot auf dem oberen Rand zwecks Kartenwechsel vom restlichen PC isoliert werden kann (Speisespannungen abgeschaltet, Signalwege aufgetrennt). Hierzu dienen die Schaltkreise, auf die der Pfeil zeigt.

- a) nennen Sie den englischsprachigen Fachbegriff, der das hier in Rede stehende Problem bezeichnet. Welche Schaltungstechnologie ist besonders anfällig? Weshalb?
- b) welche Art von Bauelementen bietet sich zur Lösung dieses Problems an? (Kurze Erläuterung.)

(12 Punkte)

**Abbildung 5**

8. Welches Problem ergibt sich, wenn wir mit einem Leistungsbaulement eine elektromagnetische Einrichtung (Relais oder Betätigungsmagnet) ansteuern? Nennen Sie wenigstens 2 Möglichkeiten der Abhilfe. (6 Punkte)
9. Erklären Sie kurz das Phänomen *Ground Bounce*. (6 Punkte)
10. Erklären Sie kurz die Begriffe *Wrap-Around-Arithmetik* und *Sättigungsarithmetik*. (6 Punkte)

Zusatzaufgaben

- Z1. Es ist eine Schaltung zu entwerfen, die die Anzahl der gesetzten Bits in einem 32-Bit-Wort ermittelt (Funktion POPULATION COUNT bzw. NUMBER of OCCURRENCES; Abbildung 6). Sie dürfen hierzu neben den bekannten kombinatorischen Grundschaltungen (Gattern, Addierern, Multiplexern usw.) auch EPROM-Schaltkreise der Organisationsform $128k \cdot 8$ einsetzen. (Hinreichend detailliertes Schaltbild, kurze Beschreibung.)

(12 Punkte)

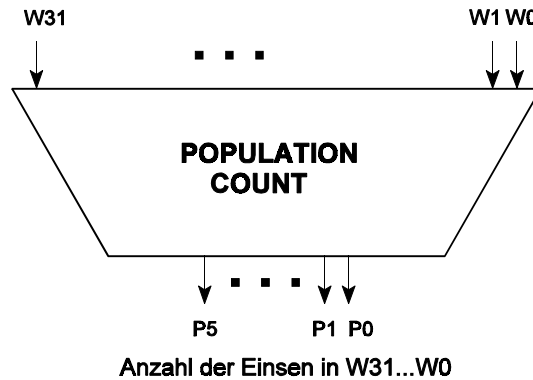


Abbildung 6

- Z2. In einem Gerät sind verschiedene Schaltfunktionen über Relais zu verwirklichen. Es stehen Relais mit folgenden Spulenspannungen zur Wahl: 5 V, 12 V, 24 V. Die Spannungsversorgung ist unproblematisch (es kann jede gewünschte Speisespannung geliefert werden). Welche Spulenspannung wählen Sie? (Kurze Begründung.)
(6 Punkte)
- Z3. An den Eingängen eines JK-Flipflop messen Sie den Signalverlauf gemäß Abbildung 7. Was erwarten Sie am Ausgang?

Hinweis: Es handelt sich um ein flankengesteuertes JK-Flipflop, das auf die Taktrückflanke (High-Low) schaltet (z. B. um den Typ 74x112).

(7 Punkte)

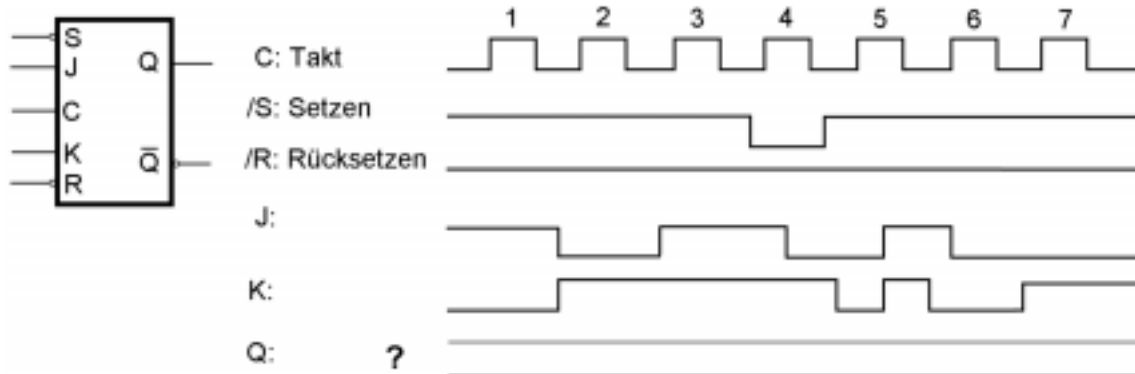


Abbildung 7

- Z4. Zwei Binärzahlen A, B sind miteinander zu vergleichen. Hierzu verwenden wir eine Zweierkomplement-ALU und rechnen $A - B$. Die ALU liefert die typischen Bedingungssignale Ausgangsübertrag (CARRY), Ergebnis = 0 (ZERO), Überlauf (OVERFLOW) sowie das Ergebnisvorzeichen (SIGN). Welche Signale werten Sie aus, um folgende Vergleichsaussagen zu erkennen?
(10 Punkte)

- a) $A = B$,
- b) $A < B$, wenn A und B vorzeichenlose Binärzahlen sind,

- c) $A > B$, wenn A und B vorzeichenlose Binärzahlen sind,
- d) $A < B$, wenn A und B ganze Binärzahlen sind,
- e) $A > B$, wenn A und B ganze Binärzahlen sind.

Viel Erfolg!

4308

Bauelemente und Schaltungen

Klausur vom 18. 9. 2002

Aufgaben**Allgemeine Hinweise:**

- Es ist zulässig, Lösungen direkt in die vorliegenden Abbildungen einzutragen.
- Abgegebene Lösungsblätter deutlich kennzeichnen!
- Die richtige Lösung aller Aufgaben ohne Zusatzaufgaben ergibt 100% = Note 1,0. Zusatz- und "gewöhnliche" Aufgaben werden gleichartig gewertet, d. h. sie sind gegeneinander austauschbar.

1. Auf einem Bedienfeld soll eine Zifferneingabe realisiert werden (Bereich 0...9). Anstelle von Drehschaltern o. dergl. ist für jede Ziffernstelle ein Zähler mit nachgeschalteter LED-Anzeige vorgesehen. Die Ausgangsseite (mit Siebensegmentdecoder und Anzeige) ist vorgegeben (Abbildung 1). Eingangsseitig soll ein Dreistellungsschalter (Kipp- oder Wippmechanik) verwendet werden. Suchen Sie sich einen passenden Zähler aus dem TTL-Sortiment aus (lt. Script) und geben sie dessen Eingangsbeschaltung an (bis hin zum Anschluß des Schalters - und zwar möglichst genau). Sie dürfen das gängige Sortiment an Gattern, Flipflops usw. ausnutzen. Als Hilfestellung: ein Taktsignal mit einer Impulsfolgefrequenz von 100 Hz ist vorhanden (SLOW_CLOCK - prüfen Sie aber, ob es für die hier zu lösende Teilaufgabe ohne weiteres ausreicht, und lassen Sie sich ggf. etwas einfallen...).

(15 Punkte)

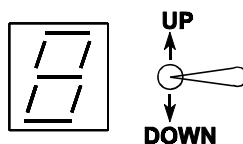
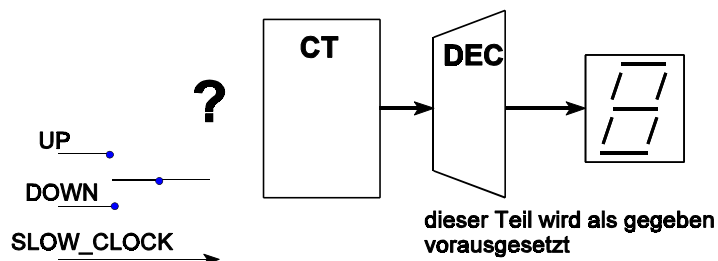
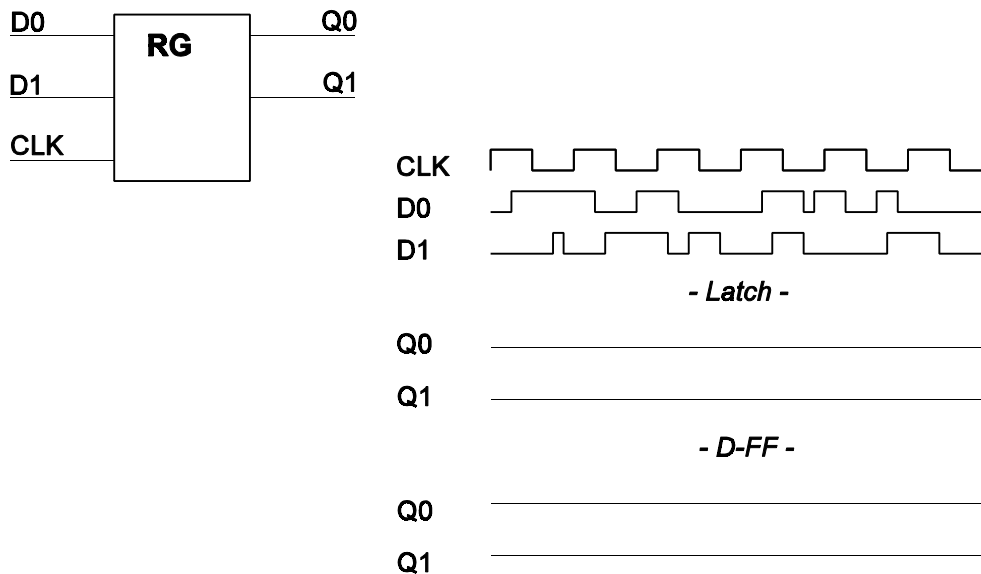
a) Frontplattengestaltung**b) die gesuchte Schaltungslösung**

Abb. 1

2. An den Eingängen eines 2-Bit-Registers liegen Impulse gemäß Abbildung 2 an.
- a) zeichnen Sie die ausgangsseitigen Impulsfolge ein, wenn es sich um ein Latch-Register handelt,

- b) zeichnen Sie die ausgangsseitigen Impulsfolge ein, wenn es sich um ein D-Flipflop-Register handelt.

(12 Punkte)



Zum Einzeichnen finden Sie ein vergrößertes Impulsdiagramm auf Seite 8.

Abb. 2

3. Was kann passieren, wenn eine LED-Timesharing-Anzeige stehenbleibt? (Kurze Erklärung). Besonders vorsichtige Entwickler überwachen deshalb den Umlauf. Abbildung 3 zeigt eine Lösung. Eines der Digit-Signale wird mit einem Flipflop erfaßt, das seinerseits von einem Mikrocontroller zyklisch abgefragt wird. Das Prinzip ist klar: von Zeit zu Zeit abfragen und nach der Abfrage das Flipflop zurücksetzen. Wird beim Abfragen das Flipflop als nicht gesetzt erkannt, so handelt es sich um einen Fehler (der von weiterer Software behandelt wird). Betrachten Sie Abbildung genauer: welche der beiden Varianten a), b) ist besser? (Kurze Begründung.)

(10 Punkte)

4. Es ist eine Schaltung zu entwerfen, die die Anzahl der gesetzten Bits in einem 32-Bit-Wort ermittelt (Funktion POPULATION COUNT bzw. NUMBER of OCCURRENCES; Abbildung 4). Realisierung: in Standardzellentechnologie. In der Zellenbibliothek befinden sich: ein ROM-Array $1k \cdot 4$, ein 4-Bit-Volladdierer und das gängige Gattersortiment (Negator, 2-fach und 3-fach UND/ODER/NAND/NOR/XOR).

(12 Punkte)

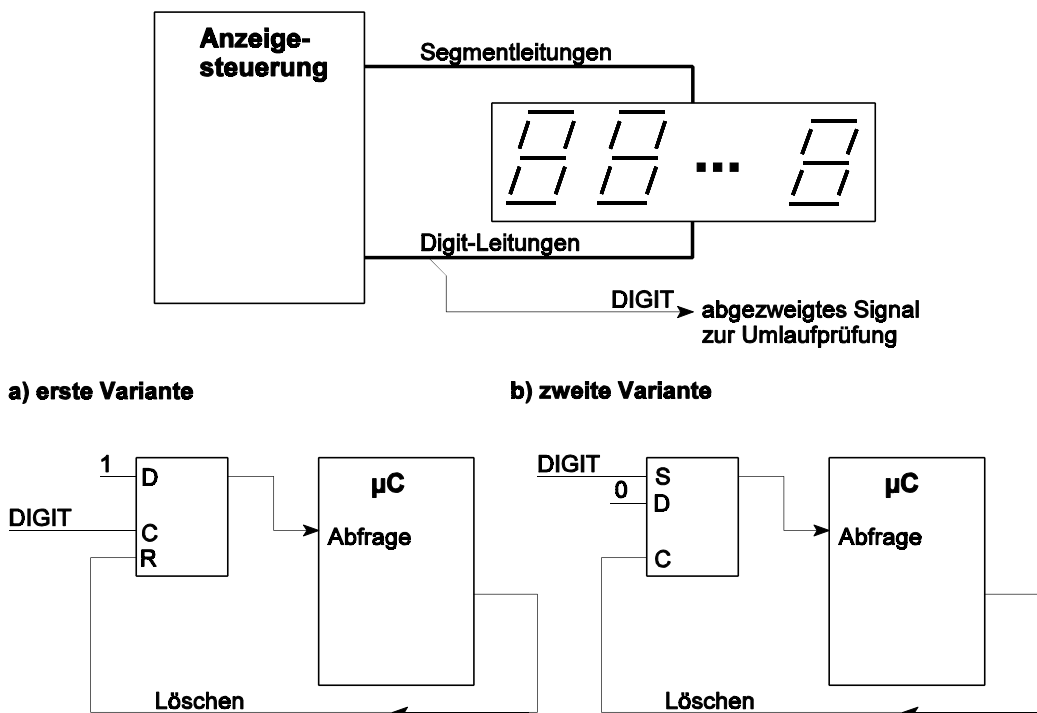


Abb. 3

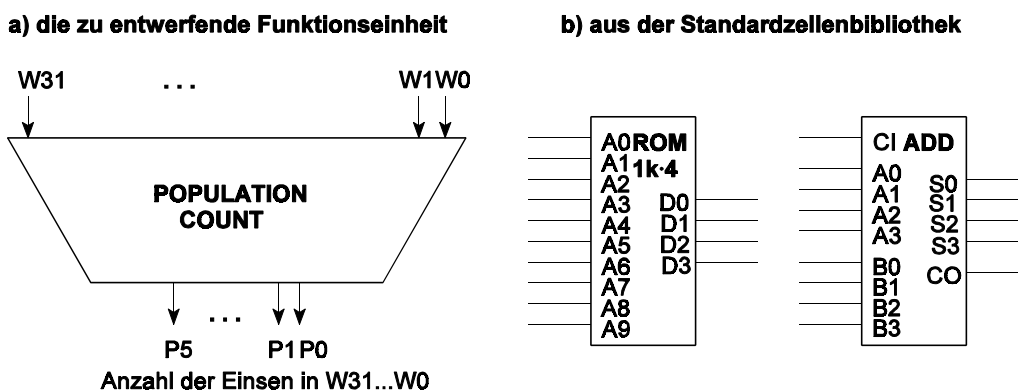


Abb. 4

5. In einer Schaltung brauchen wir ein Taktsignal mit einer Folgefrequenz zwischen 10 und 20 Hz (kommt nicht so genau drauf an). Schlagen Sie eine praxisbrauchbare (= fertigungsgerechte) Lösung vor (Dimensionierung zeitbestimmender Bauelemente ist nicht erforderlich). Weshalb sollte man die in den guten alten Bastelbüchern angegebenen (und in den neueren Auflagen immer wieder abgedruckten) Oszillatorschaltungen in modernen Entwürfen nicht verwenden?

(10 Punkte)

6. Abbildung 5 zeigt einen einfachen Kabeltester. Der Kabeltest ist ein mehr oder weniger automatisch ablaufendes Durchklingeln: wir belegen auf der einen Seite Ader für Ader mit einem Stimulus und sehen jeweils nach, was auf der anderen Seite ankommt. Der

einfachste Stimulus besteht darin, einen Stromweg über die jeweils zu prüfende Ader zu schalten. Über den Drehschalter kann jeder Anschluß auf Seite A mit Masse verbunden werden. Jede mit dem ausgewählten Anschluß verbundene Ader schaltet einen Stromweg von der Batterie nach Masse, der auf beiden Seiten A, B die zugehörigen LEDs zum Leuchten bringt. Zum Prüfen des Schirms ist eine zusätzliche LED vorgesehen.

Dimensionieren Sie die Widerstände $R1...R7$ unter folgenden Bedingungen:

- Strom durch die LEDs zwischen 1,5 und 2 mA (Niedrigstrom-LEDs),
- Batteriespannung 9 V.

(10 Punkte)

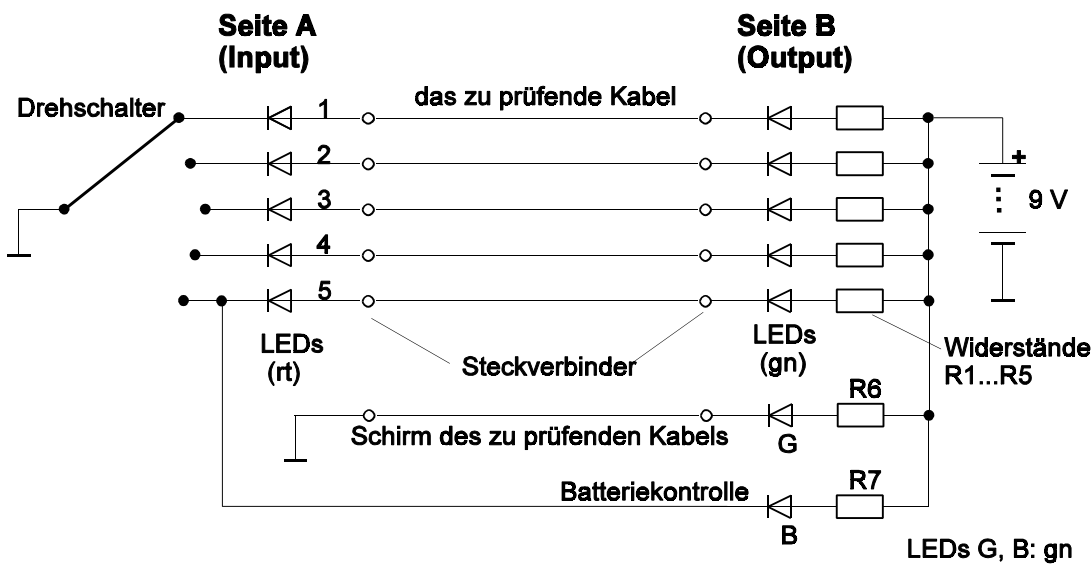


Abb. 5

7. In einer Schaltung wird ein Schaltkreis über ein kombinatorisches Netzwerk zurückgesetzt. Sie messen die dargestellten Signalverläufe (Abbildung 6). Ist das in Ordnung? Kennzeichnen und erläutern Sie ggf. den Fehler.

(10 Punkte)

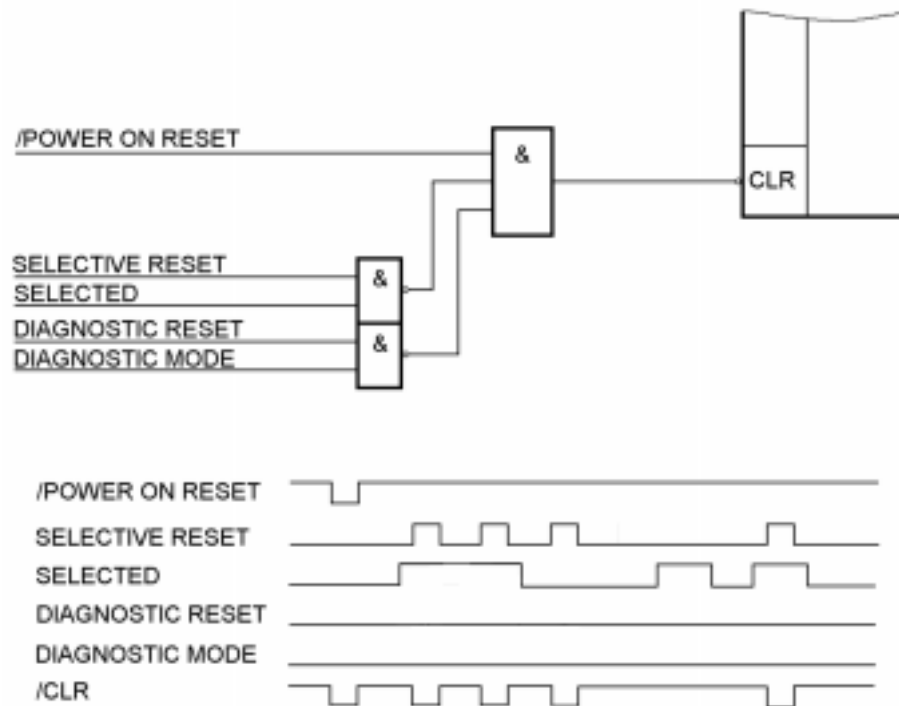


Abb. 6

8. Entwerfen Sie ein vollsynchrones 4-Bit-Register (Abbildung 7). Funktionselemente: D-Flipflops + Gatter und Multiplexer nach Wahl. (Bitte alle 4 Bitpositionen darstellen.) (15 Punkte)

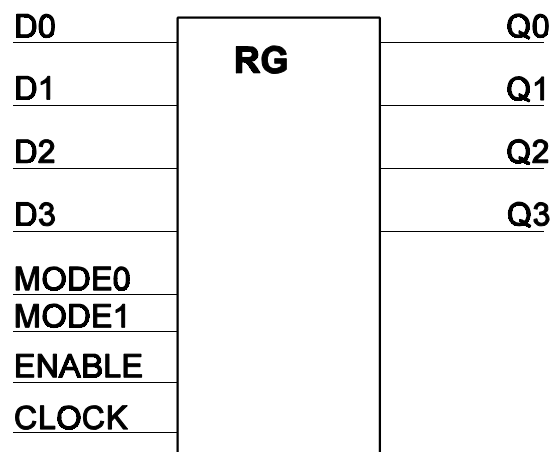


Abb. 7

Die Funktionen:

- wenn ENABLE = 0: nichts tun (Daten halten),
- wenn ENABLE = 1: mit Low-High-Flanke des Taktes CLOCK Registerinhalt gemäß Tabelle 1 ändern.

MODE1	MODE0	Funktion
0	0	Laden mit eingangsseitiger Datenbelegung D3...D0
0	1	Laden mit Festwert 0
1	0	Laden mit Festwert +1
1	1	Laden mit Festwert -1 (Zweierkomplement)

Tabelle 1

9. In einem Gerät sind verschiedene Schaltfunktionen über Relais zu verwirklichen. Es stehen (ansonsten gleichartige) Relais mit folgenden Spulenspannungen zur Wahl: 5 V, 12 V, 24 V. Die Spannungsversorgung ist unproblematisch (es kann jede gewünschte Speisespannung geliefert werden). Welche Spulenspannung wählen Sie? (Kurze Begründung.)
- (6 Punkte)
10. Erklären Sie kurz die Begriffe Wrap-Around-Arithmetik und Sättigungsarithmetik. Berechnen Sie das Ergebnis der Addition 7213H + 9018H
- a) gemäß Wrap-Around-Arithmetik,
b) gemäß Sättigungsarithmetik.

Die Werte sind vorzeichenlose 16-Bit-Binärzahlen. Ergebnis hexadezimal angeben.

(10 Punkte)

Zusatzaufgaben

- Z1. Es geht darum, ein Gerät als Einzelstück zu erstellen. Um die digitalen Funktionen zu realisieren, stehen Off-the-Shelf-Schaltkreise und programmierbare Logikschaltkreise zur Wahl. Diskutieren Sie kurz (stichworthaft) die Vor- und Nachteile beider Ansätze.
- (6 Punkte)
- Z2. Auf einer Leiterplatte befindet sich u. a. die in Abbildung 8 gezeigte Schaltung. Sie funktioniert aber nicht richtig. Die erforderliche Änderung:

alt: $ERROR = FAULT \cdot PARITY_CHK \cdot WR$

neu: $ERROR = FAULT \cdot PARITY_CHK \cdot WR \cdot ADRS_DECODE$

(ADRS_DECODE ist ein Signal aus anderen Teilen der Schaltung.)

Es stehen aber nur die in Abbildung 8 dargestellten Funktionselemente zur Verfügung. Lassen Sie sich was einfallen...

(10 Punkte)

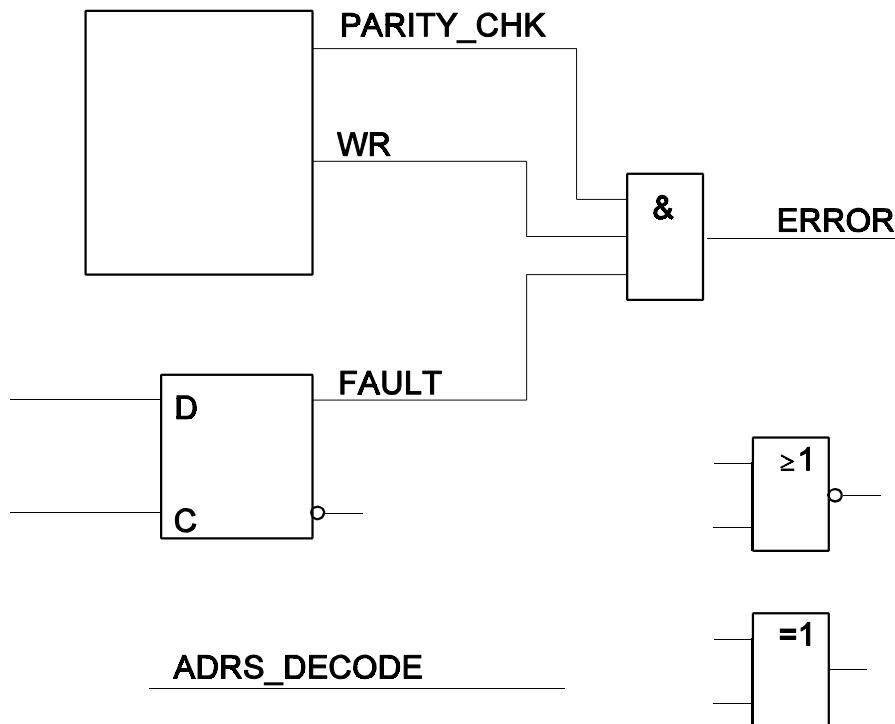
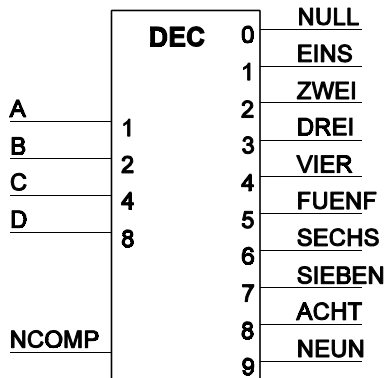


Abb. 8

- Z3. Skizzieren Sie ein Kontaktnetzwerk (mit Arbeitskontakten), das folgende kombinatorische Verknüpfung verwirklicht: $a \cdot b \cdot (c \vee d)$. (5 Punkte)
- Z4. Wenn wir eine einfache Tasten-Kontaktmatrix abfragen, ist damit zu rechnen, daß n Tasten gleichzeitig gedrückt sind. Welchen Wert von n (also: ein wieviel-faches Rollover) könnten wir ohne weiteres als zulässig anerkennen? (Kurze Erläuterung der Zusammenhänge sowie des Phänomens, worauf zu achten ist.) (10 Punkte)
- Z5. Denksportaufgabe: Es ist ein BCD-Decoder (Abbildung 9) zu entwerfen, der wahlweise auf das Neunerkomplement umgeschaltet werden kann (Steuersignal $NCOMP = 0$: $0H \Rightarrow NULL$, $1H \Rightarrow EINS$ usw.; Steuersignal $NCOMP = 1$: $0H \Rightarrow NEUN$; $1H \Rightarrow ACHT$ usw.). Funktionselemente: ein BCD-Decoderschaltkreis sowie Gatter und Multiplexer nach Wahl. Alternative Lösungsansätze: (1) Ausnutzung des Decoderschaltkreises, der durch Zusatzbeschaltung entsprechend erweitert wird, (2) Aufbau eines umschaltbaren Decoders von Grund auf. Entscheiden Sie sich für einen der beiden Ansätze und lassen Sie sich was einfallen (es sei verraten, daß auf Grundlage von Ansatz (1) die Punkte recht schnell zu verdienen sind (skizzenhafte Darstellung des Prinzips genügt)). (15 Punkte)

a) der zu entwerfende Decoder



b) ein herkömmlicher Decoder darf als Funktionselement verwendet werden

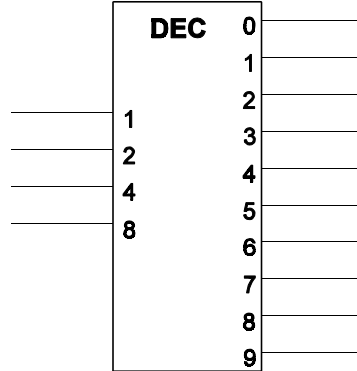
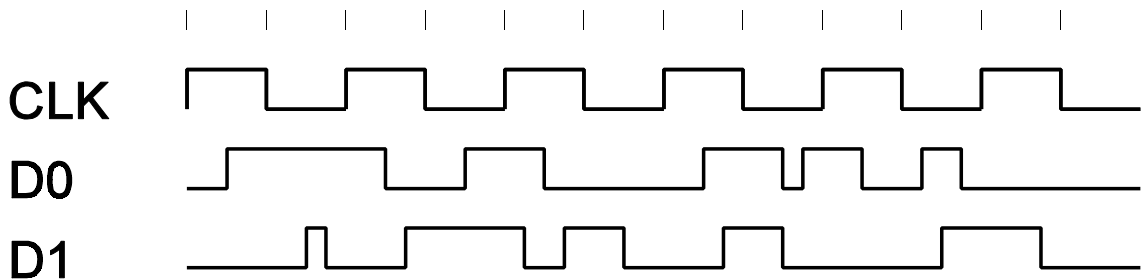
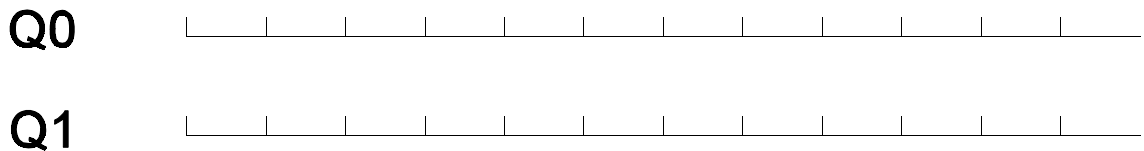


Abb. 9

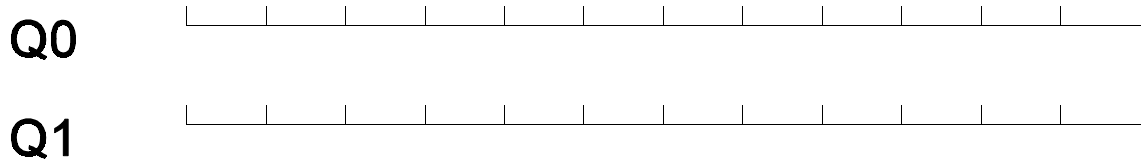
Zu Aufgabe 2:



- Latch -



- D-FF -



Viel Erfolg!