

Name:**Matr.-Nr.:**

FH Dortmund

FB Informations- und Elektrotechnik

Grundlagen der Digitaltechnik GD

Klausur vom 21. 3. 2012

Aufgaben und Musterlösungen

1. Wandeln Sie ein D-Flipflop in ein JK-Flipflop um. Hierzu steht ein Multiplexer 4 zu 1 zur Verfügung (Abb. 1).

(10 Punkte)

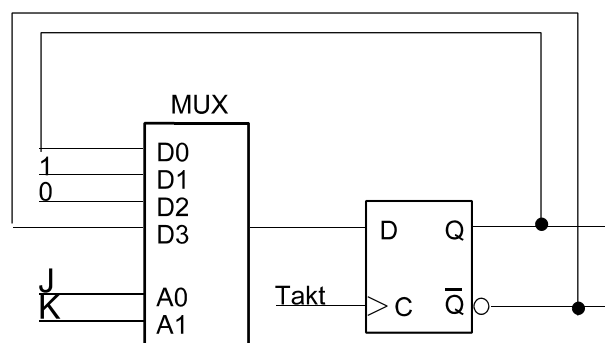


Abb. 1

Abbildungen der Grundschaltung des JK-Flipflops oder Darstellungen eines undefinierten Drahtverhaus wurden mit 0 Punkten bewertet.

2. Wie sehen die Ausgangssignale der folgenden Schaltung aus (Abb. 2), wenn die dargestellten Eingangssignale anliegen? (Einzeichnen.)

(10 Punkte)

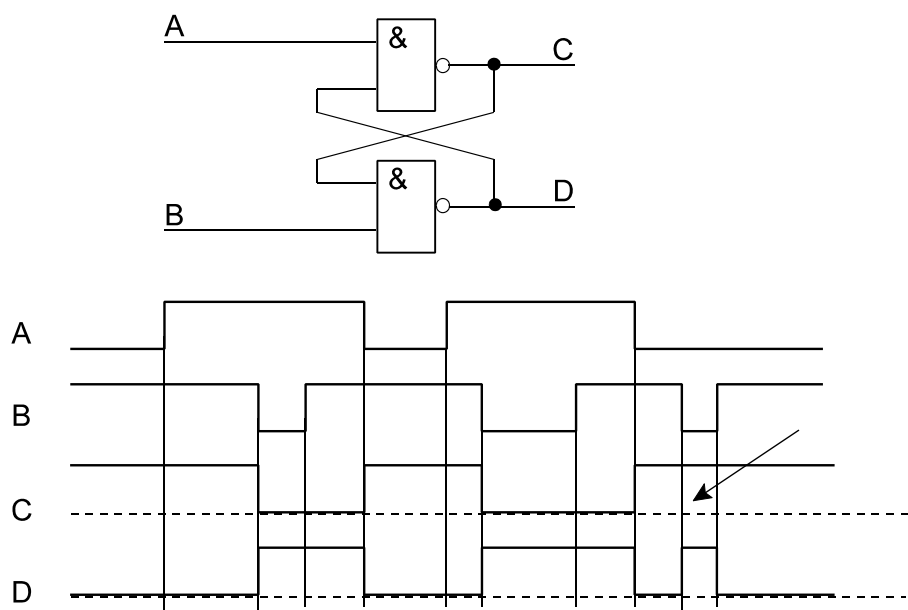


Abb. 2

Wurde oftmals richtig gelöst. Die Ausgänge eines Latches verhalten sich meistens komplementär zueinander. Hier gibt es eine einzige Ausnahme (Pfeil). Wenn das komplementäre Verhalten nicht zu erkennen war, gab es auch keine Punkte.

3. Worin besteht der grundsätzliche Unterschied zwischen einem Mealy-Automaten und einem Moore-Automaten? (Kurz erläutern.)

(5 Punkte)

- Mealy: Ausgabefunktion vom aktuellen Zustand und von den Eingängen abhängig.
- Moore: Ausgabefunktion nur vom aktuellen Zustand abhängig.

4. Entwerfen Sie einen Johnsonzähler, der modulo 6 zählt. Grundlage: D-Flipflops mit asynchronem Rücksetzen (Abb. 3). Die Eingangssignale: Takt CLK, Rücksetzen RS. Bitte genau darstellen (es kommt auf die Einzelheiten an...).

(10 Punkte)

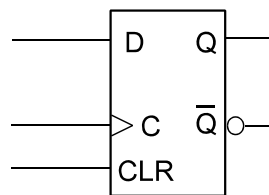


Abb. 3

Steht in jedem Lehrbuch. Drei D-FFs wie ein Schieberegister hintereinander. Vom letzten invertiert zum ersten zurück. Alle rücksetzen. Ist meistens richtig gelöst worden.

5. Entwerfen Sie eine Zählschaltung mit drei T-Flipflops X, Y, Z, die gemäß Tabelle 1 zyklisch zählt (von Stellung 5 wieder nach Stellung 1). Beim Einschalt-rücksetzen wird Stellung 1 eingenommen (asynchrones Rücksetzen; darum müssen Sie sich nicht kümmern). Es genügt, die Schaltgleichungen für die T-Eingänge anzugeben. Minimierung ist nicht erforderlich.

(10 Punkte)

Stellung	X	Y	Z
1	0	0	0
2	1	0	0
3	1	1	0
4	0	1	1
5	0	0	1

Tabelle 1

$$TX = 1 \vee 3 = X\# Y\# Z\# \vee X Y Z\#$$

$$TY = 2 \vee 4 = X Y\# Z\# \vee X\# Y Z$$

$$TZ = 3 \vee 5 = X Y Z\# \vee X\# Y\# Z$$

Hier # = Negation. Ist meistens richtig gelöst worden.

6. Entwerfen Sie eine kombinatorische Schaltung, die den folgenden Booleschen Ausdruck erfüllt. Hierzu stehen Bauelemente gemäß Abb. 4 zur Verfügung. Sie dürfen von beiden Typen beliebig viele einsetzen, es gibt aber nichts anderes. Allerdings sollte es auch elegant aussehen und nicht zuviel kosten. (Genaue zeichnerische Darstellung. Auch an die Kleinigkeiten denken.)

(10 Punkte)

$$A \cdot B \cdot C \cdot D \cdot E$$

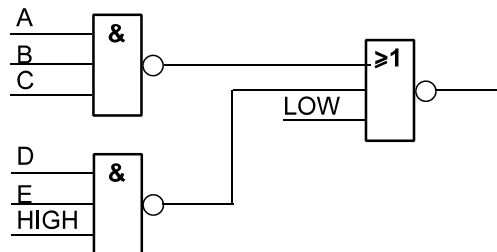


Abb. 4

Man glaubt nicht, wieviele Schwierigkeiten eine so einfache Aufgabe bereitet hat... Auf riesige Mengen von Gattern, wirren Drahtverhau usw. gab es keine Punkte.

7. Abb. 5 zeigt ein XOR-Gatter mit drei Eingängen und einen zugehörigen Verlauf von Eingangssignalen. Zeichnen Sie den Verlauf des Ausgangssignals ein.

(10 Punkte)

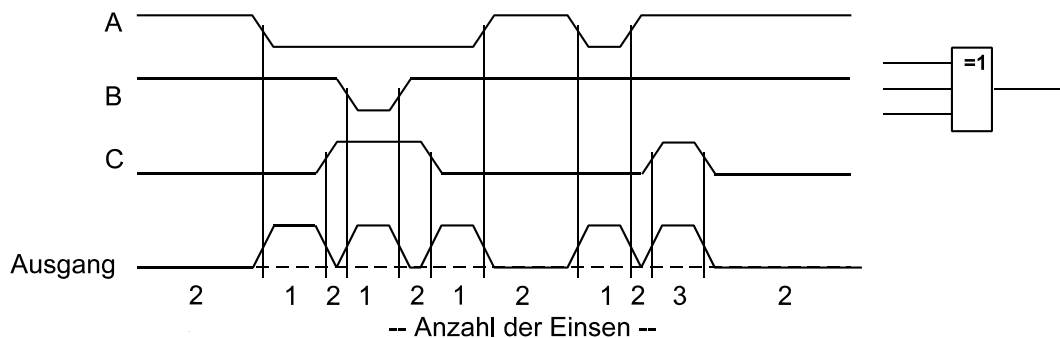


Abb. 5

Ein XOR gibt dann eine Eins ab, wenn die Anzahl der Einsen an seinen Eingängen ungerade ist. Also bis drei zählen...

8. Ein ROM $8k \cdot 8$ soll als Funktionszuordner verwendet werden.
- Wieviele Variable dürfen die unterzubringenden Schaltfunktionen höchstens haben?
 - Wieviele Schaltfunktionen lassen sich unterbringen?

(6 Punkte)

a) 13, weil $8k = 2^{13}$.

b) 8, weil es 8 Datenbits sind.

Was hier angeboten wurde, geht auf keine Kuhhaut. Vielleicht hätte man doch (1) die Vorlesung besuchen und (2) zuhören sollen...

9. Nennen und erläutern Sie kurz wenigstens zwei Zustandscodierungen. Betrachten Sie zudem einen Zustandsautomaten mit 26 Zuständen und geben Sie an, wieviele Flipflops jeweils benötigt werden, um die Zustände zu codieren.

(10 Punkte)

Beispiele:

- 1-aus-n-Codierung. 26 Flipflops.
- Binäre Codierung. 5 Flipflops, weil $32 = 2^5$ die nächsthöhere Zweierpotenz ist.

Siehe Kommentar zu Aufgabe 8.

10. Die Schaltung von Abb. 6 werden wir im 3. Semester näher kennenlernen. Jetzt ist nur eine einzige Aufgabe zu lösen: Wie kann man die Bedingung INNEN (ERROR) auf einfachere Weise erkennen? (Einzeichnen oder kurz beschreiben.)

(5 Punkte)

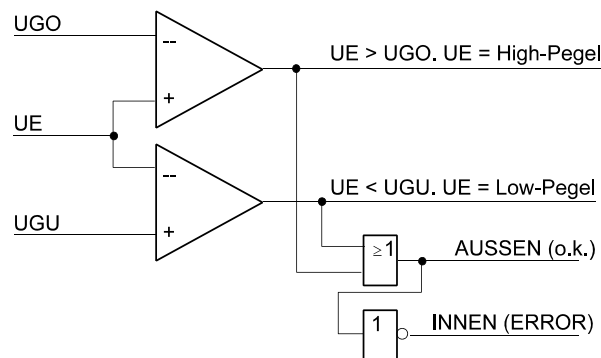


Abb. 6

Die Lösung war SO einfach...

11. Auf der folgenden Seite finden Sie eine Funktionstabelle.

- Geben Sie die zugehörige Schaltfunktion in disjunktiver (aber nicht kanonischer) Normalform an.
- Minimieren Sie die Schaltfunktion mittels KV-Diagramm (entweder mit dem beigegebenen Formular oder mit einem eigenen).
- Implementieren Sie die minimierte Schaltfunktion mit NAND-Gattern. Die Anzahl der Eingänge ist beliebig. Negationen durch Kreise an den Eingängen andeuten.

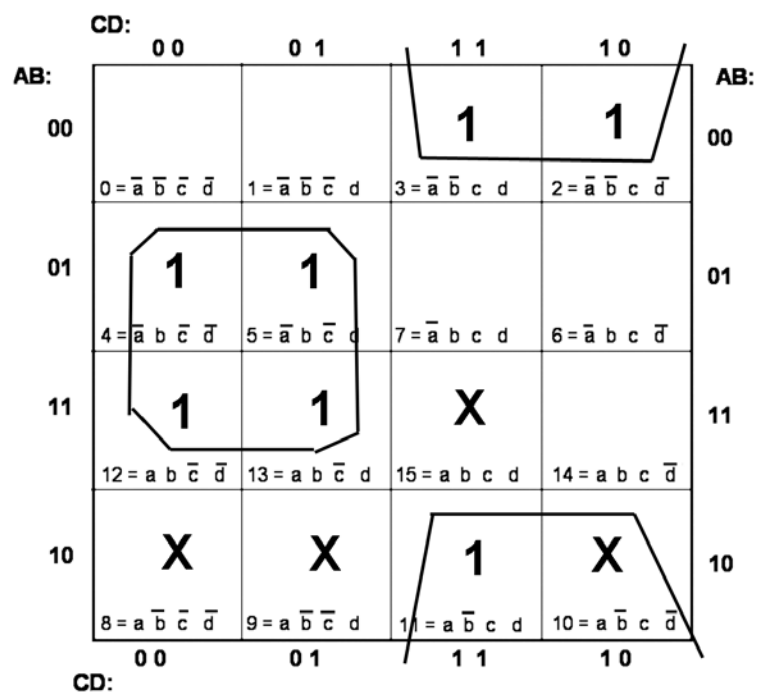
(15 Punkte)

a) ist weitgehend zufriedenstellend gelöst worden.

b) war oft in Ordnung. Es wurden aber auch Zusammenfassungen übersehen.

c) war schauderhaft. Dabei ist die Schaltfunktion so einfach, daß es sich gar nicht lohnt, die Gatter hinzuzuzeichnen...

A	B	C	D	Ergebnis
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	X
1	0	0	1	X
1	0	1	0	X
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	X



$$\bar{b} \bar{c} \vee \bar{b} c = b \oplus c$$

Grundlagen der Digitaltechnik GD

Klausur vom 20. 3. 2013

Aufgaben und Musterlösungen

1. Stellen Sie zur Schaltung von Abb. 1 die Wahrheitstabelle auf.

(10 Punkte)

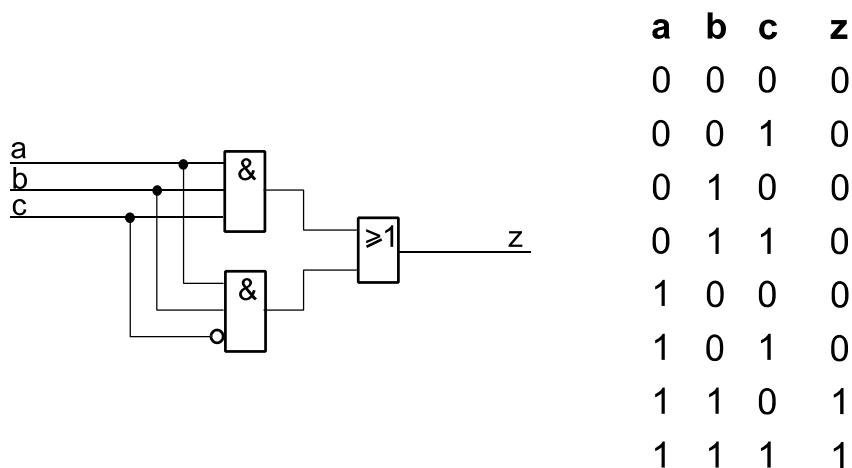
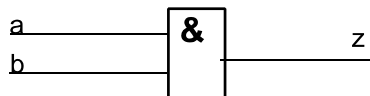


Abb. 1

2. Wir bleiben bei Abb. 1. Ist es möglich, etwas einzusparen? (Wenn ja, bitte kurz erläutern und die vereinfachte Schaltung skizzieren.)

(8 Punkte)

Es ergibt sich nur dann eine Eins, wenn a und b beide Eins sind. Der Wert von c ist dafür gleichgültig. Also muß c nicht berücksichtigt werden.



3. Eine Lampe soll leuchten, wenn ein Signal L aktiv ist. Sie soll blinken, wenn ein Signal B aktiv ist. Blinkimpulse P werden geliefert (Abb. 2). Was aber, wenn beide Signale L, B gleichzeitig aktiv sind? Geben Sie zwei Schaltungen an:

- für den Fall, daß das Leuchten Vorrang haben soll,
- für den Fall, daß das Blinken Vorrang haben soll.

Hierbei sind NAND-Gatter mit zwei Eingängen zu verwenden. Bitte alle Einzelheiten darstellen (einschließlich der Negation, der Belegung der freien Eingänge usw.). Die Lampe wird aktiv High angesteuert.

(16 Punkte)

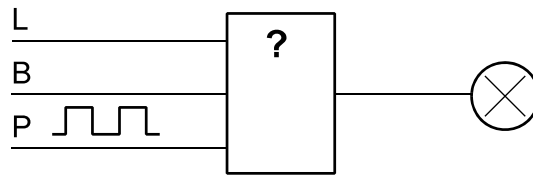
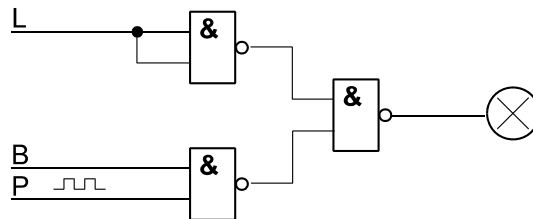
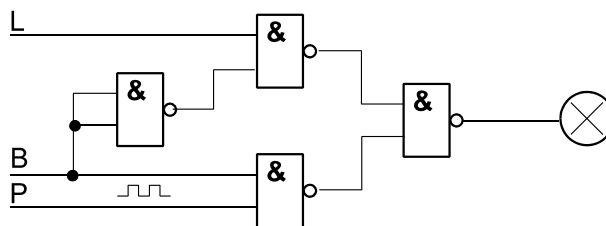


Abb. 2

a) L muß sich immer durchsetzen. $L \vee B \cdot P$



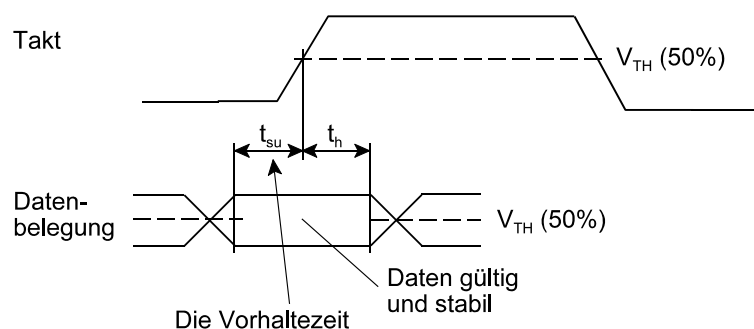
b) Wenn B aktiv ist, darf L nicht wirksam werden. $L \cdot \bar{B} \vee B \cdot P$



4. Erläutern Sie kurz den Fachbegriff *Vorhaltezeit* (Setup Time).

(8 Punkte)

Das ist der Zeitabschnitt **vor** der aktiven Flanke des Taktes, in der die Daten stabil an den Flipflopeingängen anliegen müssen. Wenn sie sich während dieses Intervalls ändern, ist unbestimmt, welcher Wert übernommen wird, und es kann zu metastabilen Zuständen kommen.



5. Welchen Vorteil hat der asynchrone Binärzähler, wenn es um höchste Zählfrequenzen geht?

(5 Punkte)

- a) Die Flipflops können mit ihrer maximalen Zählfrequenz laut Datenblatt (Toggle Frequency) betrieben werden.
- b) Nur das erste Flipflop schaltet mit der maximalen Zählfrequenz. Das zweite wird mit der halben Zählfrequenz angesteuert usw. Die Anforderungen an die Schaltgeschwindigkeit sinken also mit jeder Zählstufe.
6. Entwerfen Sie eine Zehlschaltung mit drei T-Flipflops X, Y, Z, die gemäß Tabelle 1 zyklisch zählt (von Stellung 6 wieder nach Stellung 1). Beim Einschaltzurücksetzen wird Stellung 1 eingenommen (asynchrones Zurücksetzen; darum müssen Sie sich nicht kümmern). Es genügt, die Schaltgleichungen für die T-Eingänge anzugeben. Minimierung ist nicht erforderlich.

(10 Punkte)

Stellung	X	Y	Z
1	0	0	0
2	1	1	1
3	1	1	0
4	1	0	0
5	0	1	1
6	0	0	1

Tabelle 1

Wann müssen im nachfolgenden Takt die Flipflops umgeschaltet werden? Aus der Tabelle ergibt sich:

$$T_X = \bar{X} \cdot \bar{Y} \cdot \bar{Z} \vee X \cdot \bar{Y} \cdot \bar{Z}$$

$$T_Y = \bar{X} \cdot \bar{Y} \cdot \bar{Z} \vee X \cdot Y \cdot \bar{Z} \vee X \cdot \bar{Y} \cdot \bar{Z} \vee \bar{X} \cdot Y \cdot Z$$

$$T_Z = \bar{X} \cdot \bar{Y} \cdot \bar{Z} \vee X \cdot Y \cdot Z \vee X \cdot \bar{Y} \cdot \bar{Z} \vee \bar{X} \cdot \bar{Y} \cdot Z$$

– Minimieren war nicht verlangt. –

7. Nennen Sie wenigstens drei Programmierverfahren für programmierbare Logik.

(6 Punkte)

- Maskenprogrammierung
- Durchschmelzprogrammierung (Fusible Link)
- Aufschmelzprogrammierung (Antifuse)
- EPROM
- EEPROM
- Flash

8. Abb. 3 zeigt eine Schaltung mit einem Binärzähler. Wenn er eine bestimmte Stellung erreicht hat, soll ein Warnungs-Flipflop (ALERT) gesetzt und bis zum Rücksetzen (CLEAR_ALERT) gehalten werden. Dabei kann es sein, daß der Zähler weiterzählt.

a) Funktioniert das so oder erkennen Sie Fehler?

b) Falls es nicht in Ordnung ist, skizzieren Sie eine funktionsfähige Schaltung.

(10 Punkte)

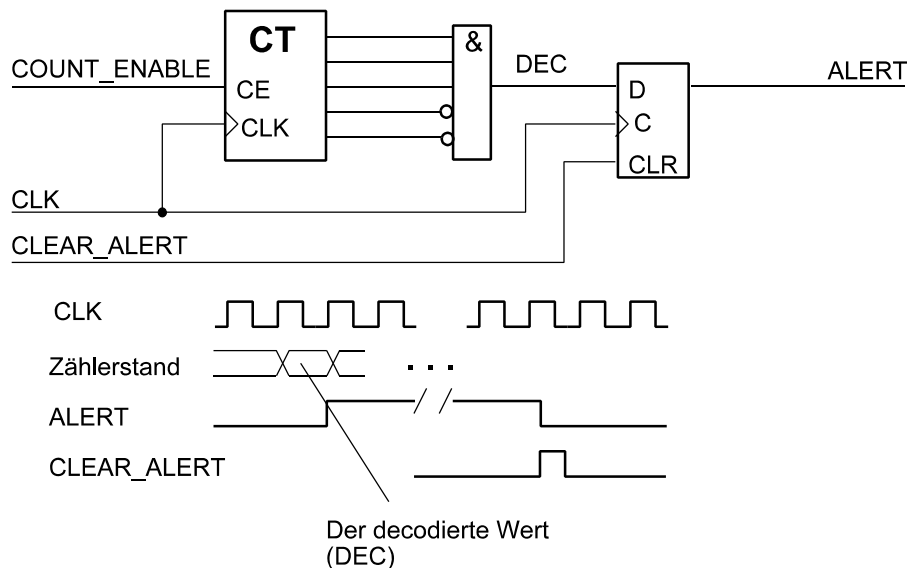
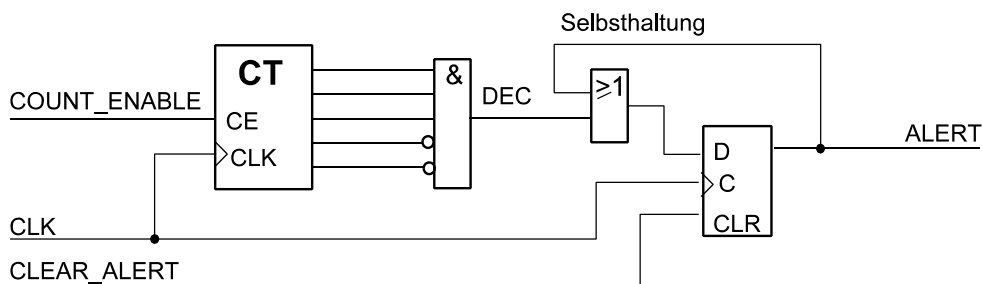


Abb. 3

So funktioniert es nicht. Wenn der Zähler weiterzählt, wird der Ausgang des Decoders (DEC) wieder inaktiv. Infolgedessen werden die nachfolgenden Taktimpulse das Flipflop wieder zurücksetzen. Ausweg: eine Selbsthaltungsschaltung.



9. Ein ROM $4k \cdot 16$ soll als Funktionszuordner verwendet werden.

a) Wieviele Variable dürfen die unterzubringenden Schaltfunktionen höchstens haben?

b) Wieviele Schaltfunktionen lassen sich unterbringen?

(6 Punkte)

a) Der Zweierlogarithmus von $4k$ (4096) ist 12 . also 12 Variable.

b) Da es 16 Ausgänge sind, passen 16 Schltfunktionen hinein.

10. Nennen und erläutern Sie kurz wenigstens zwei Zustandscodierungen. Betrachten Sie zudem einen Zustandsautomaten mit 18 Zuständen und geben Sie an, wieviele Flipflops jeweils benötigt werden, um die Zustände zu codieren.

(8 Punkte)

- a) Eins-aus-n (One-Hot encoding OHE). Wir brauchen 18 Flipflops.
 b) Binärcodierung. Die nächst-höhere Zweierpotenz ist $32 = 2^5$. Also kommen wir mit 5 Flipflops aus.

11. Die NAND-Verknüpfung in Abb. 4 links ist mit den Gattern aufzubauen, die rechts dargestellt sind (die Verbindungen einzeichnen bzw. an den Eingängen die jeweiligen Signalbezeichner angeben).

(10 Punkte)

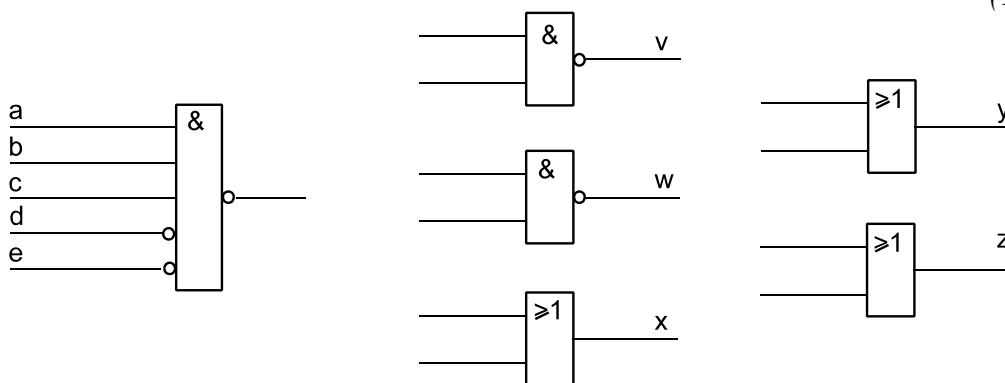
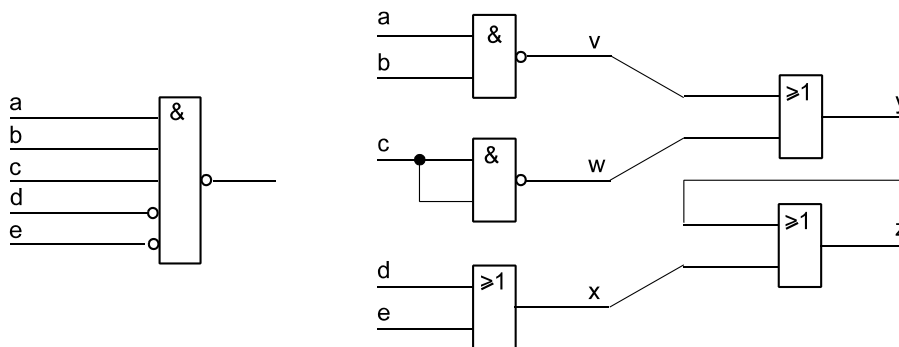


Abb. 4



Die Funktion ist nach DeMorgan umzuwandeln (Break the line and change the sign):

$$\overline{a \cdot b \cdot c \cdot d \cdot e} = \bar{a} \vee \bar{b} \vee \bar{c} \vee \bar{d} \vee \bar{e}$$

$\bar{a} \vee \bar{b}$ kann – wieder nach DeMorgan – in $\overline{a \cdot b}$ umgewandelt werden.

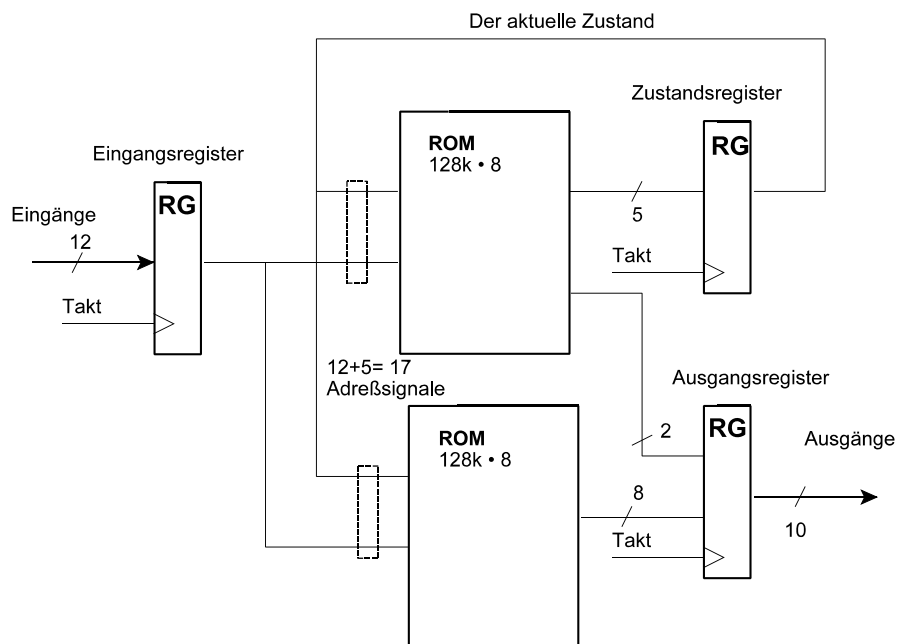
12. Minimieren Sie die folgende Schaltfunktion (Seite 4) mittels KV-Diagramm (Karnaugh-Plan). Sie dürfen auch eine andere Vorlage verwenden.

(10 Punkte)

Zusatzaufgaben

- Z1. Entwerfen Sie einen vollsynchronen Mealy-Steuerautomaten mit 12 Eingängen, 25 Zuständen und 10 Ausgängen. Hinzu kommt das Taktsignal. Grundlage: ROM-Schaltkreise der Organisationsform $\bullet 8$. Suchen Sie sich einen passenden Typ aus (es gibt die Staffelung 32 kBytes, 64 kBytes, 128 kBytes usw.). Darstellung: als Blockschaltbild, das alle wesentlichen Einzelheiten zeigt. Die Eingangs-, Zustands- und Ausgangssignale können jeweils als Kabelbaum dargestellt werden.

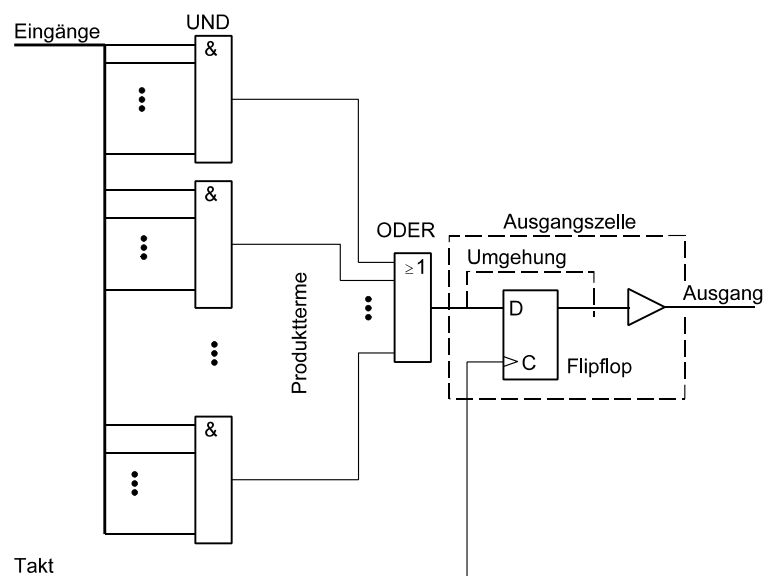
(12 Punkte)



Mit ROMs ist nur eine binäre Zustandscodeierung sinnvoll. 25 Zustände erfordern 5 Bits. Dazu die 12 Eingänge. Das ergibt 17 Signale. $2^{17} = 128k$. Die ROMs müssen 5 Zustands- und 10 Ausgangssignale liefern. Der Zustands-ROM kann auch Ausgangsbits mit aufnehmen. Die Forderung nach Vollsynchrität erzwingt, die Ein- und Ausgänge an Register anzuschließen.

- Z2. Skizzieren Sie den Aufbau einer typischen CPLD-Makrozelle.

(5 Punkte)



Z3. Lösen Sie Aufgabe 3 mit Multiplexern (Abb. 5 auf Seite 4).

(8 Punkte)

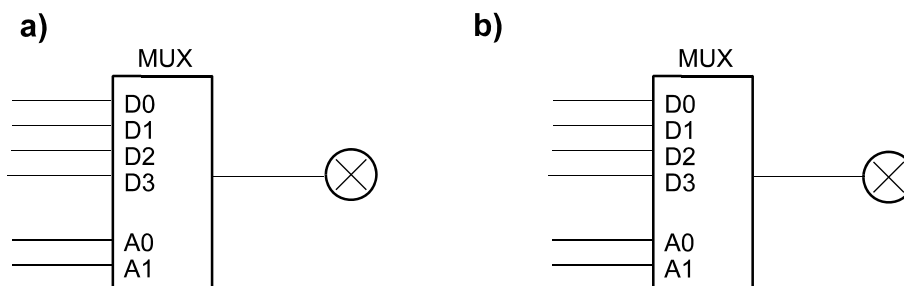
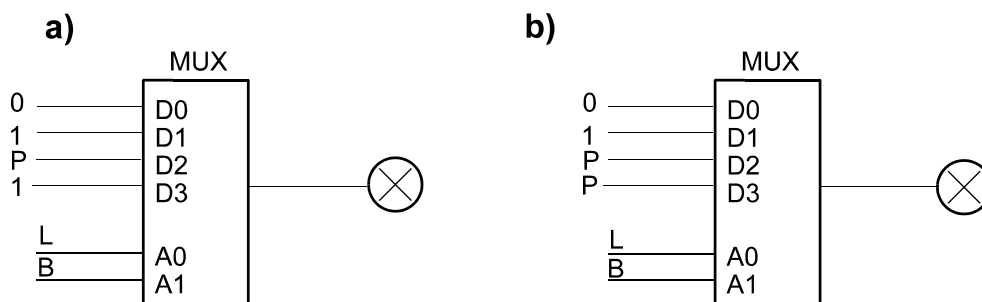


Abb. 5



Sind L und B beide Null, muß eine Null ausgewählt werden.

- Wenn L aktiv (= 1) ist, wird eine Eins ausgewählt, wenn L inaktiv ist und B aktiv, die Blinkimpulse (P).
- Wenn L = 1 und B = 0 ist, wird eine Eins ausgewählt, wenn B aktiv, die Blinkimpulse (P).

Zu Aufgabe 12:

Schaltfunktion:

$$\overline{\overline{a}}\overline{b}\overline{c}\overline{d} \vee \overline{a}\overline{b}c\overline{d} \vee \overline{\overline{a}}\overline{\overline{b}}\overline{\overline{c}}\overline{\overline{d}} \vee \overline{a}\overline{b}c\overline{d} \vee \overline{a}\overline{b}c$$

Der Term $\overline{a}\overline{b}c$ ist für die Ergebnisbildung gleichgültig.

Für $\overline{\overline{a}}\overline{\overline{b}}\overline{\overline{c}}\overline{\overline{d}}$ sind $\overline{a}\overline{b}c\overline{d}$ und $\overline{a}\overline{b}c\overline{d}$ als Einsen anzusetzen.

$\overline{a}\overline{b}c$ ergibt Don't Cares in den Feldern $\overline{a}\overline{b}c\overline{d}$ und $\overline{a}\overline{b}c\overline{d}$

		A:		0	0	1	1		
B:	0	1	x	1					D:
		0 = $\overline{a}\overline{b}\overline{c}\overline{d}$	2 = $\overline{a}\overline{b}c\overline{d}$	10 = $a\overline{b}c\overline{d}$	8 = $a\overline{b}c\overline{d}$				0
	0	1	x	1					1
		1 = $\overline{a}\overline{b}c\overline{d}$	3 = $\overline{a}\overline{b}c\overline{d}$	11 = $a\overline{b}c\overline{d}$	9 = $a\overline{b}c\overline{d}$				
1		1	1						1
	5 = $\overline{a}b\overline{c}\overline{d}$	7 = $\overline{a}b\overline{c}\overline{d}$	15 = $a\overline{b}c\overline{d}$	13 = $a\overline{b}c\overline{d}$					
1									0
	4 = $\overline{a}b\overline{c}\overline{d}$	6 = $\overline{a}b\overline{c}\overline{d}$	14 = $a\overline{b}c\overline{d}$	12 = $a\overline{b}c\overline{d}$					
		C:		0	1	1	0		

Zusammenfassung:

$$\overline{a}\overline{b} \vee cd \vee \overline{\overline{a}}\overline{\overline{b}}\overline{\overline{c}}\overline{\overline{d}}$$

Name:

Matr.-Nr.:

FH Dortmund

FB Informations- und Elektrotechnik

Grundlagen der Digitaltechnik GD

Klausur vom 11. 7. 2013

Aufgaben und Musterlösungen

1. Implementieren Sie die folgende Schaltfunktion mit einem Multiplexer (Abb. 1).
(10 Punkte)

$$D = \bar{A} \bar{B} C \vee A \bar{B} C \vee \bar{A} B \bar{C}$$

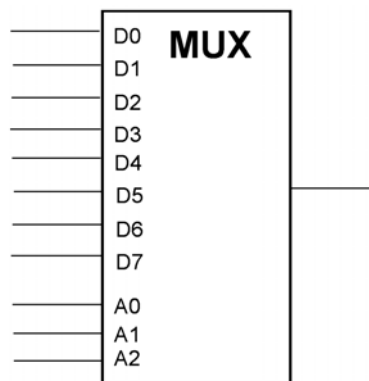
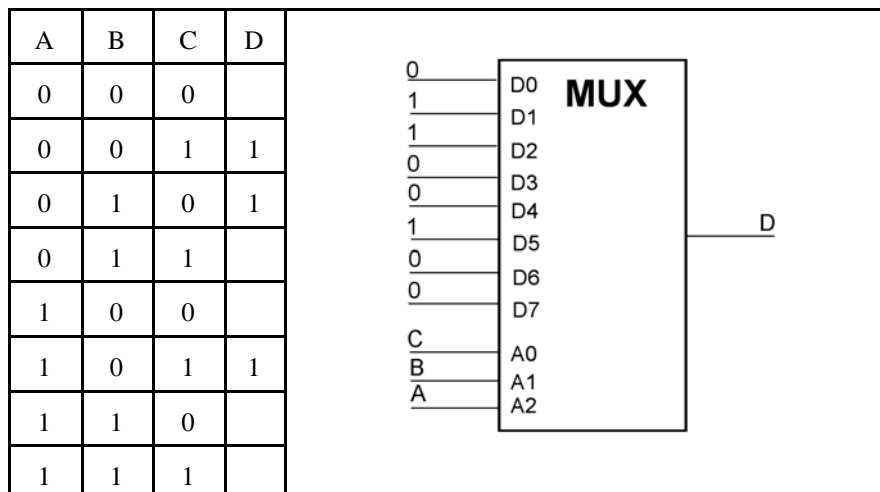


Abb. 1



2. Entwerfen Sie eine Ansteuerung für eine Anzeigelampe (Abb. 2). Das Lampensignal (INDICATOR) wirkt aktiv High. Der Kippschalter hat drei Stellungen. Die Schalterstellungen wirken aktiv Low. Im Normalbetrieb (Mittelstellung) soll die Lampe den Pegel des Eingangssignals anzeigen (also leuchten, wenn SIGNAL = High). In Mittelstellung ist ON# = 1 und OFF# = 1. Steht der Kippschalter auf ON# (ON# = 0), soll die Lampe immer leuchten, steht er auf OFF (OFF# = 0), soll sie nie leuchten. Die Schaltung soll mit NAND-Gattern realisiert werden, die zwei Eingänge haben. Auch ggf. benötigte Negatoren sind mit solchen NANDs aufzubauen.

(10 Punkte)

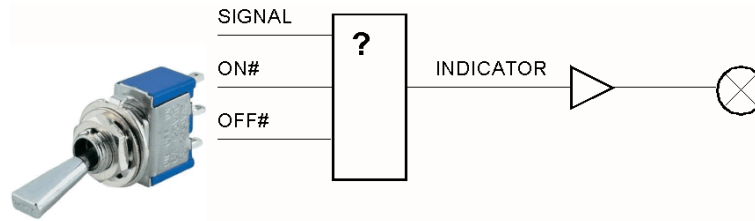
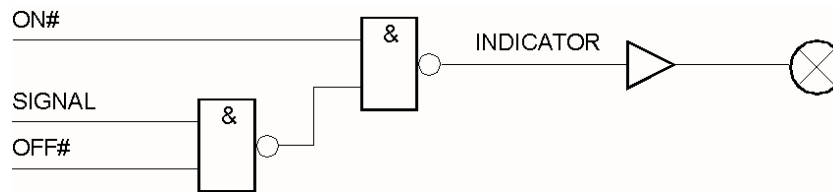


Abb. 2

$$\text{INDICATOR} = \text{ON} \vee \text{SIGNAL} \cdot \overline{\text{OFF}}$$

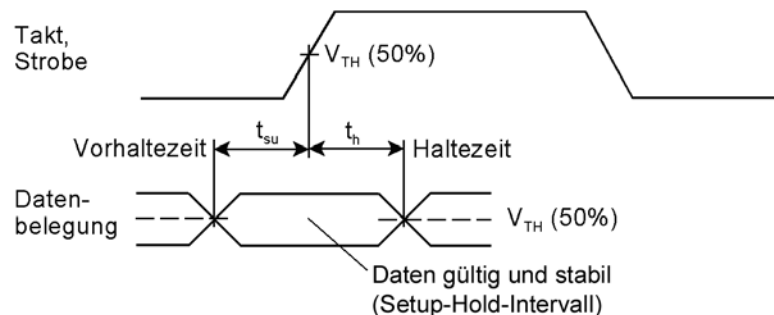
Ein NAND ist – nach DeMorgan – ein ODER für invertierte Signale. $\overline{A \cdot B} = \overline{A} \vee \overline{B}$
Die Gleichung ist also ganz einfach zu implementieren:



3. Erläutern Sie kurz den Fachbegriff *Haltezeit* (Hold Time).

(8 Punkte)

Der Begriff bezieht sich auf Taktimpulse und ähnliche Gültigkeitssignale. Nach der betreffenden Flanke des Gültigkeitsimpulses müssen die auf ihn bezogenen Signale weiterhin eine gewisse Zeit stabil gehalten werden; sie dürfen sich gegenüber dem Wert, den sie zur Vorhaltezeit hatten, nicht ändern.



4. Welchen Vorteil hat der asynchrone Binärzähler, wenn es um höchste Zähhfrequenzen geht?

(5 Punkte)

Nur die erste Zählerstufe muß mit der vollen Zähhfrequenz arbeiten. Die zweite arbeitet mit der halben Zähhfrequenz usw. Es ist möglich, die Flipflops bis zu ihrer maximalen Toggle-Frequenz (laut Datenblatt) auszunutzen und in höherwertigen Stufen langsamere (also kostengünstigere) Bauelemente einzusetzen.

5. Mit den in Abb. 3 gezeigten Gattern sind folgende Verknüpfungen der Signale a...f zu implementieren:

a) $a \cdot b \cdot c \cdot \overline{d} \cdot \overline{e} \cdot \overline{f}$

b) $a \cdot b \cdot c \cdot d \cdot e \cdot f$

Hinweis: Es gibt nur die nicht negierten Signale a...f. Zum Negieren müssen Sie sich ggf. etwas einfallen lassen...

(10 Punkte)

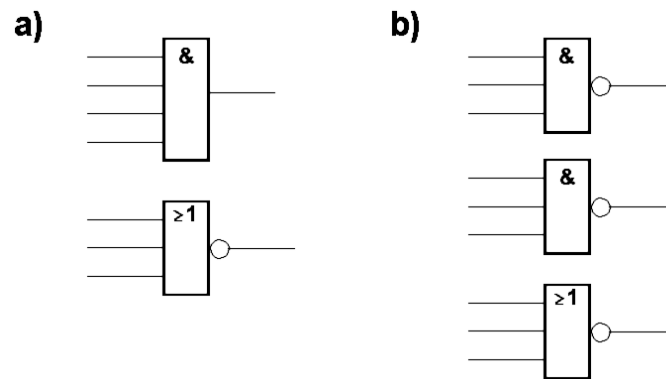
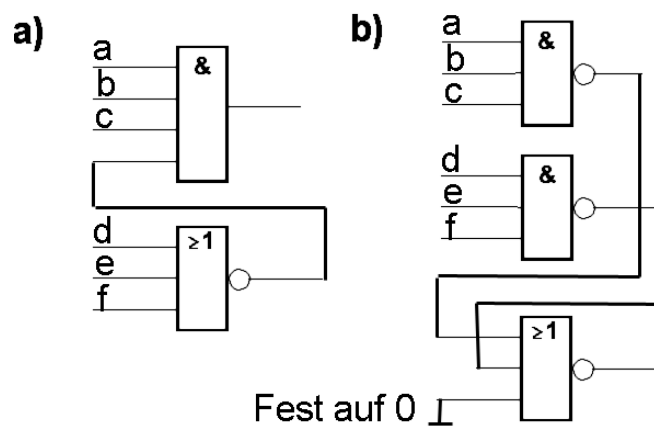


Abb. 3



Lösung nach DeMorgan: Das NOR ist ein UND für negierte Signale.

6. Entwerfen Sie eine Zählerschaltung mit drei T-Flipflops X, Y, Z, die gemäß Tabelle 1 zyklisch zählt (von Stellung 7 wieder nach Stellung 1). Beim Einschaltzurücksetzen wird Stellung 1 eingenommen (asynchrones Zurücksetzen; darum müssen Sie sich nicht kümmern). Es genügt, die Schaltgleichungen für die T-Eingänge anzugeben. Minimierung ist nicht erforderlich.

(10 Punkte)

Stellung	X	Y	Z
1	0!	0	0
2	1!	0!	0
3	0	1!	0!
4	0!	0!	1!
5	1!	1	0!
6	0!	1	1
7	1!	1!	1!

Tabelle 1

Die Ausrufungszeichen in der Tabelle kennzeichnen die Zählerstellungen, denen jeweils eine Signaländerung folgt.

$$TX = \bar{X}\bar{Y}\bar{Z} \vee X\bar{Y}\bar{Z} \vee \bar{X}Y\bar{Z} \vee XY\bar{Z} \vee \bar{X}YZ \vee XYZ$$

$$TY = X\bar{Y}\bar{Z} \vee \bar{X}Y\bar{Z} \vee \bar{X}\bar{Y}Z \vee XYZ$$

$$TZ = \bar{X}Y\bar{Z} \vee \bar{X}\bar{Y}Z \vee XY\bar{Z} \vee XYZ$$

7. Nennen Sie wenigstens drei Programmierverfahren für programmierbare Logik. (6 Punkte)

Maskenprogrammierung, Fuse, Antifuse, EPROM, EEPROM, Flash, RAM.

8. Ein ROM $8k \cdot 4$ soll als Funktionszuordner verwendet werden.

- a) Wie viele Variable dürfen die unterzubringenden Schaltfunktionen höchstens haben?
 b) Wie viele Schaltfunktionen lassen sich unterbringen?

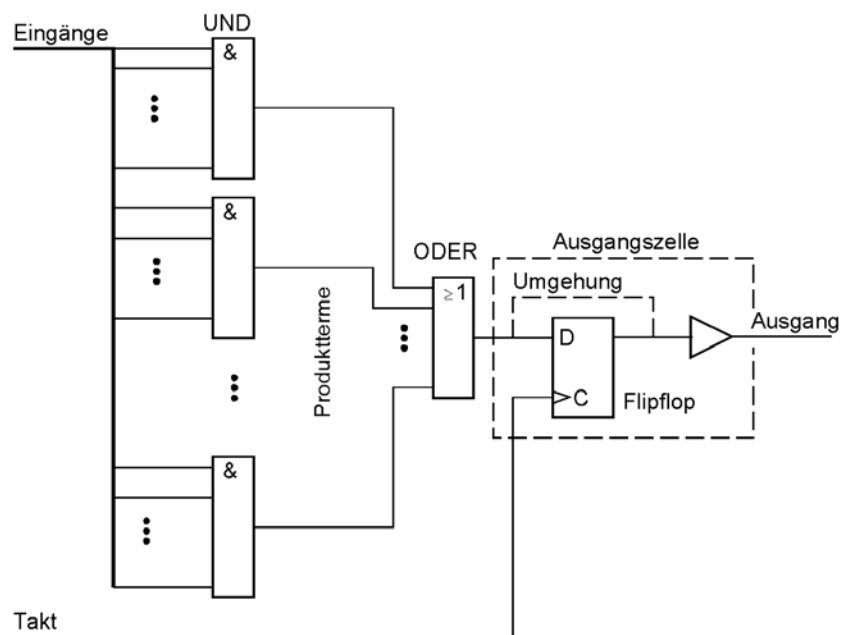
(6 Punkte)

$8k = 2^{13}$. Also 13 Variable.

Organisation $\cdot 4$ bedeutet 4 Ausgänge. Also 4 Funktionen.

9. Skizzieren Sie den Aufbau einer CPLD-Makrozelle (es genügt eine einfache Skizze, die das Wesentliche zeigt). *Hinweis:* Mit solchen CPLDs haben Sie auch im Praktikum gearbeitet...

(8 Punkte)



10. Minimieren Sie die folgende Schaltfunktion mittels KV-Diagramm (Karnaugh-Plan). Sie dürfen auch eine andere Vorlage verwenden.

(10 Punkte)

$$ab(\overline{cd} \vee cd) \vee \overline{a}bcd \vee \overline{a}\overline{b}c\overline{d}$$

Als Normalform:

$$ab\overline{c}\overline{d} \vee abcd \vee \overline{a}bcd \vee \overline{a}\overline{b}c\overline{d} \vee \overline{a}\overline{b}cd$$

	C: 0		0		1		1		
A:									B:
0	0 = $\overline{a}\overline{b}\overline{c}\overline{d}$	1 = $\overline{a}\overline{b}c\overline{d}$	3 = $\overline{a}\overline{b}cd$	2 = $\overline{a}bc\overline{d}$					0
0	4 = $\overline{a}b\overline{c}\overline{d}$	5 = $\overline{a}b\overline{c}d$	7 = $\overline{a}bcd$	6 = $\overline{a}bc\overline{d}$					1
1	12 = $ab\overline{c}\overline{d}$	13 = $ab\overline{c}d$	15 = $abcd$	14 = $abc\overline{d}$					1
1	8 = $ab\overline{c}\overline{d}$	9 = $ab\overline{c}d$	11 = $ab\overline{c}d$	10 = $abc\overline{d}$					0
	D: 0		1		1		0		

$$\overline{a}\overline{c}\overline{d} \vee bcd \vee \overline{a}\overline{b}c$$