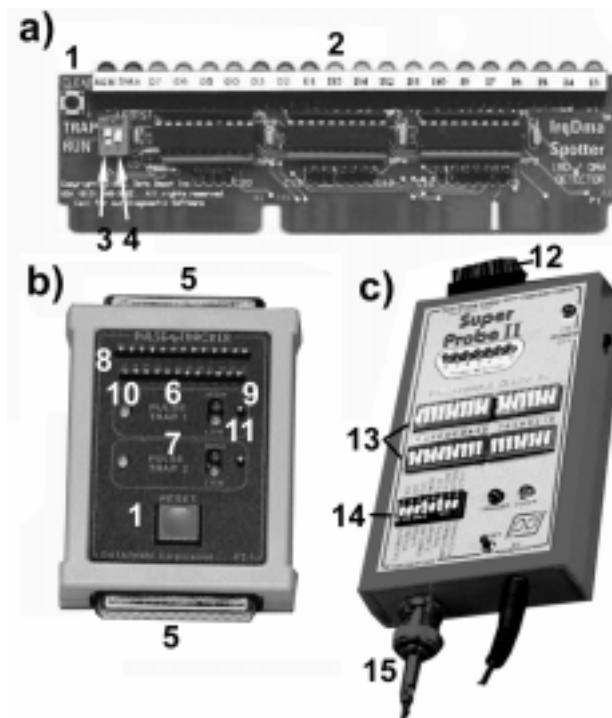


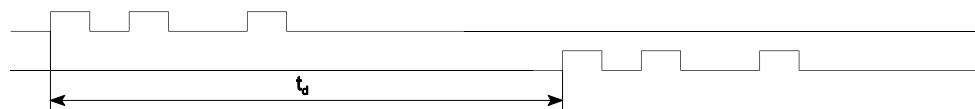
Bildmaterial zur Impulstechnik

Impulfschaltungen als Servicehilfsmittel:



Typische Aufgaben elementarer Impulsschaltungen:

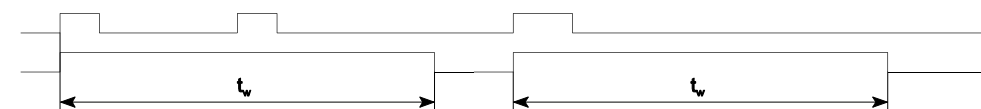
a) kontinuierliche Verzögerung



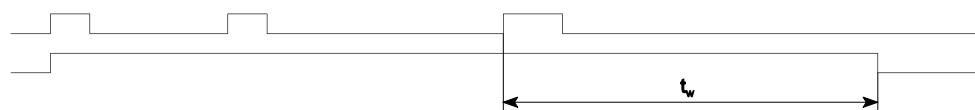
b) Flankenverzögerung



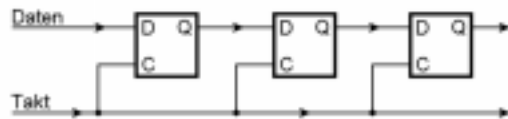
c) Impulsbildung (1): monostabiler Multivibrator bzw. Zeitstufe, nicht retriggerbar



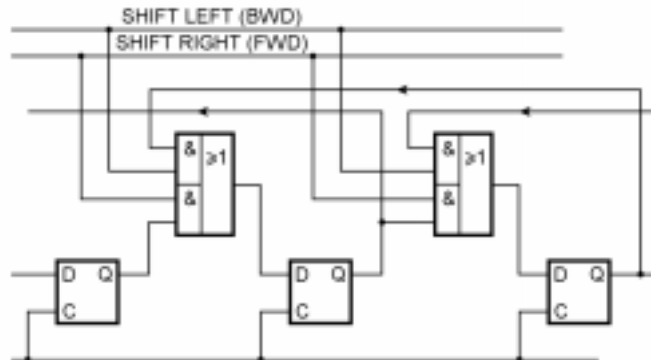
d) Impulsbildung (2): monostabiler Multivibrator bzw. Zeitstufe, retriggerbar



a) Grundform (Serial In - Serial out)



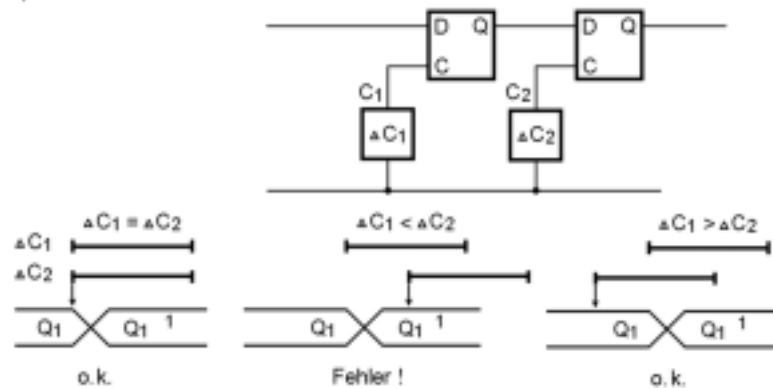
b) Rechts - Links - Schieberegister



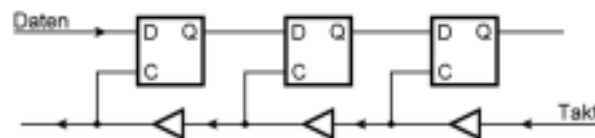
c) Weitere Ausführungsformen

- Parallele Eingabe (Laden)
 - a) asynchron
 - b) synchron
- Parallele Ausgabe
 - mit / ohne Zwischenregister
- Parallele Ein- und Ausgabe (SERDES: Serializer / Deserializer)

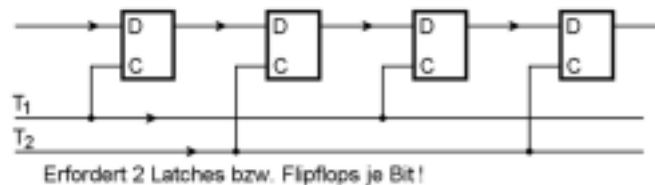
a) das Problem



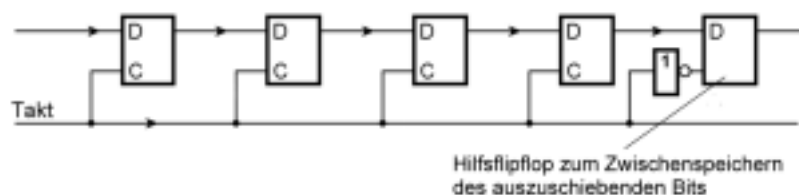
b) der erste Ausweg: Takteinspeisung entgegengesetzt zur Schieberichtung. Ggf. Taktreiber zwischenschalten



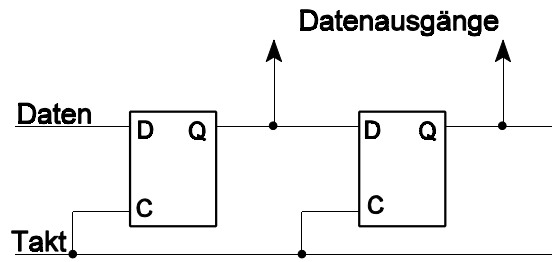
c) der zweite Ausweg: Zweiphasentakt. Bei nichtüberlappenden Phasen sind auch Latches einsetzbar



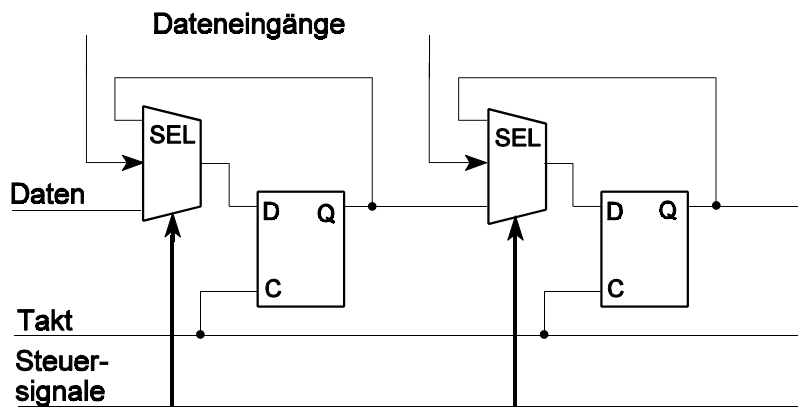
d) der dritte Ausweg: Daten mit der jeweils anderen Taktflanke herauschieben (dazu Schiebeweg in Abschnitte einteilen)



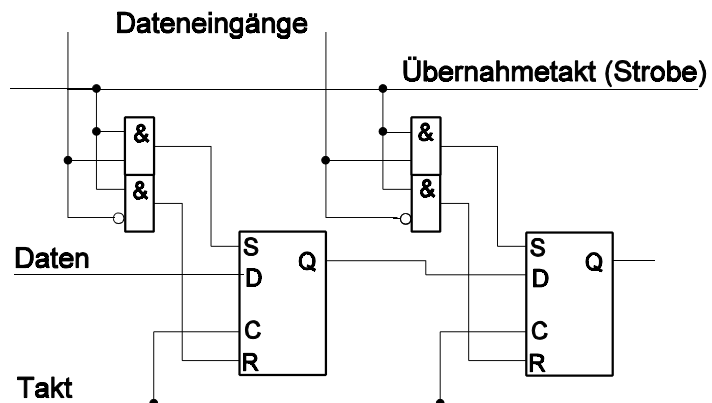
a) Parallelausgabe

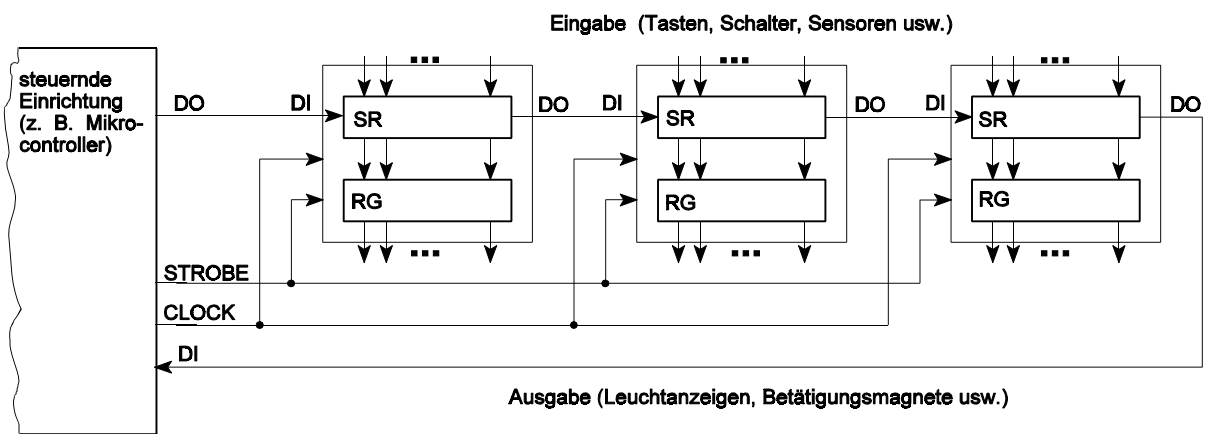
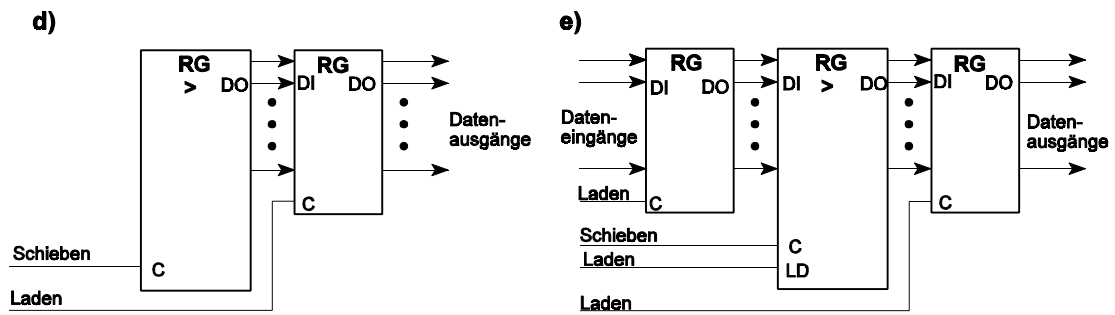
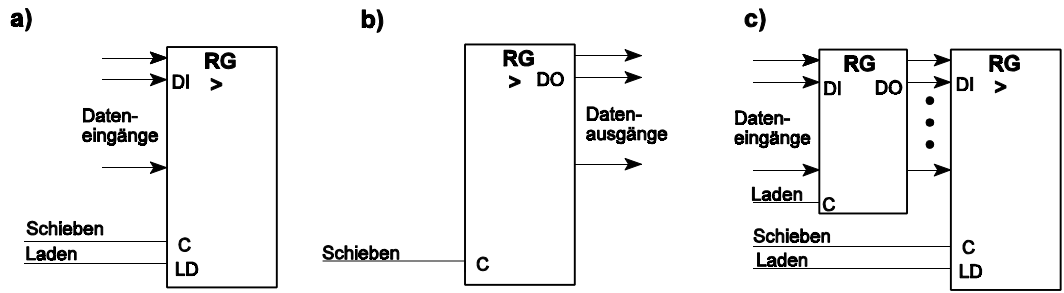


b) Paralleleingabe, synchron



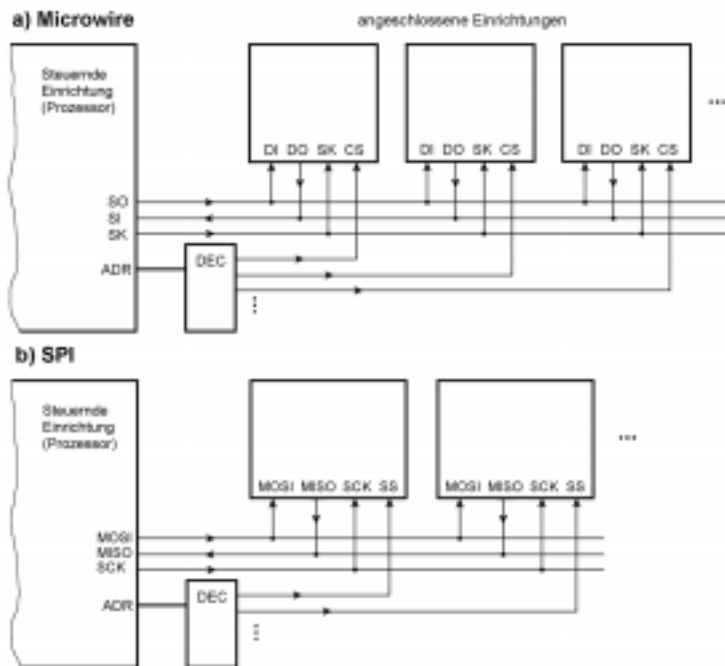
c) Paralleleingabe, asynchron

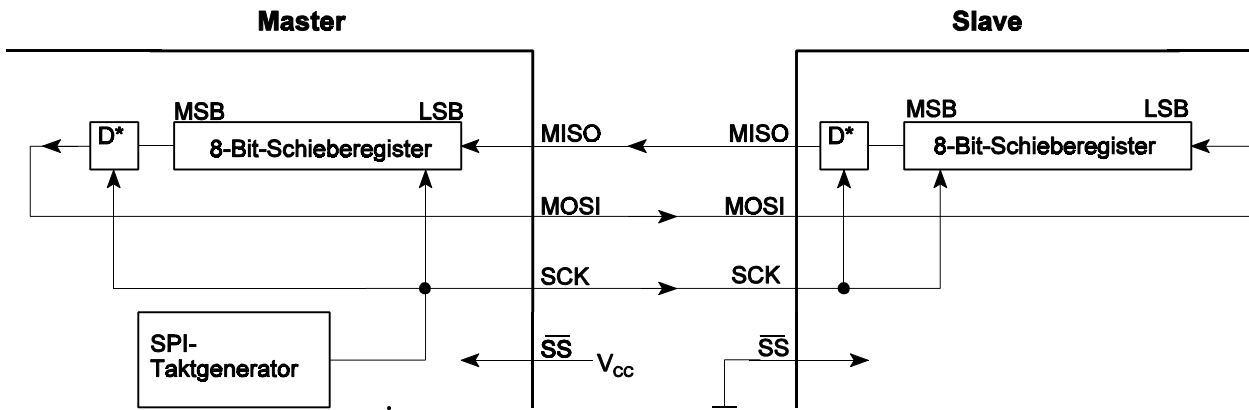




I ² C-Bus (Philips)	Microwire (National Semiconductor)	SPI (Synchronous Peripheral Interconnect; Motorola)
<ul style="list-style-type: none"> ▪ 2 Leitungen, ▪ Open Drain, ▪ echter Bus, ▪ keine Contention, ▪ Adreßdecodierung in den Einrichtungen, ▪ echtes Multimaster-Protokoll, ▪ massiv standardisiert 	<ul style="list-style-type: none"> ▪ 3 bzw. 4 Leitungen^{*)}, ▪ Tristate-Ausgänge, ▪ zentraler Master, ▪ Bus mit Einzelauswahl der Slave-Einrichtungen (keine durchgehende Schiebekette), ▪ Taktpolarität und Schiebeordnung festliegend, ▪ weitgehende Narrenfreiheit^{**)} 	<ul style="list-style-type: none"> ▪ 3 bzw. 4 Leitungen^{*)}, ▪ Tristate-Ausgänge (in manchen Schaltkreise auf Open Drain umschaltbar), ▪ zentraler Master, ▪ Bus mit Einzelauswahl der Slave-Einrichtungen (keine durchgehende Schiebekette), ▪ Taktpolarität und (manchmal) Schiebeordnung programmierbar, ▪ weitgehende Narrenfreiheit^{**)}

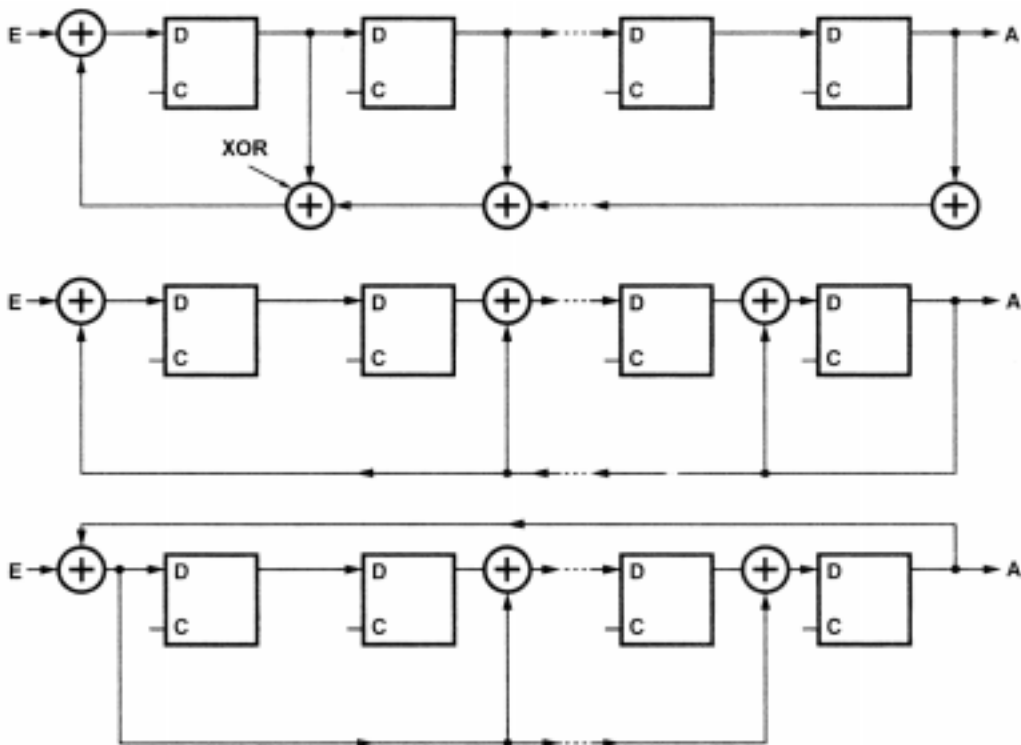
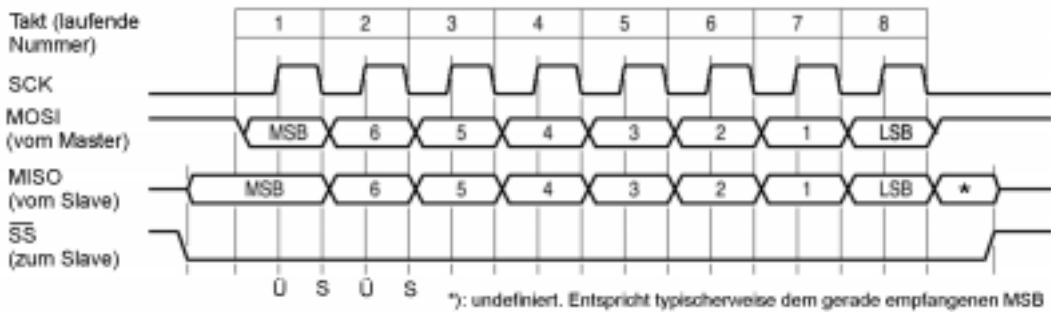
^{*)}: 3 Interfaceleitungen + 1 Schaltkreisauswahlsignal; ^{**)}: mit Ausnahme von Industriestandard-Einrichtungen (z. B. seriellen EEPROMs)

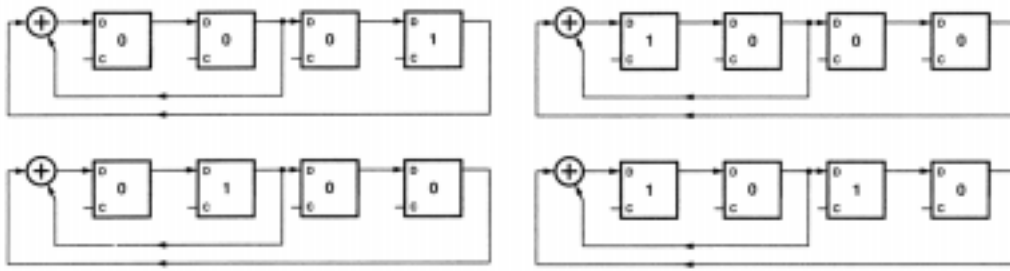




MSB - höchstwertiges Bit; LSB - niedrigstwertiges Bit.
 Hier ist die Schnittstelle so konfiguriert, daß das höchstwertige Bit als erstes übertragen wird (MSB First).

D*: Flipflop wird mit der jeweils anderen SCK-Flanke taktet. Vgl. Abbildung 2.36d.





Im Verlauf des Schiebens wird sich irgendwann die anfängliche Belegung wieder einstellen. Die Anzahl der Takte, die dafür notwendig ist, heißt die *Zykluslänge* des Schieberegisters. Von besonderem Interesse sind Schieberegister, die Bitfolgen mit *maximaler* Zykluslänge erzeugen. Die maximale Zykluslänge eines Schieberegisters mit n Flipflops ist $2^n - 1$ (alle 2^n möglichen Belegungen abzüglich der Belegung 00...0, die nicht vorkommen darf). Ein solches Schieberegister liefert Folgen, die sich als *pseudo-zufällige* Bitmuster (bzw. als binäre Pseudo-Zufallszahlen) eignen. Sie haben u. a. folgende Eigenschaften:

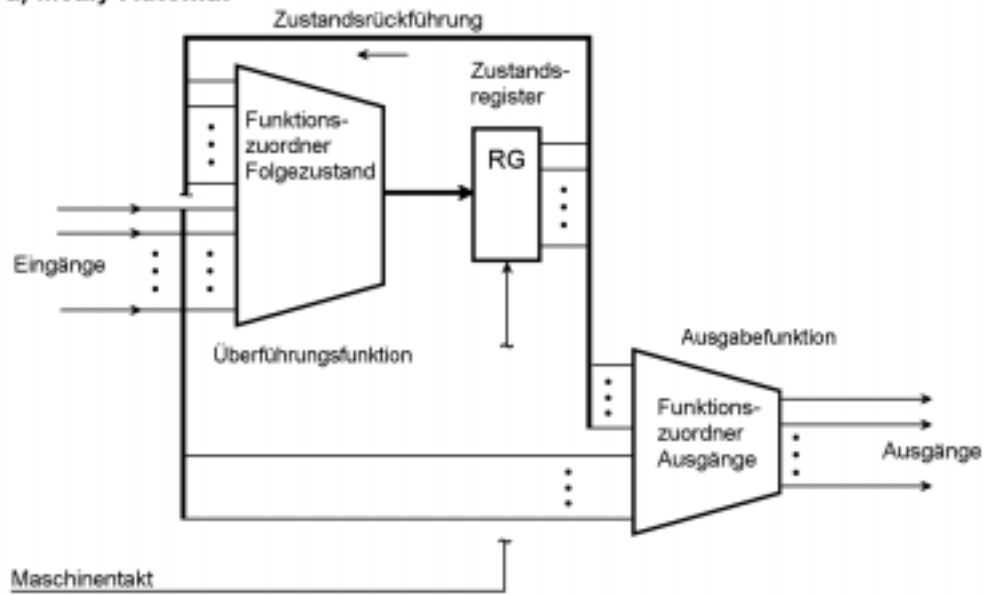
- die Anzahl der Einsen in der gesamten Folge ist um 1 größer als die Anzahl der Nullen (beide Binärwerte kommen also näherungsweise gleich häufig vor),
- eine Folge von n Einsen kommt genau einmal im Zyklus vor, eine Folgen von $n/2$ Einsen zweimal usw. Sinngemäß gilt das für Folgen von $(n-1)$ Nullen, $n/2$ Nullen usw.

Hinweise:

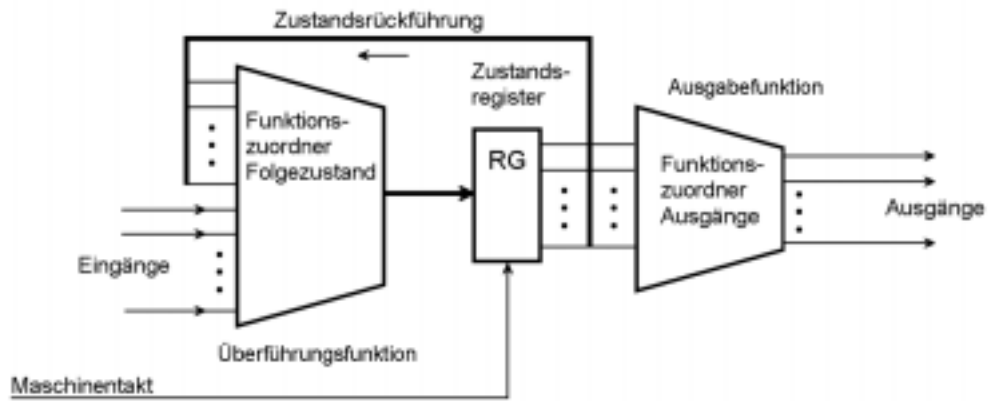
1. Um reproduzierbare Bitmuster zu erhalten, muß das Schieberegister stets mit einem bestimmten Anfangswert (Seed Value; $\neq 0$) initialisiert werden.
2. Mit 32 Flipflops beträgt die maximale Zykluslänge über 4 Milliarden (genau: 4 294 967 295), mit 64 Flipflops über 18 Trillionen (genau: 18 446 744 073 709 551 615) Takte. Die sich in jedem Taktzyklus ergebenden Muster von beispielsweise 32 oder 64 Bits Länge kann man als Binärzahlen interpretieren. Folgen aus vergleichsweise wenigen Binärzahlen sehen "wie zufällig" aus (näherungsweise bzw. Pseudo-Zufallszahlen). Um das Bildungsgesetz zu rekonstruieren (beispielsweise um einen entsprechenden Schlüssel zu knacken) braucht man zweierlei: den Anfangswert und das Rückkopplungsschema.
3. Solche Schieberegister kann man auch als Zähler ausnutzen. Ihre Zählweite (= Zykluslänge) ist nur um Eins kürzer als die eines Binärzählers mit gleicher Anzahl an Flipflops. Sie sind deutlich schneller als synchrone Binärzähler, da hier den Flipflops keine Zählnetzwerke größerer Schaltungstiefe vorgeordnet sind. Infolge der pseudo-zufälligen Zählweise ist es aber aufwendig, Zählerstellungen zu decodieren und den jeweiligen Zählerstand anzuzeigen.

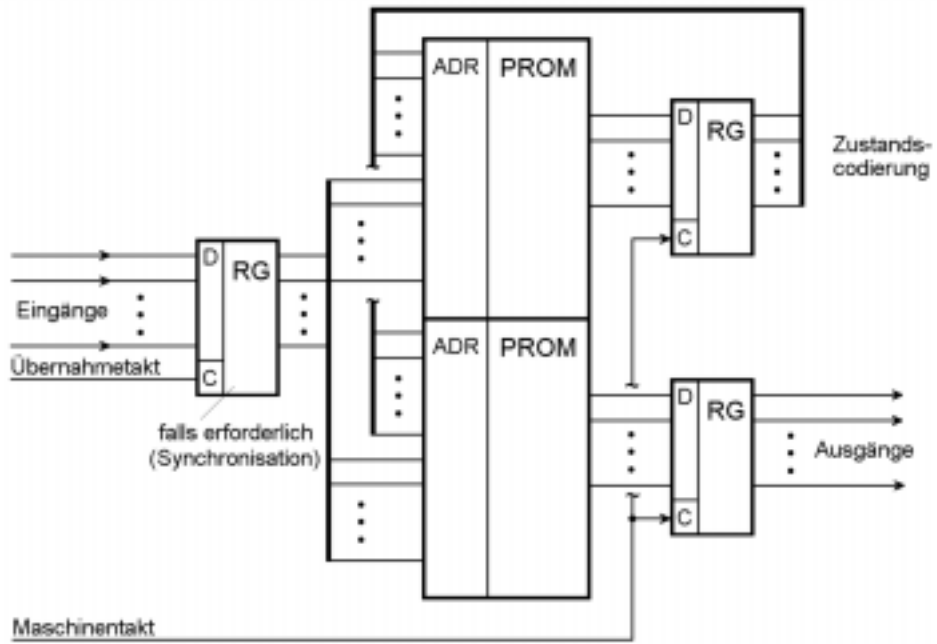
State Machines

a) Mealy-Automat

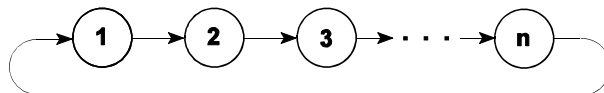


b) Moore-Automat

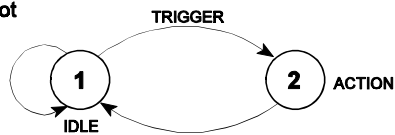




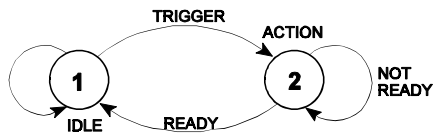
a) Sequencer



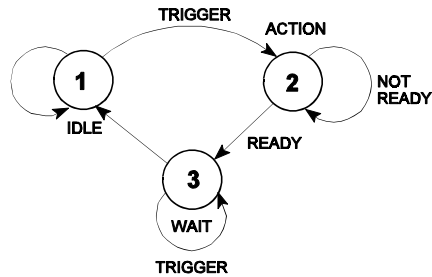
b) Single Shot



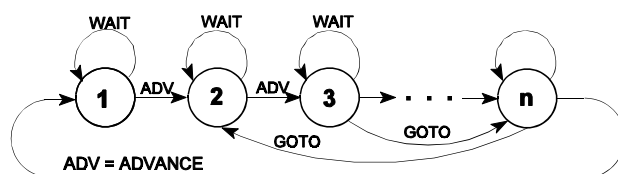
c) Single Shot mit Warten (1)

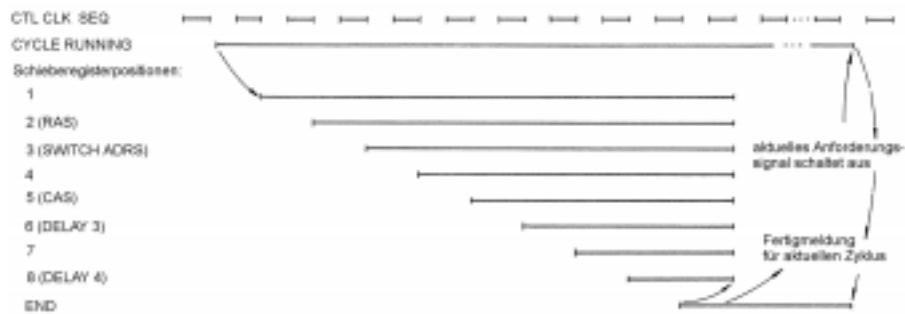
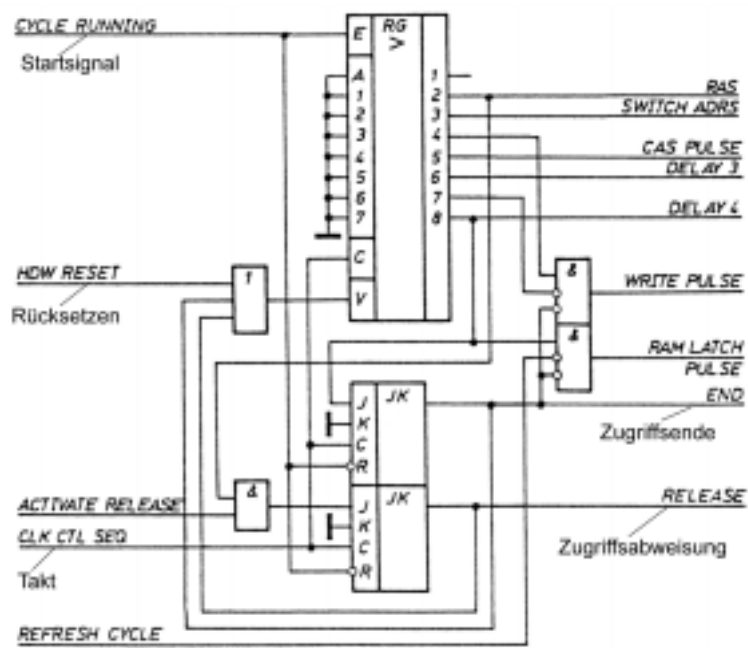


d) Single Shot mit Warten (2)

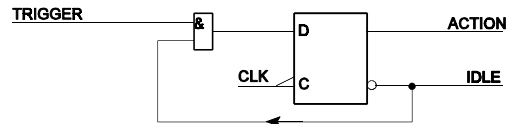


e) Warten - Weiter - Woandershin

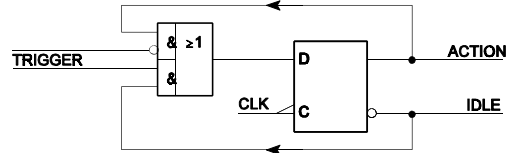




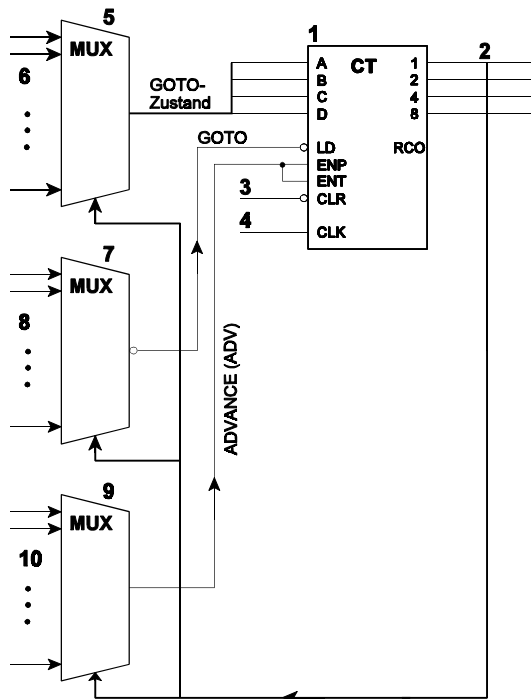
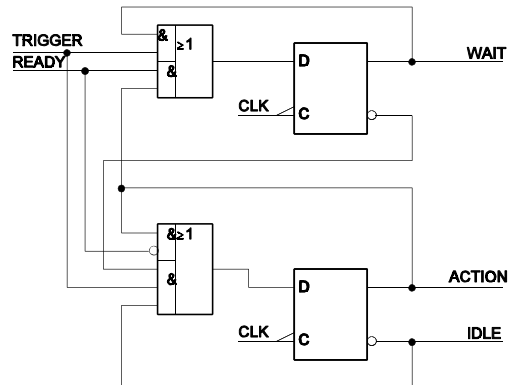
a) Single Shot



b) Single Shot mit Warten (1)



c) Single Shot mit Warten (2)



wenn nichts passiert

