

Literatur- und Quellenverzeichnis

Internetadressen

Auf umfangreiche Listen von Internetadressen wurde verzichtet, denn die Aktualität solcher Angaben ist naturgemäß begrenzt, und es ist einfacher, sie anzuklicken als sie aus dem Buch abzutippen. Näheres auf den Internetseiten des Verfassers:

[I1] <https://www.realcomputerarchitecture.com>

[I2] <https://www.realcomputerprojects.dev>

Archivseiten zur Rechnerarchitektur und zu historischen Computern:

[I3] <http://www.bitsavers.org>, vor allem das PDF-Dokumentenarchiv:
<http://www.bitsavers.org/pdf/>.

[I4] <http://bitsavers.trailing-edge.com/>
<http://bitsavers.trailing-edge.com/pdf/>

Viele der nachfolgend angeführten historischen Texte sind dort zu finden, ebenso Informationsmaterial zu Maschinen und Architekturen, die im Text ohne Quellenangabe genannt wurden.

Lizenzbedingungen

Die hier mitgeteilten eigenen technischen Lösungen wurden zum Zwecke des Erkenntnisgewinns aus der jeweiligen Problemstellung heraus selbständig entwickelt, ohne nach vorhandenen Lösungen und Prioritäten zu suchen (Clean Slate). Sie sind frei nutzbar (Open Source Hardware). Es gelten die Bedingungen der CERN Open Hardware License Version 2 – Permissive (CERN OHL). Für die Funktionsfähigkeit, die Eignung für einen beliebigen Einsatzzweck und die Freiheit von fremden Urheber- oder Schutzrechten kann keine Garantie übernommen werden. Die Lizenzbedingungen sind – zusammen mit näheren Erläuterungen – u. a. unter folgenden Internetadressen zu finden:

[I5] <https://www.ohwr.org/project/cernohl/wikis/home>
<https://www.ohwr.org/project/cernohl/wikis/Documents/CERN-OHL-version-2>
https://ohwr.org/cern_ohl_p_v2.pdf

Quellenangaben

Das Literatur- und Quellenverzeichnis ist hauptsächlich ein Quellennachweis, weniger eine aktuelle Leseliste. Deshalb verweist es vor allem auf ältere oder historische Literatur. Damit wollen wir den Ursprüngen der Ideen soweit wie möglich nahekommen. Es versteht sich von selbst, daß man die Fachbegriffe und Titel nutzen kann, um im Internet nach aktuellen Informationsquellen zu suchen. Werke von Gelehrten und Schriftstellern, die zur Weltliteratur oder zu einem vorauszusetzenden Bildungskanon gehören, werden nicht eigens angeführt (das betrifft u. a. Ludwig Wittgenstein, Ernst Mach, Edmund Husserl, Karl Kraus und Friedrich Nietzsche).

Ressourcen-Algebra und ReAl Computer Architecture

- [1] Matthes, W.: Hardware Resources: a generalizing view on computer architectures. ACM SIGARCH Computer Architecture News, Vol. 18 , Issue 2 (June 1990), S. 7–14.
- [2] Matthes, W.: How many operation units are adequate? ACM SIGARCH Computer Architecture News, Vol. 19, Issue 4 (June 1991), S. 94–108.
- [3] Matthes, W.: Patentanmeldung DE 10 2005 021 749.4 Verfahren und Einrichtung zur programmgesteuerten Informationsverarbeitung.
- [4] Matthes, W.: Patentanmeldung US 11/430,824 Method for Information Processing.
- [5] Matthes, W.: The ReAl Computer Architecture. Proceedings IDAACS 2007, S. 249–254.
- [6] Matthes, W.: Ressourcen statt Prozessorkerne? NTZ 7/8 2009, S. 12–16.
- [7] Matthes, W.: Resources instead of Cores? ACM Sigarch Computer Architecture News, Vol. 38, No. 2 (May 2010), S. 49–63.
- [8] Matthes, W.: Resource Algebra and the Future of FPGA Technology. Circuit Cellar 317, December 2016, pages 18–27.
- [9] Matthes, W.: Zellen, Kerne und Ressourcen. FPGA-Kongreß München 2018.
- [10] Matthes, W.: Minimale Maschinen. Ein Beitrag zu den Grundlagen der Rechnerarchitektur. Logos 2019.
- [11] Matthes, W.: Mikroprogrammierung. Prinzipien, Architekturen, Maschinen. Logos 2021.

Technikgeschichte

- [12] Zuse, Konrad: Der Computer – mein Lebenswerk. Springer 1984.
- [13] Zuse, Konrad: Rückblick und Ausblick. Wiederentdeckung verschütteter Ideen aus der Pionierzeit des Computers. Vortrag auf der Tagung Workshop on Computer Architecture 22./23. Mai 1975, Erlangen.
- [14] Schweier, Ursula; Saupe, Dietmar: Funktions- und Konstruktionsprinzipien der programmgesteuerten mechanischen Rechenmaschine "Z1". Arbeitspapiere der GMD 321. Gesellschaft für Mathematik und Datenverarbeitung mbH 1988.
- [15] Rojas, Raül: Die Architektur der Rechenmaschinen Z1 und Z3. August 2000.
- [16] Rojas, Raül: Die Rechenmaschinen von Konrad Zuse. Springer 1998.
- [17] Rojas, Raül: How to Make Zuse's Z3 a Universal Computer. IEEE Annals of Computing, Vol. 20, No. 3, July/September 1998, S. 51–54.

- [18] Gruenberger, F. J.: The History of the Johnniac. Memorandum RM-5654-PR, October 1968. The RAND Corporation, Santa Monica, California 1968. Zu finden in [14].
- [19] Burks, Arthur W.; Goldstine, Herman H.; v. Neumann, John: Preliminary Discussion of the Logical Design of an Electronic Computing Instrument. 2nd edition. The Institute for Advanced Study, Princeton, New Jersey 1947. Als Appendix B in [18] enthalten.
- [20] Goldstine, Herman H.; v. Neumann, John: Planning and Coding of Problems for an Electronic Computing Instrument. The Institute for Advanced Study, Princeton, New Jersey 1948.
- [21] Goldstine, Herman H.; Pomerence, James E.; Smith, Charles V. L.: Final Progress Report on the Physical Realization of an Electronic Computing Instrument. The Institute for Advanced Study, Princeton, New Jersey 1954.
- [22] Chertok, Boris Evseevich: Rockets and People. Vier Bände. NASA History Series SP-2005-4110, SP-2006-4110, SP-2009-4110, SP-2011-4110. National Aeronautics and Space Administration NASA History Office 2005 bis 2011.

Theorie der Berechenbarkeit

- [23] Turing, Alan M.: On computable numbers, with an application to the Entscheidungsproblem. Proceedings of the London Mathematical Society, Series 2, 42 (1936–37), S. 230–265. Nachdruck u. a. in [26] und – mit ausführlichen Erläuterungen – in [28].
- [24] Turing, Alan M.: On computable numbers, with an application to the Entscheidungsproblem. A correction. Proceedings of the London Mathematical Society, Series 2, 43 (1937), S. 544–546. Nachdruck u. a. in [26].
- [25] Turing, Alan M.: Systems of Logic Based on Ordinals. Proceedings of the London Mathematical Society, Series 2, 45 (1939), S. 161–228. Nachdruck u. a. in [26].
- [26] Copeland, Jack B. (ed.): The Essential Turing. Clarenton Press 2004.
- [27] Davies, Donald W.: Corrections to Turing's Universal Computing Machine. In [26], S. 103–124.
- [28] Petzold, Charles: The Annotated Turing. A Guided Tour through Alan Turing's Historic Paper on Computability and the Turing Machine. Wiley 2008.
- [29] Post, Emil L: Formal Reductions of the General Combinatorial Decision Problem. American Journal of Mathematics 65 (1943), S. 197–215.
- [30] Post, Emil L: Recursively Enumerable Sets of Positive Integers and their Decision Problems. Bulletin of the American Mathematical Society 50 (1944), S. 284–316.
- [31] Church, Alonzo: The Calculi of Lambda-Conversion. Princeton University Press 1941.

- [32] Church, Alonzo: An Unsolvble Problem of Elementary Number Theory. *American Journal of Mathematics* 58 (1936), S. 345–363.

Mathematik und weitere Grundlagen

- [33] Lexikon der Mathematik. Spektrum 2001.
- [34] Lexikon der Schulmathematik. Weltbild-Verlag 1993.
- [35] Berka, K.; Kreiser, L. (Herausg.): Logik-Texte. Akademie-Verlag 1971.
- [36] Hilbert, D.: Die logischen Grundlagen der Mathematik. *Mathematische Annalen* 88 (1923), S. 151–165. Gekürzter Nachdruck in [35], S. 349, 350.
- [37] Tarski, A.: Der Wahrheitsbegriff in den formalisierten Sprachen. Lemberg 1935. Nachdruck in [35], S. 447–559.
- [38] Nagel, E.; Newman, James R.: Der Gödelsche Beweis. Oldenbourg 2007.
- [39] Neumann, John v.: *The Computer and the Brain*. Yale University Press, Inc. 1958. Deutsch: *Die Rechenmaschine und das Gehirn*. Oldenbourg 1991.
- [40] Lorenz, K.: *Vom Weltbild des Verhaltensforschers*. Piper/DTV 1968/84.
- [41] Lorenz, K.: *Psychologie und Stammesgeschichte*. In Heberer, G. (Herausg.): *Psychologie und Stammesgeschichte*. Jena 1954. Nachdruck in [40], S. 35–95. Zu unserem Thema vgl. dort bes. S. 90f.
- [42] Lorenz, K.: *Gestaltwahrnehmung als Quelle wissenschaftlicher Erkenntnis*. *Zeitschrift für experimentelle und angewandte Psychologie* 4 (1959). Nachdruck in [40], S. 97–147.

Architekturbeispiele

- [43] 8086/8088 User's Manual Programmer's and Hardware Reference Manual. Intel Corporation o. J.
- [44] Coffron, James W.: *Programming the 8086/8088*. Sybex Inc. 1983.
- [45] i486 Processor Hardware Reference Manual. Intel 1990.
- [46] Pentium Processor Family Developer's Manual. Drei Bände. Intel 1995.
- [47] Matthes, W.: *Intel's i486. Architektur und Befehlsbeschreibung der xxx86er-Familie*. Elektor 1992.
- [48] Shanley, Tom: *x86 Instruction Set Architecture. Comprehensive 32- and 64-bit Coverage*. MindShare Press 2009.

Architekturhandbücher:

Aktuelle Dokumentation ist typischerweise nur noch im Internet verfügbar. Ggf. dort suchen. Wir beschränken uns auf Quellen, aus denen wir Beispiele entnommen haben.

Intel und AMD:

- [49] <https://software.intel.com/content/www/us/en/develop/download/intel-64-and-ia-32-architectures-sdm-combined-volumes-1-2a-2b-2c-2d-3a-3b-3c-3d-and-4.html>
- [50] <https://www.amd.com/en/support/tech-docs/amd64-architecture-programmers-manual-volumes-1-5>

IBM:

- [51] IBM System/360 Principles of Operation. Form A22-6821-7. IBM Corporation, 8th ed. 1968. Zu finden u. a. in [I3].
- [52] IBM z/Architecture Principles of Operation. SA22-7832-02. IBM Corporation 2005.
- [53] IBM z/Architecture Reference Summary. SA22-7871-02. IBM Corporation 2003.
- [54] Register Usage by Machine Instructions. IBM Documentation High Level Assembler and Toolkit Feature.

Rechnerarchitektur

- [55] Bell, Gordon J.; Siewiorek, Danien P.; Newell, Allen: Computer Structures: Readings and Examples. McGraw-Hill 1982.
- [56] Bell, Gordon C.: What Have We Learned from the PDP-11? Digital Equipment Corporation o. J. Zu finden u. a. in [I3].
- [57] Bell, Gordon J.; Mudge, Craig, J.; McNamara, John E.: Computer Engineering. A DEC View of Hardware Systems Design. Digital Press 1978. Zu finden in [I3].
- [58] Blaauw, Gerrit A.; Brooks Jr., Frederick P.: Computer Architecture: Concepts and Evolution. Addison-Wesley 1997.
- [59] Giloi, W. K.: Rechnerarchitektur. Springer 1981.
- [60] Turing, Alan M.: Intelligent Machinery: A Report by A. M. Turing. National Physical Laboratory 1948. Nachdruck u. a. in [26].
- [61] Hennessy, John L.; Patterson, David A.: Computer Architecture. A Quantitative Approach. Morgan Kaufmann 2003.
- [62] Baer, Jean-Loup: Microprocessor Architecture: From Simple Pipelines to Chip Multi-processors. Cambridge University Press, 2009.
- [63] Doran, R. W.: Computer Architecture: A Structured Approach. Academic Press 1979.
- [64] Chu, Y. (ed.): High-Level Language Computer Architecture. Academic Press 1975.
- [65] Myers, Glenford L.: Advances in Computer Architecture. Wiley 1982.
- [66] Levy, Henry M.: Capability-Based Computer Systems. Digital Press 1984.
- [67] Organick, Elliott I.: A Programmer's View on the Intel 432 System. McGraw-Hill 1983.

- [68] iAPX 432 General Data Processor Architecture Reference Manual. Intel Corporation 1981–1983.
- [69] MAX 2 Computer System Reference Manual and Microprogramming Guide. International Meta Systems, Inc. 1987, 1988.
- [70] Organick, Elliott I.; Hinds, James J.: Interpreting Machines: Architecture and Programming of the B1700/B1800 Series. North-Holland 1978.
- [71] Wilner, Wayne D.: B 1700 Design and Implementation. Burroughs 1972.
- [72] Wulf, Wm. A.: The WM Computer Architecture. ACM SIGARCH Computer Architecture News, Vol. 15, Issue 4 (September 1987), pages 70–84.
- [73] Birnbaum, J.; Worley, W. S.: Beyond RISC: High-Precision Architecture. Hewlett-Packard Journal Vol. 36 No. 8 (August 1985), S. 4–10.
- [74] Mahon, M. J. et al.: Hewlett-Packard Precision Architecture: The Processor. HP Journal August 1986, S. 4–22.
- [75] Patel, Sanjay; Hwu, Wen-mei: Accelerator Architectures. IEEE Micro July-August 2008, S. 4–12.
- [76] Mueller-Wichards, D.: An Algebraic Approach to Performance Analysis. In [91], S. 159–185.
- [77] Uthus, J.; Stro, Oy.: MCU Architectures for Compute-Intensive Embedded Applications. Atmel White Paper. Atmel Corporation 2006. <http://www.atmel.com>.
- [78] Grand Challenges der Technischen Informatik. Report. Gesellschaft für Informatik e. V. / Informationstechnische Gesellschaft des VDE 2008.
- [79] Gupta, U.: Software-Programmable FPGAs. Circuit Cellar 312, July 2016, S. 80.
- [80] Thomas, Donald E.; Moorby, Philip R.: The Verilog Hardware Description Language. Fourth Edition. Kluwer 2000.
- [81] Sagdeo, Vivek: The Complete Verilog Book. Kluwer 1998.
- [82] Knuth, Donald E.: The Art of Computer Programming. 3 Bände + Ergänzungen. Addison-Wesley 2005.
- [83] Knuth, Donald E.: The Art of Computer Programming. Volume 4. Bitwise Tricks & Techniques / Binary Decision Diagrams. Fascicle 1. Addison-Wesley 2009.
- [84] Knuth, Donald E.: The Art of Computer Programming. Volume 1. MMIX. A RISC Computer for the New Millenium. Fascicle 1. Addison-Wesley 2005.
- [85] Kämmerer, Wilhelm: Digitale Automaten. Akademie-Verlag 1969.

-
- [86] Gavrilov, M. A.; Zakrevskij, A. D.: LYaPAS: A Programming Language for Logic and Coding Algorithms. Academic Press 1969.
- [87] Newell, A.; Simon, H. A.: Mind Design. MIT Press 1982.
- [88] Colwell, R. P.: The Performance Effects of Functional Migration and Architectural Complexity in Object-Oriented Systems. Department of Computer Science Carnegie-Mellon University CMU-CS-85-159, Pittsburgh Pa. 1985.
- [89] Kuck, D. J.; Lawrie, D. H.; Samek, A. H. (eds.): High Speed Computer and Algorithm Organization. Academic Press 1977.
- [90] Kuhn, R. H.; Padua, D. A. (eds.): Tutorial on Parallel Processing. IEEE Computer Society, Los Angeles 1981.
- [91] Dierstein, R.; Müller-Wichards, D.; Wacker, H. M. (eds.): Parallel Computing in Science and Engineering. Springer 1988 (LNCS 295).
- [92] Güth, R. (ed.): Computer Systems for Process Control. Plenum 1985.
- [93] Lincoln, N. R.: It's really not as much fun building a Supercomputer as it is simply inventing one. In [89], S. 3–11.
- [94] Patt, Y. N.: Real Machines: Design Choices/Engineering Trade-Offs. Computer Vol. 22 No. 1 (January 1989), S. 8–10.
- [95] Flynn, M. J.: Some Computer Organizations and Their Effectiveness. IEEE TC-21 (September 1972), S. 948-960 (in [90], S. 11–23).
- [96] Hockney, R. W.: Classification and Evaluation of Parallel Computer Systems. In [91], S. 13–25.
- [97] Matthes, W.: Datenzugriffsprinzipen in objektorientierten Rechnerarchitekturen. Institut für Informatik und Rechentechnik Preprint 89.01. Berlin 1989. In [I1], [I2].
- [98] Hext, J. B.: Data Abstraction Facilities. The University of Sydney: Basser Department of Computer Science Technical Report No. 120J March 1977.
- [99] Jones, A. K.; Gehringer, E. F. (ed.s): The OMx Multiprocessor Project: A Research Review. Carnegie- Mellon University Pittsburgh/PA. Computer Science Department CMU-CS-80-131, July 1980.
- [100] Organick, E. I.: Computer Systems Organization – The B 5700/B 6700 Series. Academic Press 1973.
- [101] Moss, J. E. B.: Abstract Data Types in Stack Based Languages. Cambridge/Mass. 1 Massachusetts Institute of Technology MIT/LCS/TR-190 1978.
- [102] Giloi, W. K.: Principles of Computer Architecture. In [92], S. 9–30.

- [103] Schwanke, R. W.: Execution Environments in Programming Languages and Operating Systems. Carnegie-Mellon University Pittsburgh/PA. Computer Science Department CMU-CS-82-124 (1982).
- [104] Zemanek, H.: Abstrakte Objekte. Elektronische Rechenanlagen 10 (1967), H. 5, S. 208–211.
- [105] Lindholm, Tim; Yellin, Frank: The Java Virtual Machine Specification. Addison-Wesley 1997.
- [106] Ginzburg, A.: Algebraic Theory of Automata. Academic Press 1968.
- [107] Hellermann, H.: Digital Computer System Principles. McGraw-Hill 1967.
- [108] Langdon, Glen G. Jr.: Logic Design. A Review of Theory and Practice. Academic Press 1974.
- [109] Wright, R. E.: Documenting a Computer Architecture. IBM J. Res. Dev. Vol. 27 No. 3 (May 1983), S. 257-264.
- [110] Gifford, D.; Spector, A.: Case Study: IBM's System/360-370 Architecture. Communications of the ACM Vol.30 Issue 4 April 1987, S. 291–307.
- [111] Soltis, Frank G.: AS/400 Blackbox geöffnet (engl. Inside the AS/400). Duke Press 1998.
- [112] IBM Power E1080 Technical Overview and Introduction. IBM 2021.
<https://www.redbooks.ibm.com/redpapers/pdfs/redp5649.pdf>
- [113] Second International Conference on Architectural Support for Programming Languages and Operating Systems. Operating Systems Review Vol. 21 No. 4 (October 1987).
- [114] Wirth, N.: Hardware Architectures for Programming Languages and Programming Languages for Hardware Architectures. In: [113], S. 2-8.

Hardware und Software

Typische Forschungsarbeiten anhand historischer Beispiele. Es geht hier nicht um den Inhalt, sondern darum, welche Art von Themen jeweils behandelt wird und wie solche Publikationen aussehen.

- [115] Swaroop, Ghosh; Kaushik, Roy: Exploring High-Speed Low-Power Hybrid Arithmetic Units at Scaled Supply and Adaptive Clock-Stretching. School of Electrical and Computer Engineering, Purdue University, West Lafayette, IN 47907 (ghosh3, kaushik>@ecn.purdue.edu). IEEE 2008.
- [116] Shubhajit Roy Chowdhury, Aritra Banerjee, Aniruddha Roy, Hiranmay Saha: A high Speed 8 Transistor Full Adder Design using Novel 3 Transistor XOR Gates. International Journal of Electronics, Circuits and Systems 2, Fall 2008, S. 217–223.

- [117] Quach, Nhon T.; Flynn, Michael J.: High-Speed Addition in CMOS. IEEE Transactions on Computers Vol. 41, No. 12 December 1992, S. 1612–1619.
- [118] Vyas, Amit; Varma, Ambrish: Low Power – High Performance MAC Unit. VLSI Design Project Report. asv 8379 and akv7806@cacs.usl.edu, o. J.
- [119] Sabyasachi, Das; Khatri, Sunil P.: Generation of Optimal Bit-Width Topology of the Fast Hybrid Adder in a Parallel Multiplier. ICICDT07. IEEE 2007.

Leistungsmessung

- [120] Lilja, David J.: Measuring Computer Performance. A practitioner's guide. Cambridge University Press 2000.
- [121] McCallum, J.C.; Chua, Tat-Seng: A Synthetic Instruction Mix for Evaluating Microprocessor Performance. IEEE Micro, Vol. 7 Issue 3 June 1987, S. 63–80.
- [122] Weicher, R. P.: Dhrystone: A Synthetic Systems Programming Benchmark. Communications of the ACM Vol. 27 No. 10 (October 1984), S. 1013–1030.
- [123] The LINPACK Benchmark: An Explanation. In Supercomputing. 1st International Conference Athens, Greece, June 1988 Proceedings (LNCS 297), S. 456–74. Springer 1988.
- [124] Dongarra, J. J.: Some Linpack Timings on the CRAY-1. In Kuhn, D. J.; Padua, D. A. (eds.): Tutorial on Parallel Processing, S. 363–380. IEEE Computer Society 1981.
- [125] Performance of Various Computers Using Standard Linear Equations Software in a Fortran environment. Computer Architecture News Vol. 16 No. 1 (March 1988), S. 47–64.
- [126] Lukes, J. A.: HP Precision Architecture Performance Analysis. HP Journal August 1986, S. 30–39.
- [127] AVR C Code Benchmarks. Atmel 1998.
- [128] Benchmarking the MAXQ Instruction-Set Architecture vs. RISC Competitors. Application Note 3221. Maxim Integrated Products 2004.
- [129] Embedded x86 Processor Performance Rating System White Paper. Synchromesh Computing 2005.

Bildquellennachweis:

Abb. 2 im Vorwort (S. 4) aus Hartung, Hans-Joachim: Fahr mit. Kinderbuchverlag Berlin 1957.
 Abb. 2.9 (S. 47) beruht auf Vorlagen aus Schulshenko, M. N.: Konstruktion von Flugzeugen. Militärverlag Berlin 1971, Reprint Elbe-Dnjepr-Verlag 2007. Aktuelle Rechteinhaber zum Zeitpunkt der Drucklegung nicht zu ermitteln. Nutzung im Sinne des Fair Use (vgl. <https://www.dmlp.org/legal-guide/fair-use>). Alle anderen Abbildungen vom Verfasser (Cliparts: Corel WordPerfect).