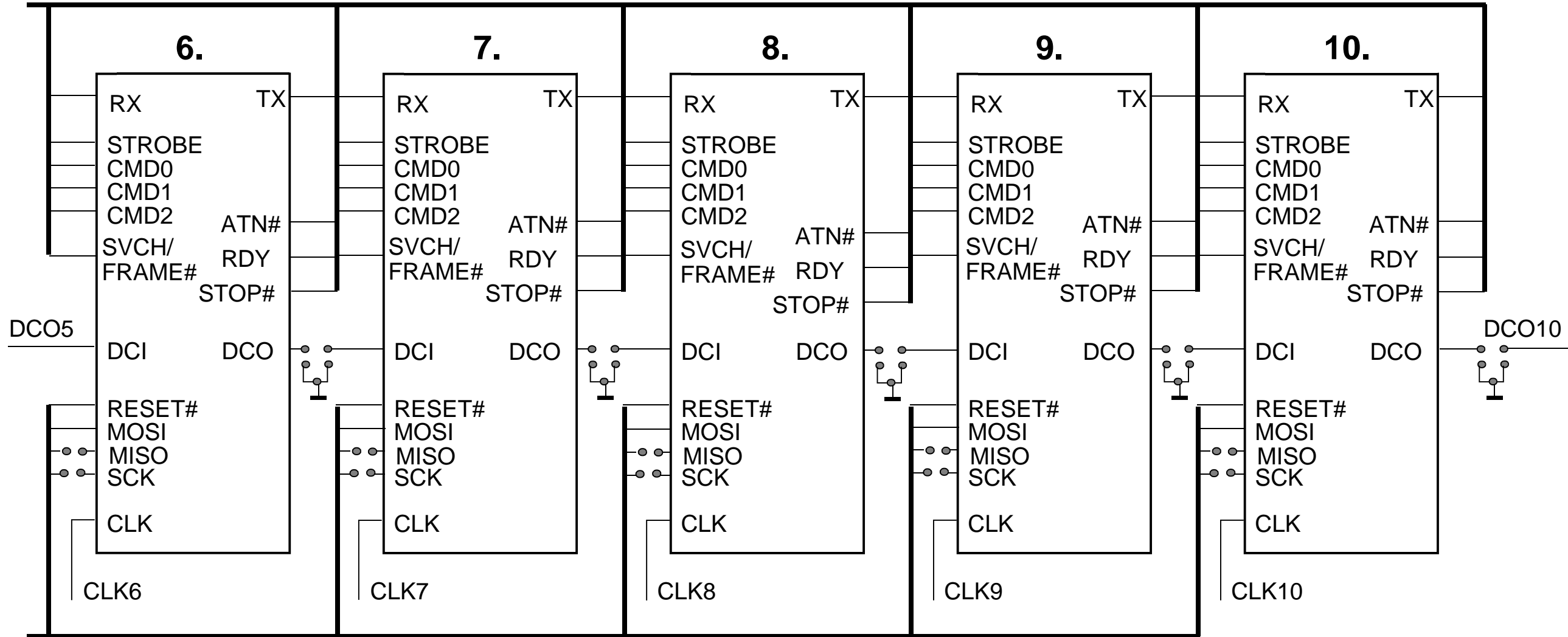


ATmega Rechengertät

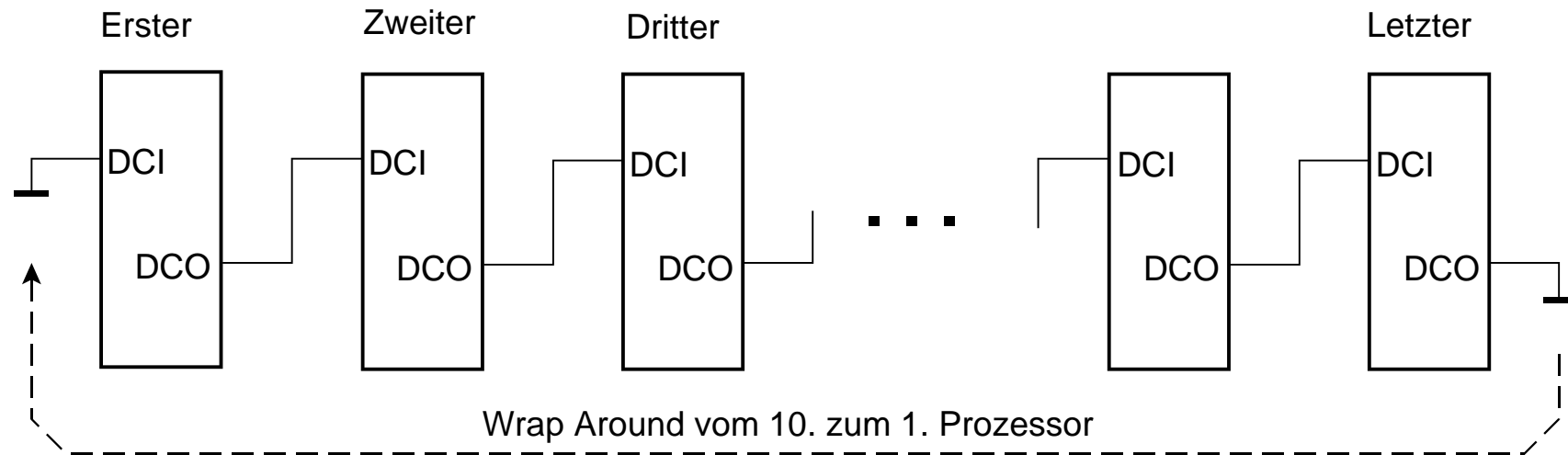
Die ersten 5 Controller

Stand: 1.1 vom 30. 12. 12

RG 1 v. 6

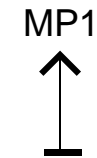
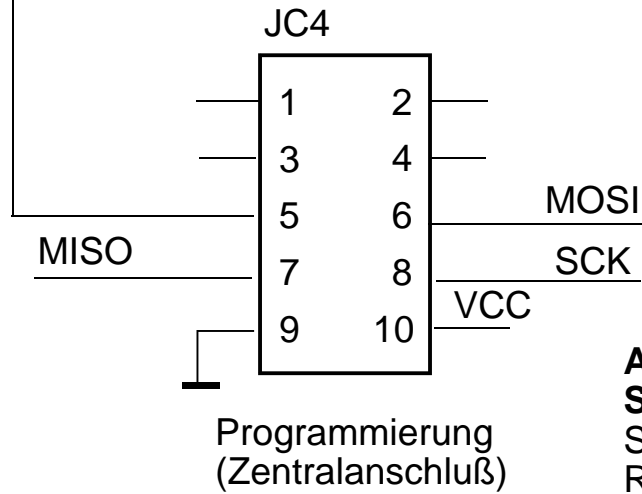
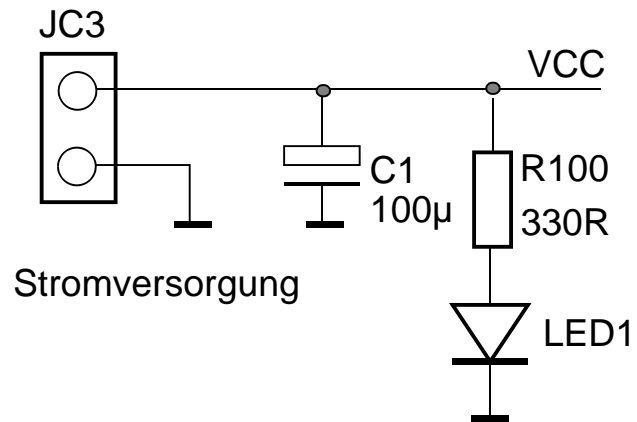
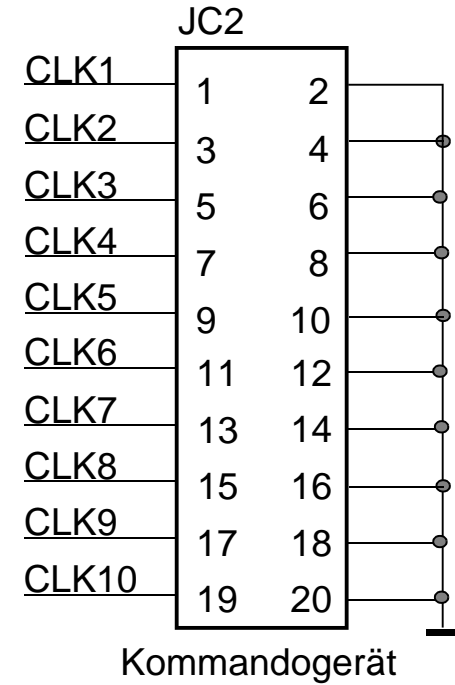
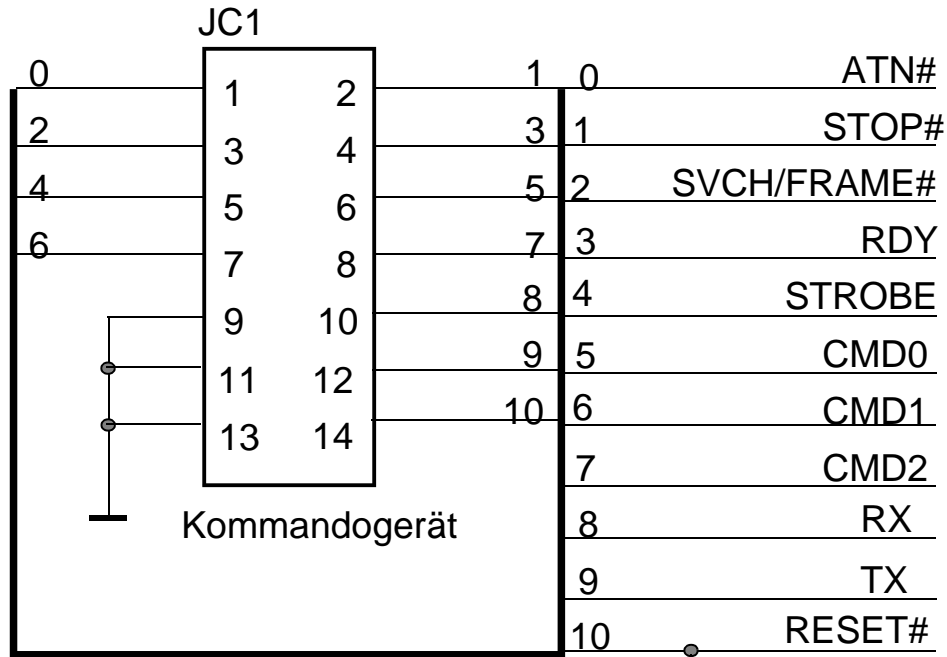


ATmega Rechengertät
Die zweiten 5 Controller
 Stand: 1.1 vom 30. 12. 12
 RG 2 v. 6



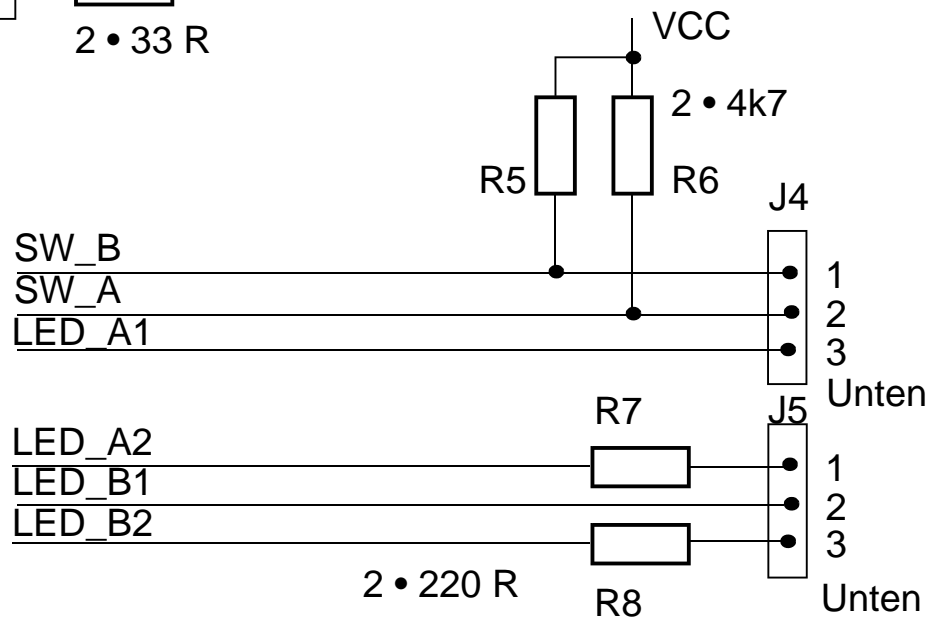
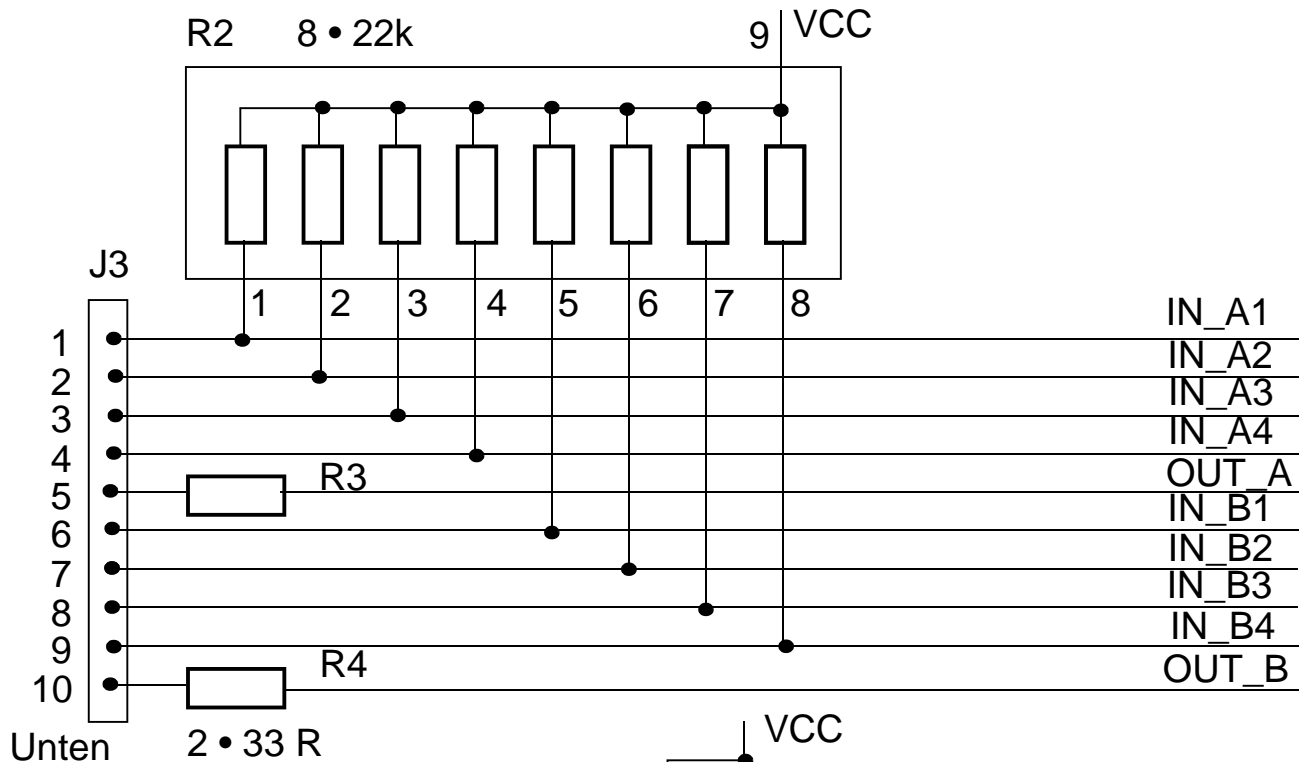
Werden DCI und ankommendes DCO des 1. Prozessors auf GND gestöpselt und ist DCO des letzten Prozessors zum DCI des ersten durchgeschaltet, liegen beide Enden der Kette auf GNG. Dann sind alle Prozessoren in die Kette eingeschlossen.

ATmega Rechengert
 Prinzip der DCI-DCO-Kette
 Stand: 1.1 vom 30. 12. 12
 RG 3 v. 6



**ATmega Rechenggerät
Schnittstellen**

Stand: 1.1 vom 30. 12. 12
RG 4 v. 6



**ATmega Rechenggerät
Stecktafelanschluß (einer
von 10)**
Stand: 1.1 vom 30. 12. 12
RG 6 v. 6