

2. Software-Schnittstellen

2.1 Der ATA-Registersatz

2.1.1 Die herkömmliche Registerbelegung

Der Registersatz wurde ursprünglich für Massenspeicher mit CHS-Adressierung ausgelegt (Abb. 2.1). Wir beziehen uns hier auf den Stand ab ATA-4 (mit Ultra DMA).

Hinweis:

Die CHS-Adressierung gilt nur bis ATA-5; sie ist mit ATA-6 entfallen (ab Ultra DMA 100). Ansonsten (was die Belegung der anderen Register angeht), entspricht Abb. 2.1 ATA-7.

Register	Bitposition								Zugriff	Adresse
	7	6	5	4	3	2	1	0		
Kommandoregisterblock										
Datenregister	Datenwort oder -byte (16/8 Bits)								R/W, 1	1F0
Fehlerregister	ICRC	UNC	MC	IDNF	MCR	ABRT	NM	va	R, 3	1F1
Funktionsmerkmale	Steuercode								W, 2	
Sektoranzahl	Sektoranzahl								R/W, 2	1F2
Sektornummer	1. Sektor								R/W, 2	1F3
Zylinder-Nr. niedrig	Zylinder, Bits 7...0								R/W, 2	1F4
Zylinder-Nr. hoch	Zylinder, Bits 15...8								R/W, 2	1F5
Geräte- u. Kopfasw.	va	LBA/va	va	DEV	HEAD SEL 3...0				R/W, 2	1F6
Zustandsregister	BSY	DRDY	DF	#	DRQ	va	va	ERR	R, 4	1F7
Kommandoregister	Kommandocode								W, 2	
Steuerregisterblock										
Zustandsregister 2	BSY	DRDY	DF	#	DRQ	va	va	ERR	R, 4	3F6
Gerätesteuerregister	HOB	res	res	res	res	SRST	nIEN	0	W, 5	

Abb. 2.1 Die herkömmliche Registerbelegung im Überblick. Die Spalte „Adresse“ betrifft ATA-Kanal 1 in typischen PCs

Erklärung der Abkürzungen:

- #: Inhalt kommandoabhängig,
- res: reserviert,
- va: veraltet (von ATA/ATAPI-4 an bedeutungslos),
- R: nur Lesen,
- W: nur Schreiben,
- R/W: Lesen und Schreiben,
- 1...5: Zugriffsbeschränkungen.

Zugriffsbeschränkungen:

- 1) Zugriffe dürfen nur dann ausgeführt werden, wenn DRQ gesetzt ist,
- 2) Schreibzugriffe sind nur möglich, wenn BSY und DRQ beide 0 sind. Ein gelesener Registerinhalt ist nur dann gültig, wenn BSY = 0 ist.
- 3) der gelesene Registerinhalt ist nur dann gültig, wenn BSY und DRQ beide 0 sind und ERR gesetzt ist,
- 4) Zugriffe sind immer möglich, aber wenn BSY gesetzt ist, sind die anderen gelesenen Bits ungültig,
- 5) Zugriffe sind immer möglich.

Datenregister (Data Register)

Das Register ist zum Datentransport vorgesehen. Über diese Registeradresse hat die Software Zugang zum Sektorpuffer des Gerätes. Die Datenübertragung selbst läuft typischerweise mit 16-Bit-Zugriffen ab (Ausnahme: CFA-Geräte). Datenzugriffe sind im Grunde sequentielle Zugriffe auf einen linearen Puffer (aufeinanderfolgende Zugriffe betreffen aufeinanderfolgende Pufferpositionen). Dabei gibt es jeweils nur eine Zugriffsrichtung.

Fehlerregister (Error Register)

Aus diesem Register kann entweder ein Fehlercode oder der Fehlerzustand nach Ausführung eines Kommandos gelesen werden.. Die Angabe ist nur dann gültig, wenn im Zustandsregister das ERR-Bit gesetzt ist. Mit Ausnahme des Bits ABRT ist die Belegung kommandoabhängig. Die in Abb. 2.1 gezeigte Belegung entspricht einem solchen Fehlerzustand (es ist ein typisches Beispiel dargestellt):

- ICRC: CRC-Vergleichsfehler bei Ultra-DMA-Übertragungen.
- UNC (Uncorrectable Data Error): Im Datenfeld des Sektors wurde ein Fehler erkannt, der nicht mittels ECC korrigiert werden kann.
- MC (Media Change): Seit dem letzten Zugriff wurde das Speichermedium gewechselt. Betrifft nur Geräte mit wechselbarem Speichermedium.
- IDNF (ID not Found): Das Kennzeichnungsfeld des betreffenden Sektors wurde nicht gefunden (Sektor gar nicht vorhanden oder fehlerhaft oder Positionierfehler).
- MCR (Media Change Requested): Der Nutzer hat eine Anforderung zum Wechseln des Speichermediums gestellt (Knopfdruck). Betrifft nur Geräte mit wechselbarem Speichermedium.
- ABRT (Aborted Command): Kommando wurde abgebrochen (Kommando unzulässig oder Gerätefehler).
- NM (No Media): kein Speichermedium vorhanden. Betrifft nur Geräte mit wechselbarem Speichermedium.

Fehlercodes

Ein Fehlercode wird nach dem Rücksetzen oder nach einem Kommando "Ausführen Geräteprüfung" (EXECUTE DRIVE DIAGNOSTICS) im Fehlerregister hinterlegt. Der Code gibt die jeweils am meisten verdächtige Funktionseinheit an. Typische Codes (0xH = Fehler in Gerät 0, 8xH = Fehler in Gerät 1):

- 01H/81H: o.k.,
- 02H/82H: Sektorformatierer,
- 03H/83H: Datenpuffer,
- 04H/84H: ECC-Logik,
- 05H/85H: Mikrocontroller.

Hinweis:

8xH bedeutet, daß ein Fehler im Gerät 1 vorliegt. Die verbleibenden Bits des Fehlercodes betreffen aber Gerät 0 (die Software müßte also ggf. Gerät 1 gesondert abfragen). Gerät 0 setzt Bit 7, wenn Gerät 1 zwar vorhanden ist, aber PDIAG- nicht aktiviert (vgl. Kapitel 3).

Funktionsmerkmale (Feature-Register)

Dieses Register dient zur Parameterübergabe. Sein Inhalt hängt vom auszuführenden Kommando ab.

Sektorzahl (Sector Count Register)

Das Register enthält zu Beginn eines Kommandos die Anzahl der Sektoren, die geschrieben oder gelesen werden sollen. Ist ein Lese- oder Schreibkommando abgebrochen worden, steht im Register die Anzahl der verbliebenen Sektoren. (Einige andere Kommandos nutzen das Register zum Übergeben anderer Parameter.)

Sektornummer (Sector Number Register)

Das Register enthält die Nummer des ersten Sektors, der vom Kommando angesprochen werden soll.

Zylinder-Nr., niedrig (Cylinder Low Register), Zylinder Nr., hoch (Cylinder High Register)

Diese beiden Register enthalten zusammen eine 16-Bit-Angabe zur Auswahl des ersten Zylinders, der vom Kommando angesprochen werden soll.

Geräte- und Kopfauswahl (DH-Register)

DH = Drive/Head. Das Register enthält die Geräts- und Kopfauswahl sowie einige Steuerbits:

- LBA: Ist das Bit gesetzt, arbeitet das Gerät im LBA-Modus, ist es gelöscht, im CHS-Modus. Von ATA-6 an stets auf 1 zu setzen (es gibt nur noch LBA; das Bit ist also veraltet).
- DEV: Geräteauswahl: 0 = Gerät 0 (Master), 1 = Gerät 1 (Slave).
- HEAD SEL: Kopfauswahl. Es wird die Nummer des ersten Kopfes angegeben, der vom Kommando angesprochen werden soll (Kopfnummer im Bereich 0...15).

Zustandsregister (Status Register)

Über das Zustandsregister ist der aktuelle Zustand des Gerätes abfragbar. Lesezugriffe auf dieses Register löschen anstehende Unterbrechungsanforderungen.

- BSY (Busy): Kennzeichnet den Besetztzustand. Solange BSY gesetzt ist, darf nicht auf die anderen Register zugegriffen werden (mit Ausnahme des Zustandsregisters 2 und des Adreßregisters).
- DRDY (Drive Ready): Kennzeichnet den Bereitzustand. Ist DRDY = 1, so ist das Gerät in der Lage, alle vorgesehenen Kommandos auszuführen. Ist DRDY = 0, so nimmt das Gerät nur bestimmte Rücksetz- und Prüfkommandos an.
- DF (Device Fault). Fehleranzeige, die von vielen Kommandos gesetzt wird (ab ATA-6). Betrifft Fehler, die nicht im Fehlerregister beschrieben werden.
- DRQ (Data Request): Ein neuer Datentransport wird erwartet; das Datenregister (bzw. der Sektorpuffer) ist frei (beim Schreiben) oder voll (beim Lesen).
- ERR (Error): Fehler in der Kommandoausführung. Der aktuelle Fehlerzustand steht im Fehlerregister.

Kommandoregister (Command Register)

In dieses Register werden die Kommandocodes geschrieben.

Zustandsregister 2 (Alternate Status Register)

Der Registerinhalt entspricht dem oben beschriebenen Zustandsregister. Nur werden bei Lesezugriffen anhängige Unterbrechungsanforderungen *nicht* gelöscht.

Gerätesteuerregister (Device Control Register)

Das Steuerregister dient zum softwareseitigen Rücksetzen, zum Steuern der Unterbrechungsanforderungen und – wenn die 48-Bit-Adressierung wirksam ist – zur Registerauswahl beim Lesen.

- HOB (High Order Byte): Registerauswahl bei 48-Bit-Adressierung (ab ATA-6). Ist das Bit gesetzt, so liefern Lesezugriffe auf die Register 2...6 des Kommandoregisterblocks das jeweils höherwertige Byte zurück (vgl. Abb. 2.9). HOB wird bei jedem Schreibzugriff auf den Kommandoregisterblock gelöscht.
- SRST (Software Reset): Auslösung des Software-Rücksetzens (vgl. Kapitel 3).
- nIEN (Interrupt Enable): Unterbrechungserlaubnis. nIEN = 0: Unterbrechungen erlaubt (die INTRQ-Leitung darf aktiviert werden). nIEN = 1: Unterbrechungen verhindert.

2.1.2 Die LBA-Registerbelegung

Die Registerbelegung entspricht weitgehend Abb. 2.1. Die CHS-Angaben werden durch eine lineare Sektoradresse von 28 oder 48 Bits Länge ersetzt (Abb. 2.2). Näheres zur 48-Bit-Adressierung in Abschnitt 2.5.3.

Register	Bitposition								Zugriff	Adresse
	7	6	5	4	3	2	1	0		
Kommandoregisterblock										
Datenregister	Datenwort oder -byte (16/8 Bits)								R/W	1F0
Fehlerregister	ICRC	UNC	MC	IDNF	MCR	ABRT	NM	va	R	1F1
Funktionsmerkmale	Steuercode								W	
Sektoranzahl	Sektoranzahl								R/W	1F2
LBA niedrig	Sektoradressbits 7...0								R/W	1F3
LBA mittel	Sektoradressbits 15...8								R/W	1F4
LBA hoch	Sektoradressbits 23...16								R/W	1F5
Geräteauswahl	va	1	va	DEV	Sektoradressbits 27...24				R/W	1F6
Zustandsregister	BSY	DRDY	DF	#	DRQ	va	va	ERR	R	1F7
Kommandoregister	Kommandocode								W	
Steuerregisterblock										
Zustandsregister 2	BSY	DRDY	DF	#	DRQ	va	va	ERR	R	3F6
Gerätesteuerregister	HOB	res	res	res	res	SRST	nIEN	0	W	

Abb. 2.2 Die LBA-Registerbelegung im Überblick. Die Spalte „Adresse“ betrifft ATA-Kanal 1 in typischen PCs

2.1.3 Die ATAPI-Registerbelegung

ATAPI = AT Attachment Packet Interface. Diese Spezifikation wurde entwickelt, um an das ATA-Interface weitere Geräte (außer Festplatten) auf reguläre Weise anschließen zu können. Die Grenzen der herkömmlichen ATA-Softwareschnittstelle liegen in dem beschränkten Registersatz, der nur 12 Bitpositionen enthält, die für Steuer- und Zustandsangaben verwendet werden können.

Der Grundgedanke: die Kommandos (und – in umgekehrter Richtung – Zustandsangaben usw.) werden in Form von Datenpaketen (d. h. über das Datenregister) übertragen. Hierzu hat man u. a. ein spezielles ATA-Kommando “Paketübertragung” (PACKET) definiert. Dieses Kommando wird wie ein gewöhnliches ATA-Kommando in das Kommandoregister geladen. Die weiteren Register haben dann

eine jeweils spezifische Bedeutung (Abb. 2.3). Das Kommando bewirkt, daß nachfolgend das eigentliche Zugriffskommando über das Datenregister als Paket zum Gerät übertragen wird. Die Formate dieser Pakete hat man weitgehend dem SCSI-Standard angeglichen. ATAPI verwendet Kommandobeschreibungsblöcke (CDBs) von 12 oder 16 Bytes Länge. Diese Pakete werden stets in einer PIO-Betriebsart übertragen.

Register (herkömml. Bezeichnung)	Bitposition								Zugriff	Adresse
	7	6	5	4	3	2	1	0		
Kommandoregisterblock										
Datenregister	Datenwort oder -byte (16/8 Bits)								R/W	1F0
Fehlerregister	ICRC	UNC	MC	IDNF	MCR	ABRT	NM	va	R	1F1
Funktionsmerkmale	Steuercode								W	
Sektoranzahl	Unterbrechungsursache								R/W	1F2
Sektornummer									R/W	1F3
Zylinder-Nr. niedrig	Byteanzahl niedrig (7...0)								R/W	1F4
Zylinder-Nr. hoch	Byteanzahl hoch (15...8)								R/W	1F5
Geräteauswahl				DEV					R/W	1F6
Zustandsregister	BSY	DRDY	DF	#	DRQ	va	va	ERR	R	1F7
Kommandoregister	Kommandocode								W	
Steuerregisterblock										
Zustandsregister 2	BSY	DRDY	DF	#	DRQ	va	va	ERR	R	3F6
Gerätesteuerregister	HOB	res	res	res	res	SRST	nIEN	0	W	

Abb. 2.3 Die ATAPI-Registerbelegung im Überblick. Die Spalte „Adresse“ betrifft ATA-Kanal 1 in typischen PCs

2.2 Gerätesignaturen

Nach dem Rücksetzen hinterlassen die Geräte in ihren Registern eine jeweils kennzeichnende Belegung (Signatur), anhand deren die Art des Gerätes erkannt werden kann (Tabelle 2.1).

Register	Festplatte o. ä. (ATA-Kommandosatz)	CD-R, DVD, ZIP o. ä. (ATAPI)	Serial ATA
Sektoranzahl	01H	01H	
LBA niedrig	01H	01H	
LBA mittel	00H	14H	3CH o. 69H
LBA hoch	00H	E6H	C3H o. 96H
Geräteauswahl	00H	000x00000B*)	

*) in manchen Fällen bleibt das DEV-Bit (x) erhalten

Tabelle 2.1 Gerätesignaturen

Eine Signatur wird hinterlassen:

- nach dem Hardware-Rücksetzen,
- nach dem Software-Rücksetzen,
- nach einem Kommando „Ausführen Geräteprüfung“ (EXECUTE DRIVE DIAGNOSTICS).

ATAPI-Geräte hinterlassen eine Signatur auch nach den Kommandos „Geräterücksetzen“, „Identifizieren Gerät“ und „Lesen Sektor“ (dann bleibt das DEV-Bit erhalten).

2.3 IDE/ATA-Schnittstellen im PC

Die meisten Motherboards haben zwei ATA-Kanäle, manche auch 3 oder 4 (dann unterstützt das Motherboard typischerweise den Aufbau von RAID-Konfigurationen). Erweiterung: über entsprechende Steckkarten. Die Registersätze der einzelnen Kanäle sind über E-A-Adressen zugänglich. Der Hostadapter setzt die jeweiligen E-A-Adressen in Belegungen der CS- und DA-Leitungen um. Die E-A-Adressen der ersten 4 Kanäle entsprechen zumeist einem Industriestandard (Tabellen 2.2 und 2.3).

IDE/ATA-Kanal	Geräteadressen (Hex)		Interrupt- leitung	alternative Interrupt- leitung
	Kommandoregisterblock	Steuerregisterblock		
1. (Primary)	1F0...1F7	3F6	14	-
2. (Secondary)	170...177	376	15	-
3. (Ternary)	1E8...1EF	3EE	11	12 oder 9
4. (Quaternary)	168...16F	36E	10	

Tabelle 2.2 Typische IDE/ATA-Schnittstellen in PCs

Register	ATA-Kanal im PC			
	1.	2.	3.	4.
Datenregister	1F0	170	1E8	168
Fehlerregister/Funktionsmerkmale	1F1	171	1E9	169
Sektoranzahl	1F2	172	1EA	16A
Sektornummer/LBA niedrig	1F3	173	1EB	16B
Zylinder-Nr.niedrig/LBA mittel	1F4	174	1EC	16C
Zylinder-Nr./LBA hoch	1F5	175	1ED	16D
Geräteauswahl	1F6	176	1EE	16E
Zustandsregister/Kommandoregister	1F7	177	1EF	16F
Zustandsregister 2/Gerätesteuerregister	3F6	376	3EE	36E

Tabelle 2.3 E-A-Adressenübersicht

2.4 Grundlagen der Kommandoausführung

Als Voraussetzung zum Ausführen eines Kommandos muß das Gerät dazu bereit sein ($BSY = 0$, $DRDY = 1$). Zunächst sind die jeweils erforderlichen Parameter in die entsprechenden Register zu laden (Sektorauswahlangaben, Funktionsmerkmalangaben usw.; Abb. 2.4). Als letztes Byte wird der Kommandocode in das Kommandoregister geschrieben. Daraufhin wird das Gerät "besetzt" ($BSY = 1$), und die Kommandoausführung beginnt (Abb. 2.5). Ist das Gerät bereit, Daten entgegenzunehmen (beim Schreiben) oder Daten zu liefern (beim Lesen), so setzt es $BUSY$ auf 0 und DRQ auf 1 (Datenanforderung). Daraufhin erfolgt der Datentransport (Abb. 2.6).

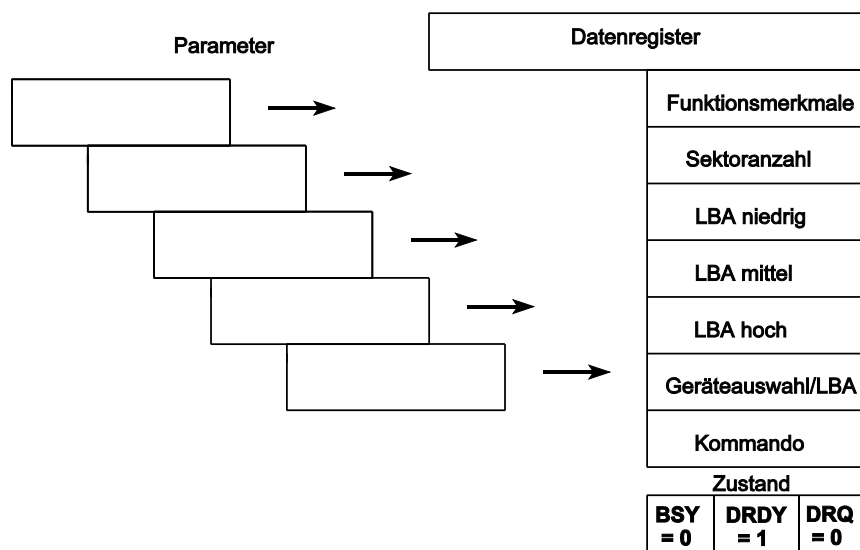


Abb. 2.4 Laden der Parameter zur Kommandoausführung. Host hat freien Zugriff auf den Registersatz

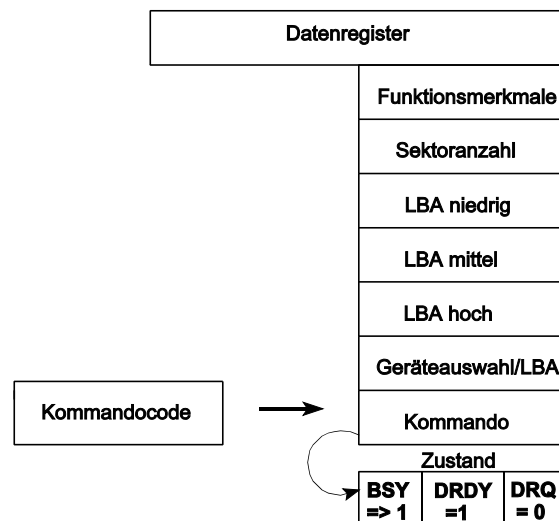


Abb. 2.5 Laden des Kommandocodes. Daraufhin übernimmt das Gerät die Kontrolle über den Registersatz (BSY wird 1) und beginnt die Kommandoausführung

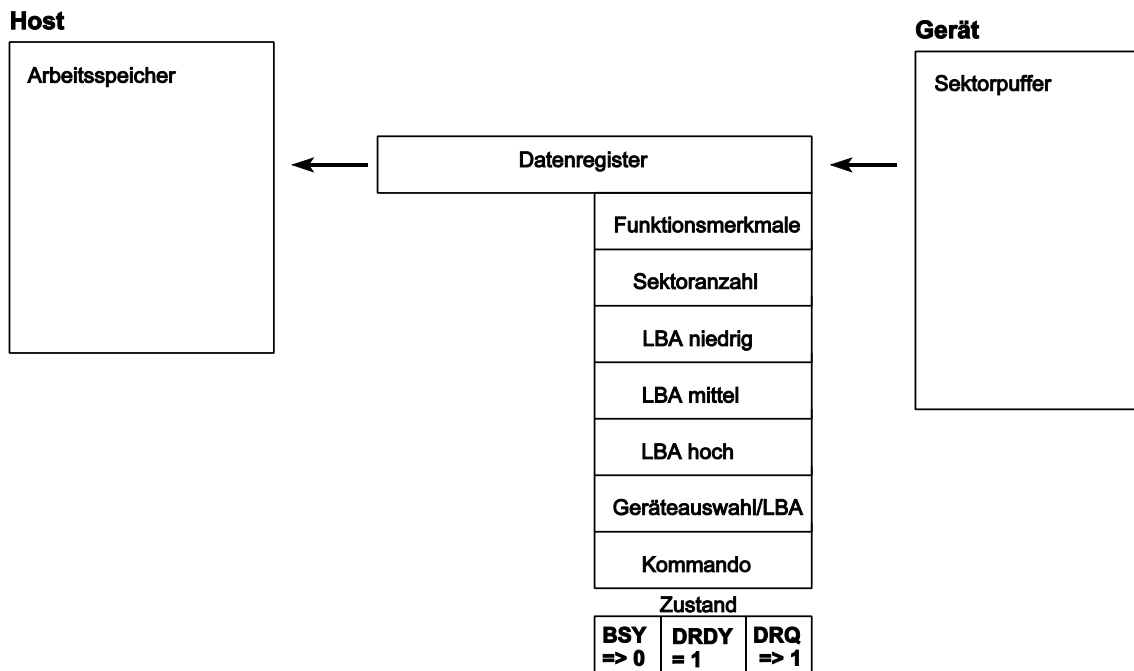


Abb. 2.6 Datenübertragung. Beginn wird angezeigt mit BSY = 0 und DRQ = 1. Hier ein Leseablauf

Steuerung des Datentransportes

Der Datentransport kann durch Abfrage (Bedingung: BSY = 0, DRQ = 1), durch Interrupt-Signalisierung oder durch Stellen einer DMA-Anforderung eingeleitet werden. Der eigentliche Transport besteht dann in fortlaufenden PIO- oder (Ultra-) DMA-Zugriffen.

Kommandoende

Das Ende der Kommandoausführung wird durch BSY = 0 und DRQ = 0 gekennzeichnet. Typischerweise wird ein Interrupt ausgelöst. Der Host liest das Zustandsregister, um zu erkennen, wie die Datenübertragung abgelaufen ist (anhand der Bits ERR und DF). Ist das ERR-Bit gesetzt, so ergibt das Lesen des Fehlerregisters genaueren Aufschluß über die Art des Fehlers.

2.5 Sektoradressierung

2.5.1 CHS-Adressierung

CHS = Cylinder - Head - Sector. Der gewünschte Sektor wird durch Angabe einer Zylinder-, Kopf- und Sektornummer ausgewählt (Abb. 2.7). Das ist die herkömmliche Adressierungsweise, die sich aus dem Aufbau des Speichermediums "Festplatte" unmittelbar ergibt. Bei modernen Laufwerken entspricht aber die CHS-Angabe nie der tatsächlichen Lage des ausgewählten Sektors (die Anzahl der Sektoren je Spur ist nicht immer gleichbleibend (Multiple Zone Recording), das Gerät verwaltet selbständig Reservesektoren, um Defekte auf dem Speichermedium zu umgehen usw.). Die Software sieht über den Registersatz gleichsam ein idealisiertes ("logisches") Laufwerk mit Zylindern, Oberflächen und Sektoren. Zur Sektorauswahl stehen insgesamt 28 Bits zur Verfügung.

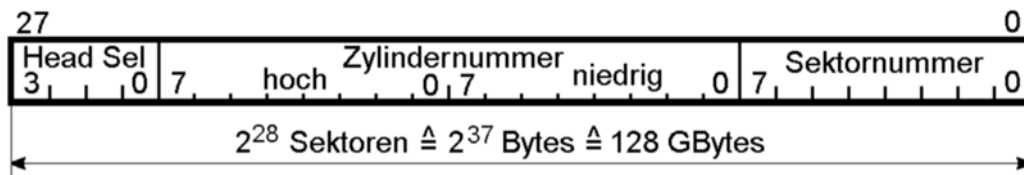


Abb. 2.7 CHS-Adressierung

Zylinder- und Kopfnumerierung

Zylinder und Köpfe werden von Null an gezählt.

Sektornumerierung

Die Numerierung beginnt mit Sektor 1. Sektornummer Null entspricht Sektor 256.

Die Grenzen des Adressierungsvermögens:

- 256 Sektoren,
- 64k Zylinder,
- 16 Köpfe.

Das ergibt insgesamt $2^{28} = 268\,435\,456 = 256\text{ M Sektoren} = 137\,438\,953\,472\text{ Bytes} = 128\text{ GBytes}$ (binär; $1\text{ G} = 2^{30}$) bzw. 137 GBytes (dezimal; $1\text{ G} = 10^9$).

CHS gilt von ATA-6 an als veraltet (darf aber in entsprechenden Geräten noch vorgesehen sein).

2.5.2 LBA-Adressierung

LBA = Logical Block Address. Da der Controller im Laufwerk ohnehin rechnen muß, um die tatsächlichen Positionierangaben zu bestimmen, ist es eigentlich gar nicht nötig, auf Zylinder, Köpfe usw. Rücksicht zu nehmen. Es ist viel eleganter, alle Sektoren eines Laufwerkes einfach fortlaufend durchzunummerieren ("lineare" Sektoradresse; Abb. 2.8). Das Laufwerk wird somit praktisch – aus Sicht der Sektorauswahl – zu einem großen und vergleichsweise langsamen RAM mit einer Zugriffsbreite von 512 Bytes (1 Sektor) und 28-Bit-Adressierung.

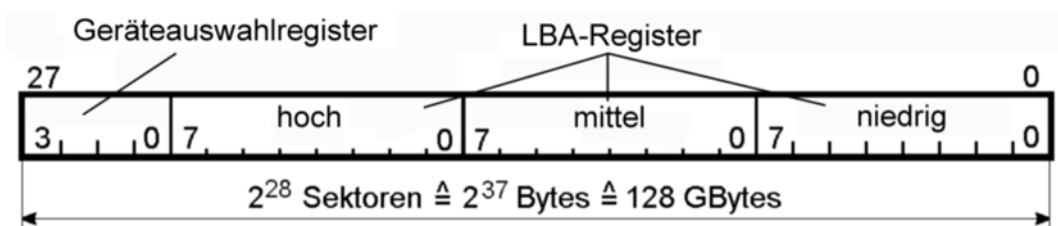


Abb. 2.8 LBA-Adressierung

Umrechnung CHS zu LBA:

$$\text{LBA} = (((\text{Zylindernummer} @ \text{Kopfanzahl}) + \text{Kopfnummer}) @ \text{Sektoren je Spur} + \text{Sektornummer} - 1).$$

Die Grenze des Adressierungsvermögens ergibt sich aus der 28 Bits langen Sektoradresse:

$2^{28} = 268\,435\,456 = 256\text{ M Sektoren} = 137\,438\,953\,472\text{ Bytes} = 128\text{ GBytes}$ (binär; $1\text{ G} = 2^{30}$) bzw. 137 GBytes (dezimal; $1\text{ G} = 10^9$).

Das Adressierungsvermögen entspricht also dem der CHS-Adressierung. Bei LBA ist lediglich der programmseitige Zugriff vollkommen unabhängig von der Organisation des Datenträgers (Angleichung an SCSI).

Auswahl der Adressierungsweise: über Bit 6 (LBA) im Geräteauswahlregister.

Sektoradresse in ATAPI-Paketen

Diese ist stets 32 Bits lang (vgl. SCSI). Damit ergibt sich ein Adressierungsvermögen von 2^{32} Sektoren = 2^{41} Bytes = 2 199 023 255 552 Bytes = 2 TBytes (mit der 28-Bit-Adresse nicht voll ausnutzbar).

2.5.3 48-Bit-Adressierung

Um Geräte mit Speicherkapazitäten über 128/137 GBytes ansprechen zu können, hat man von ATA-6 an eine neue Art der LBA-Adressierung eingeführt, die die Sektoradresse auf 48 Bits verlängert. Das ergibt ein Adressierungsvermögen von $2^{48} = 281\,474\,976\,710\,656$ Sektoren = $144\,115\,188\,075\,855\,360$ Bytes = 144 PBytes^1 = 144 Millionen GBytes.

Zur Parameterübergabe sind mehrere Register als FIFOs von zwei Bytes Tiefe ausgeführt (Abb. 2.9, Tabelle 2.4). Der erste Schreibzugriff lädt jeweils das höherwertige, der zweite das niederwertige Byte. Byteauswahl beim Lesen: über das HOB-Bit im Gerätesteuerregister.

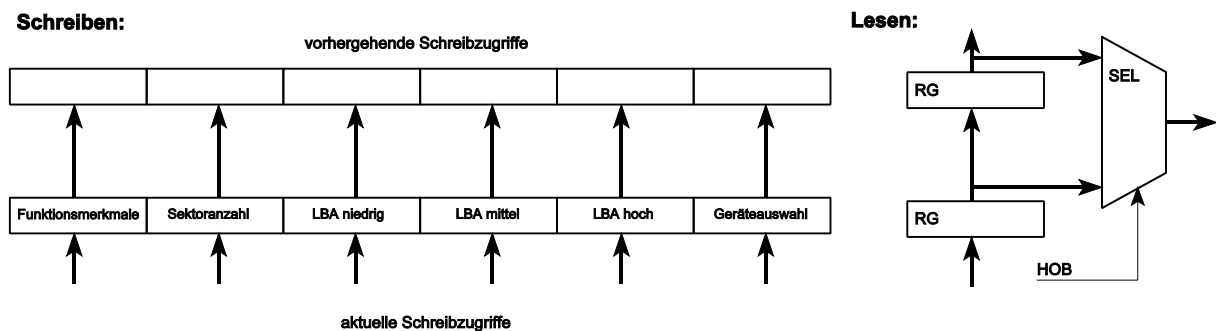


Abb. 2.9 Parameterübergabe bei der 48-Bit-Adressierung (Prinzip)

Register	aktueller Schreibzugriff	vorhergehender Schreibzugriff
Funktionsmerkmale	reserviert	reserviert
Sektoranzahl	Sektoranzahl 7...0	Sektoranzahl 15...8
LBA niedrig	LBA 7...0	LBA31...24
LBA mittel	LBA 15...8	LBA39...32
LBA hoch	LBA 23...16	LBA47...40
Geräteauswahl	Bits LBA und DEV. Bits 3...0: reserviert	reserviert

Tabelle 2.4 Registerzugriffe der 48-Bit-Adressierung

Nutzung der 48-Bit-Adressierung: über spezielle Kommandos (deren Bezeichnung jeweils ein EXT = Extended (erweitert) nachgestellt ist).

1) dezimal; 1 P (Peta) = 10^{15}

Ob ein Gerät die 48-Bit-Adressierung unterstützt oder nicht, ist anhand der Daten erkennbar, die vom Kommando "Geräte-Identifikation" (IDENTIFY DEVICE) zurückgeliefert werden.

Kommandos mit 28-Bit-Adressierung können ebenfalls ausgeführt werden. Dann werden nur die im aktuellen Schreibzugriff übergebenen Parameter ausgewertet.

Sektoranzahl

Auch hierfür sind zwei Bytes vorgesehen, so daß bei Nutzung der 48-Bit-Adressierung mit einem Kommando bis zu 64k Sektoren (anstelle von 256) übertragen werden können.