

# ATA-Adapter 05a / 05a1

## Kurzbeschreibung

Stand: 1.2 vom 19. 9. 06

### Verwendungszweck:

Anschluß von fünf universellen E-A-Ports mit jeweils 8 Bits Datenwegbreite an eine ATA-Schnittstelle (Parallel ATA). Jeder Bitposition der E-A-Ports kann zwischen Eingabe und Ausgabe umgeschaltet werden (Richtungssteuerregister).

### Schaltkreistyp:

CPLD Xilinx 95108 in Gehäuse PLCC 84.

### Adapter 05a:

ATA-Schnittstelle in erster Schaltplanebene erfaßt. Selektive Aktivierung eingeschränkt (Notlösung). Anschlußbelegung paßt zur E-A-Platine 05a Stand 1.x.

### Adapter 05a1:

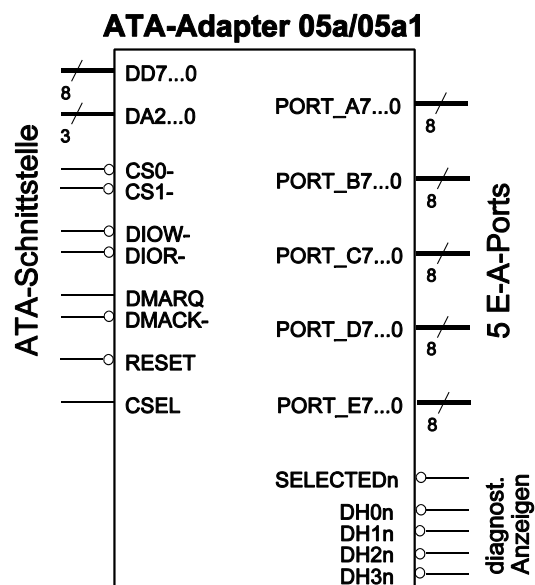
ATA-Schnittstelle mit ATA Frontend 01a. Selektive Aktivierung nur geringfügig eingeschränkt. Ansonsten gleiche Schaltung wie Adapter 05a.

### Schreibzugriffe:

- Portauswahl (DH-Register),
- Schreiben in die Richtungssteuerregister,
- Schreiben in die Datenregister.

### Lesezugriffe:

Lesezugriffe auf die Richtungssteuer- und Datenregister liefern die Anschlußbelegungen der E-A-Ports. Lesezugriffe auf das DH-Register und auf Portadressen außerhalb des Bereiches der selektiven Aktivierung ergeben (über den Hostadapter) den Festwert FFH. Die Ergebnisse aller anderen Lesezugriffe sind undefiniert.



*Unterstützte ATA-Signale:*

- DD7...0 (8-Bit-Datenbus),
- CS0, CS1,
- DA2, DA1, DA0,
- DIOW, DIORD,
- DMARQ, DMACK,
- RESET,
- CSEL.

*Nicht unterstützte Signale:*

- INTRQ, IORDY,
- DASP, PDIAG, CSEL.

## Belegung des DH-Registers:

7	6	5	4	3	2	1	0
-	-	-	DEVICE	Portauswahl			

## Zugriffsadressen:

CS		Registeradresse DA				Register	ATA-Ports im PC			
1-	0-	2	1	0	Hex		1.	2.	3.	4.
1	0	1	0	0	4	Datenregister	1F4	174	1EC	16C
1	0	1	0	1	5	Richtungssteuerregister	1F5	175	1ED	16D
1	0	1	1	0	6	Geräte- und Portauswahl (DH-Reg.)	1F6	176	1EE	16E

## Portauswahl im DH-Register:

Belegung der Bits 3...0	Portauswahl
1H	Port A
2H	Port B
3H	Port C
4H	Port D
5H	Port E
alle anderen Werte	keine Wirkung

**Geräteauswahl**

Der Adapter kann wahlweise als Gerät (Device) 0 (Master) oder 1 (Slave) konfiguriert werden. Steuerung über Eingang CSEL:

- CSEL = 0: Master (Device 0),
- CSEL = 1: Slave (Device 1).

CSEL wird typischerweise mit einem Festwert belegt oder vom CSEL-Signal des Interfacekabels angesteuert (Cable Select).

**Selektive Aktivierung:**

Adapter-Typ	05a	05a1
Wirkung von Schreibzugriffen	1H bis 5H	1H bis 5H
Wirkung von Lesezugriffen	1H bis 7H (Notlösung)	0H bis 5H (Notlösung)

*Hinweise:*

1. Adapter 05a. Ggf. ans gleiche Interface angeschlossene weitere Adapter müssen für Portauswahl ab 8H eingerichtet sein.
2. Adapter 05a1. Portauswahl 0H ist praktisch bedeutungslos. Ggf. ans gleiche Interface angeschlossene weitere Adapter dürfen aber auf diese Portadresse nicht ansprechen. *Praxistip:* Bei Unterbringung in hinreichend großem Schaltkreis diese Belegung auch noch ausschließen.

**Diagnostische Anzeigen:**

- SELECTEDn: zeigt an, daß der Adapter ausgewählt ist.
- DH3n...0n: zeigen den Inhalt der Bits 3...0 des DH-Registers an (Portauswahl).

Die Anzeigesignale sind aktiv Low (Beschaltung mit LEDs (über Serienwiderstand) an + 5 V).

**Wirkungsweise der E-A-Ports**

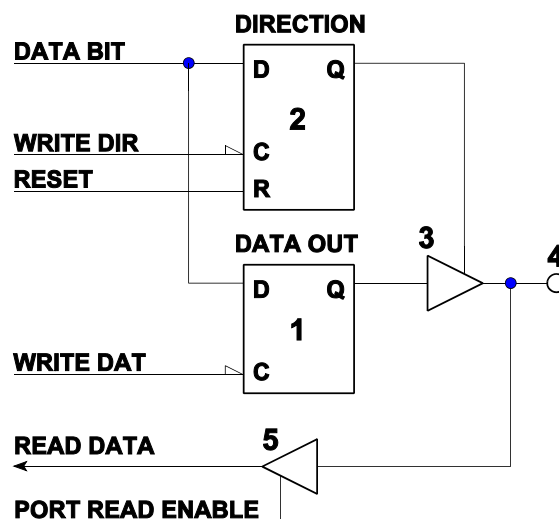
Jede Bitposition kann einzeln als Eingang oder als Ausgang konfiguriert werden. Hierzu ist das Richtungssteuerregister des Ports entsprechend zu laden.

*Wirkung des Richtungssteuerregisters:*

- Bitposition = 0: betr. Portanschluß = Eingang (hochohmig),
- Bitposition = 1: betr. Portanschluß = Ausgang (mit Bit vom Datenregister belegt).

*Rücksetzzustand:*

Richtungssteuerregister = 0 (alle Portanschlüsse sind Eingänge (hochohmig)); Datenregister = 0.



1 - Datenregister; 2 - Richtungssteuerregister; 3 - Ausgangstreiber (Tri State); 4 - E-A-Anschluß; 5 - Lesesignaltreiber.

*Ausgabe:*

Richtungssteuerregister 2 mit Eins laden. Inhalt des Datenregisters 2 erscheint am Anschluß 4.

*Lesen:*

Gelesen wird durch Aktivieren des Lesesignaltreibers 5. Es wird stets die Signalbelegung am Anschluß 4 gelesen. Enthält die betreffende Bitposition des Richtungssteuerregisters 2 eine Eins (Ausgabe), so entspricht die gelesene Belegung dem Inhalt des Datenregisters 1.

*Eingabe:*

Richtungssteuerregister 2 mit Null laden. Ausgangstreiber 3 wird hochohmig. Somit darf der Anschluß 4 von außen belegt werden.

**Anschlußbelegung des ATA-Adapters 05a:**

Pin No.	Signal Name	Pin No.	Signal Name
1	PORTE<0>	43	DH3n
2	PORTE<1>	44	DA0
3	PORTB<0>	45	PORTA<7>
4	PORTB<1>	46	PORTD<5>
5	PORTA<0>	47	PORTD<7>
6	PORTD<0>	48	PORTC<5>
7	PORTC<0>	49	GND
8	GND	50	PORTC<7>
9	DIORn	51	DD<0>
10	DIOWn	52	DD<2>
11	DD<5>	53	SELECTEDn
12	PGND	54	CS0n
13	DH0n	55	DMARQ
14	PORTE<4>	56	DMACKn
15	PORTE<5>	57	PORTE<6>
16	GND	58	PORTE<7>
17	PORTB<4>	59	TDO
18	PORTB<5>	60	GND
19	PORTA<4>	61	PORTB<6>
20	PORTD<4>	62	PORTB<7>
21	PORTC<4>	63	PORTA<6>
22	VCC	64	VCC
23	DD<1>	65	PORTD<6>
24	DD<7>	66	PORTC<6>
25	PGND	67	DD<3>
26	DA2	68	RE0
27	GND	69	CS1n
28	TDI	70	DA1
29	TMS	71	PORTE<2>
30	TCK	72	PORTE<3>
31	CSEL	73	VCC
32	PORTA<1>	74	RESETn
33	PORTA<3>	75	PORTB<2>
34	PORTA<5>	76	REI
35	PORTD<1>	77	PGND
36	PORTD<3>	78	VCC
37	PORTC<1>	79	PORTB<3>
38	VCC	80	PORTA<2>
39	PORTC<3>	81	PORTD<2>
40	DD<6>	82	PORTC<2>
41	DH1n	83	DD<4>
42	GND	84	DH2n

Passend zur E-A-Platine 05a.

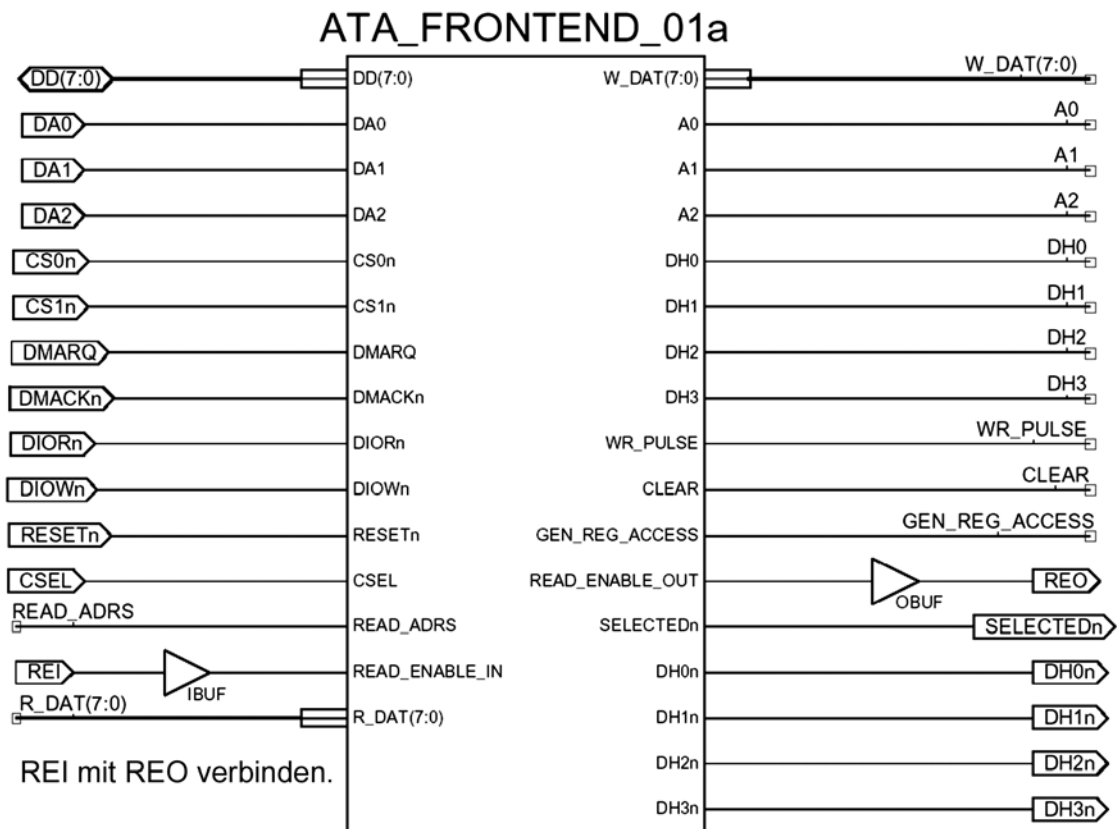
**Anschlußbelegung des ATA-Adapters 05a1:**

Pin No.	Signal Name	Pin No.	Signal Name
1	DD<4>	43	DH3n
2	PORTE<0>	44	DA0
3	PORTE<1>	45	DD<0>
4	PORTB<0>	46	DD<5>
5	PORTB<1>	47	PORTA<7>
6	PORTA<0>	48	PORTD<5>
7	PORTD<0>	49	GND
8	GND	50	PORTD<7>
9	DIOWn	51	PORTC<5>
10	DIORn	52	PORTC<7>
11	PORTC<0>	53	SELECTEDn
12	PGND	54	CS0n
13	DH0n	55	DMARQ
14	DD<1>	56	DMACKn
15	PORTE<4>	57	REO
16	GND	58	DD<2>
17	PORTE<5>	59	TDO
18	PORTB<4>	60	GND
19	PORTB<5>	61	PORTE<6>
20	PORTA<4>	62	PORTE<7>
21	PORTD<4>	63	PORTB<6>
22	VCC	64	VCC
23	PORTC<4>	65	PORTB<7>
24	DD<7>	66	PORTA<6>
25	PGND	67	PORTD<6>
26	DA2	68	PORTC<6>
27	GND	69	CS1n
28	TDI	70	DA1
29	TMS	71	DD<3>
30	TCK	72	PORTE<2>
31	CSEL	73	VCC
32	DD<6>	74	RESETn
33	PORTA<1>	75	PORTE<3>
34	PORTA<3>	76	REI
35	PORTA<5>	77	PGND
36	PORTD<1>	78	VCC
37	PORTD<3>	79	PORTB<2>
38	VCC	80	PORTB<3>
39	PORTC<1>	81	PORTA<2>
40	PORTC<3>	82	PORTD<2>
41	DH1n	83	PORTC<2>
42	GND	84	DH2n

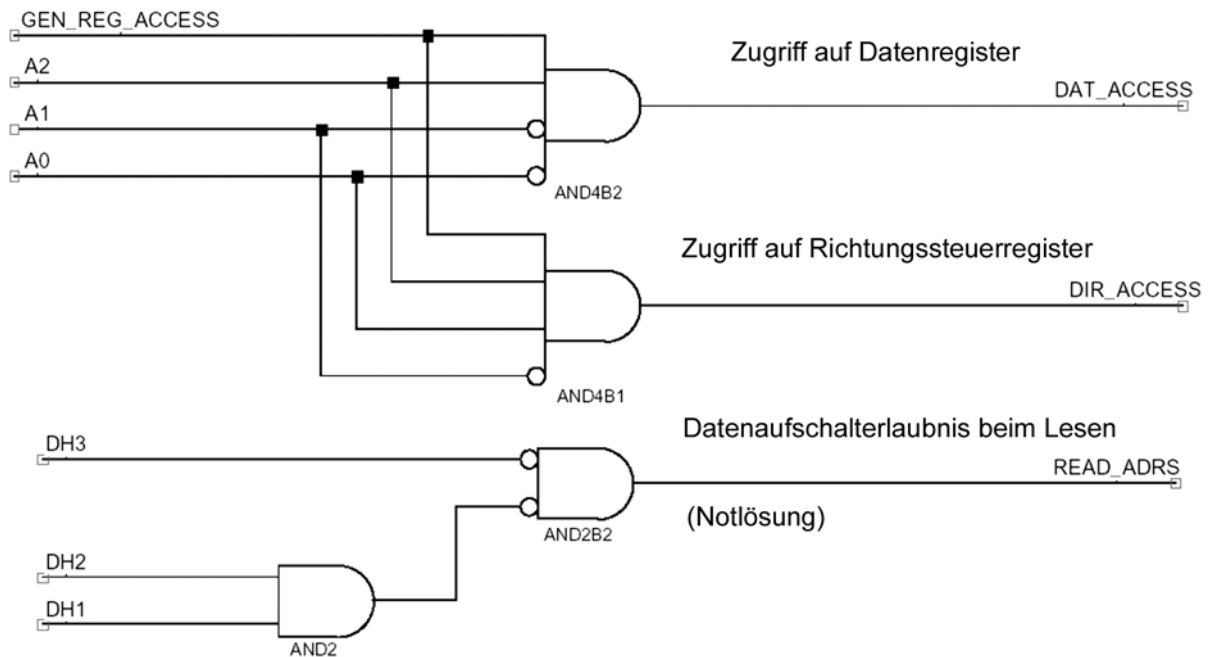
<b>ATA05a</b>			
51	DD0	A0	5
23	DD1	A1	32
52	DD2	A2	80
67	DD3	A3	33
83	DD4	A4	19
11	DD5	A5	34
40	DD6	A6	63
24	DD7	A7	45
44	DA0	B0	3
70	DA1	B1	4
26	DA2	B2	75
54	CS0n	B3	79
69	CS1n	B4	17
9	DIORn	B5	18
10	DIOWn	B6	61
55	DMARQ	B7	62
56	DMACKn	C0	7
31	CSEL	C1	37
74	RESETn	C2	82
22	V <sub>CC</sub>	C3	39
38		C4	21
64		C5	48
73		C6	66
78		C7	50
8	GND	D0	6
12		D1	35
16		D2	81
25		D3	36
27		D4	20
42		D5	46
49		D6	65
60		D7	47
77		E0	1
76	REI	E1	2
28	TDI	E2	71
29	TMS	E3	72
30	TCK	E4	14
		E5	15
		E6	57
		E7	58
		REO	68
		SELECTEDn	53
		DH0n	13
		DH1n	41
		DH2n	84
		DH3n	43
		TDO	59

<b>ATA05a1</b>			
45	DD0	A0	6
14	DD1	A1	33
58	DD2	A2	81
71	DD3	A3	34
1	DD4	A4	20
46	DD5	A5	35
32	DD6	A6	66
24	DD7	A7	47
44	DA0	B0	4
70	DA1	B1	5
26	DA2	B2	79
54	CS0n	B3	80
69	CS1n	B4	18
10	DIORn	B5	19
9	DIOWn	B6	63
55	DMARQ	B7	65
56	DMACKn	C0	11
31	CSEL	C1	39
74	RESETn	C2	83
22	V <sub>cc</sub>	C3	40
38		C4	23
64		C5	51
73		C6	68
78		C7	52
8	GND	D0	7
12		D1	36
16		D2	82
25		D3	37
27		D4	21
42		D5	48
49		D6	67
60		D7	50
77		E0	2
76	REI	E1	3
28	TDI	E2	72
29	TMS	E3	75
30	TCK	E4	15
		E5	17
		E6	61
		E7	62
		REO	57
		SELECTEDn	53
		DH0n	13
		DH1n	41
		DH2n	84
		DH3n	43
		TDO	59





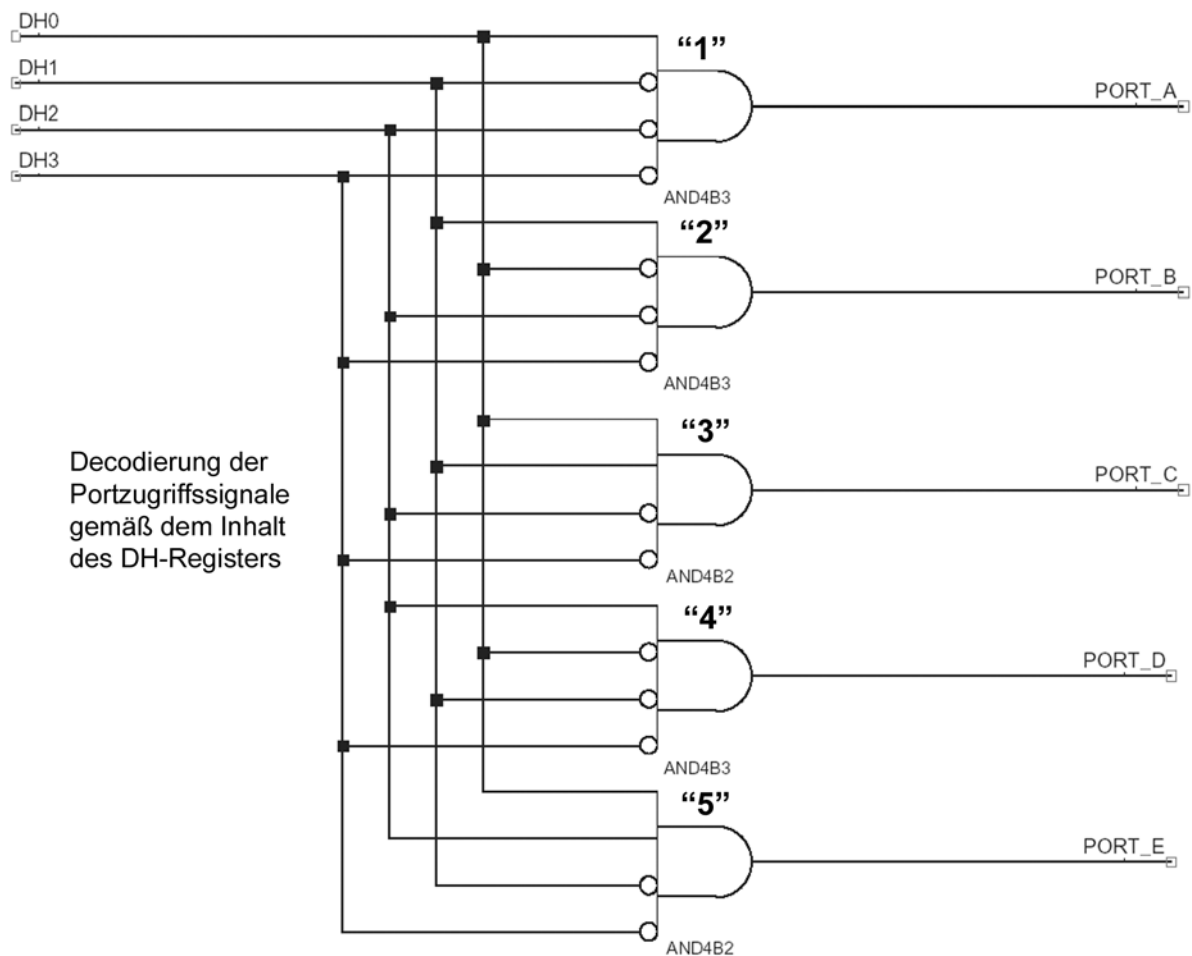
**Die eigentliche ATA-Schnittstelle. Beide Adaptertypen enthalten die gleiche Schaltung**



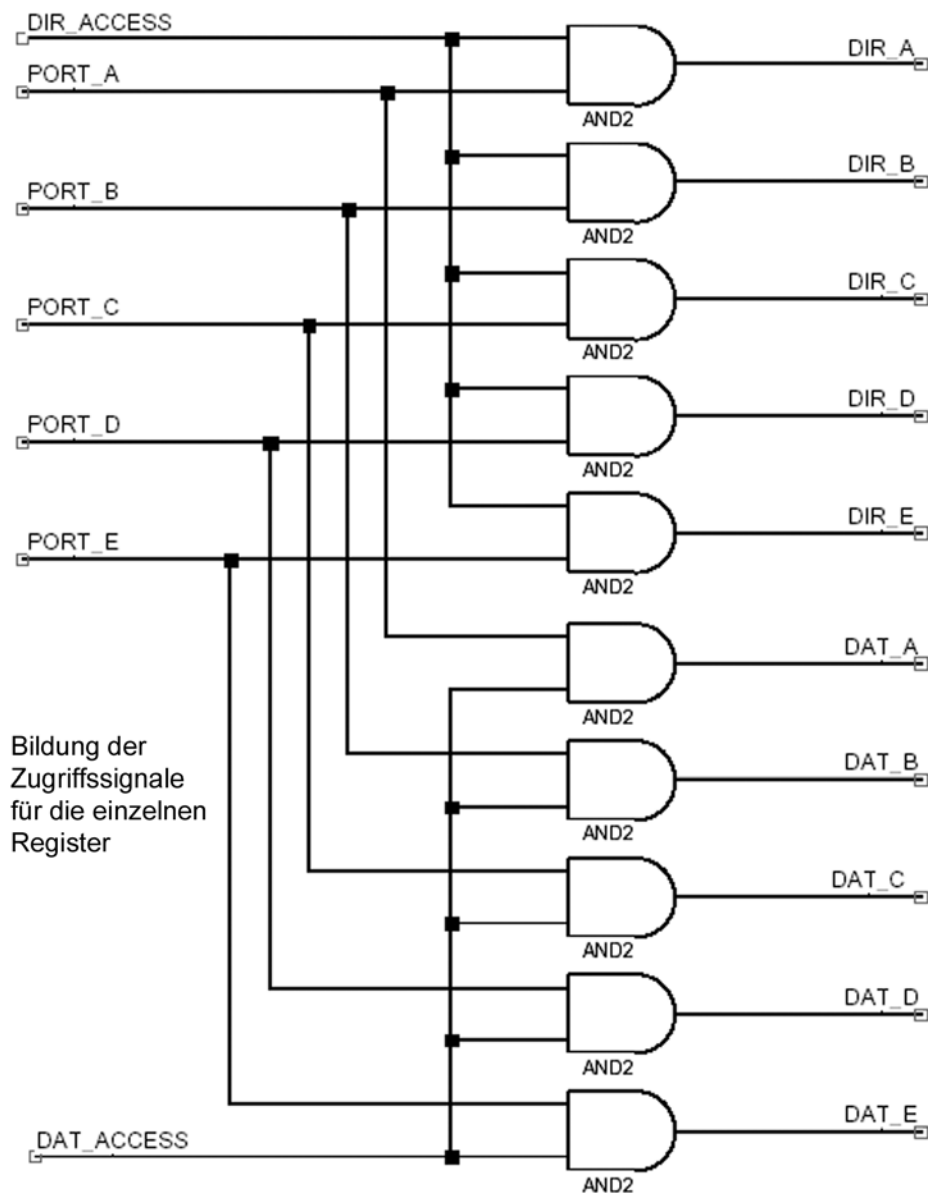
**Aus der Belegung der Adreßsignale des ATA-Interfaces ergibt sich, ob auf ein Datenregister oder auf ein Richtungssteuerregister zugegriffen wird**

*Hinweise zur Datenaufschalterlaubnis beim Lesen:*

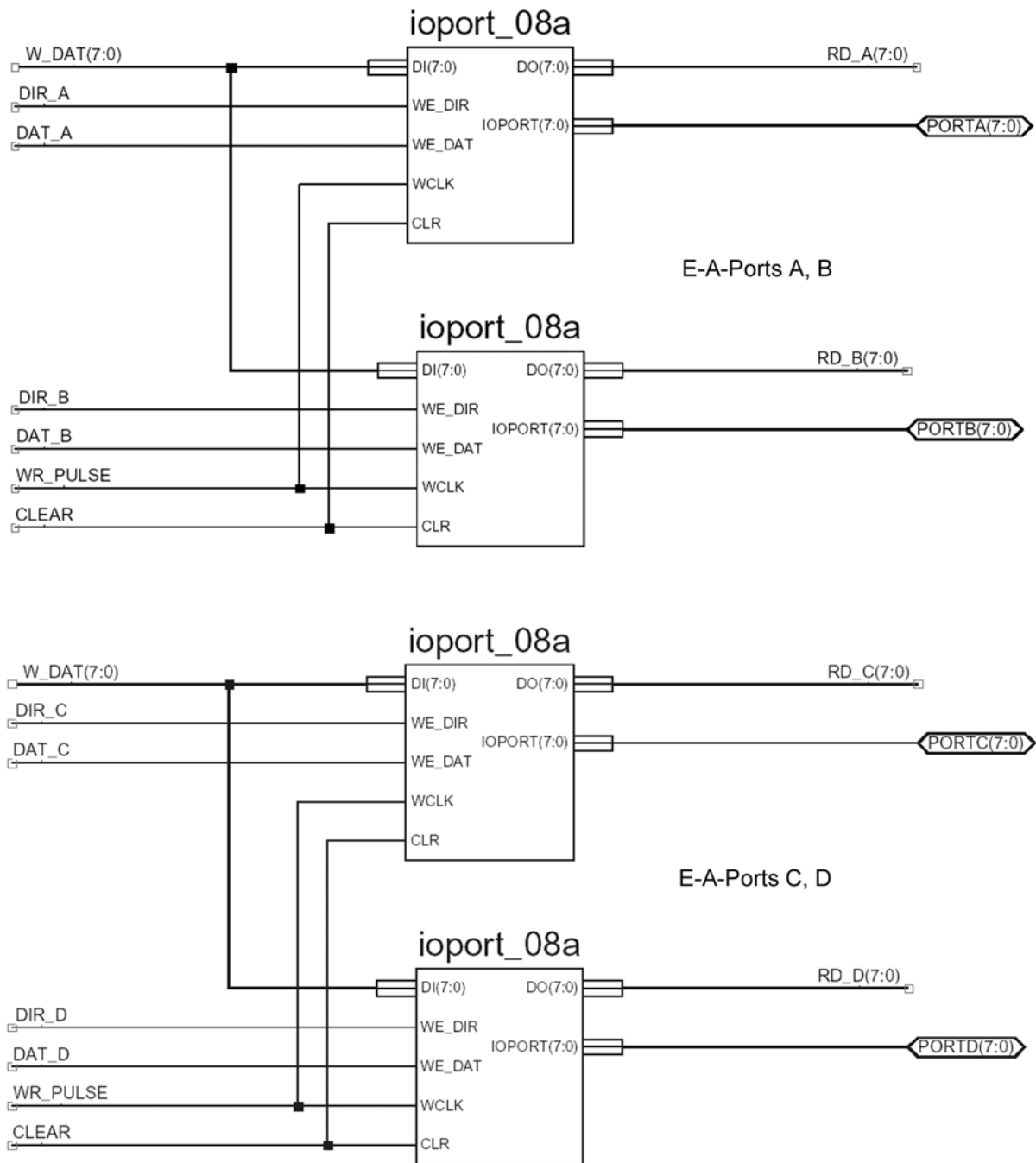
1. Diese Vorkehrung dient zur Unterstützung der selektiven Aktivierung.
2. Die Ideallösung: es werden alle zu unterstützenden Portauswahladressen (im DH-Register) decodiert und disjunktiv verknüpft (Lesedatenaufschaltung nur dann, wenn tatsächlich eine vom Adapter unterstützte Portauswahladresse angesprochen wird).
3. Notlösung im Adapter 05a: Lesedatenaufschaltung nur dann, wenn Bit DH3 = 0 (Portauswahl im Bereich 0H bis 7H)
4. Notlösung im Adapter 05a1: Lesedatenaufschaltung nur dann, wenn Portauswahl im Bereich 0H bis 5H.



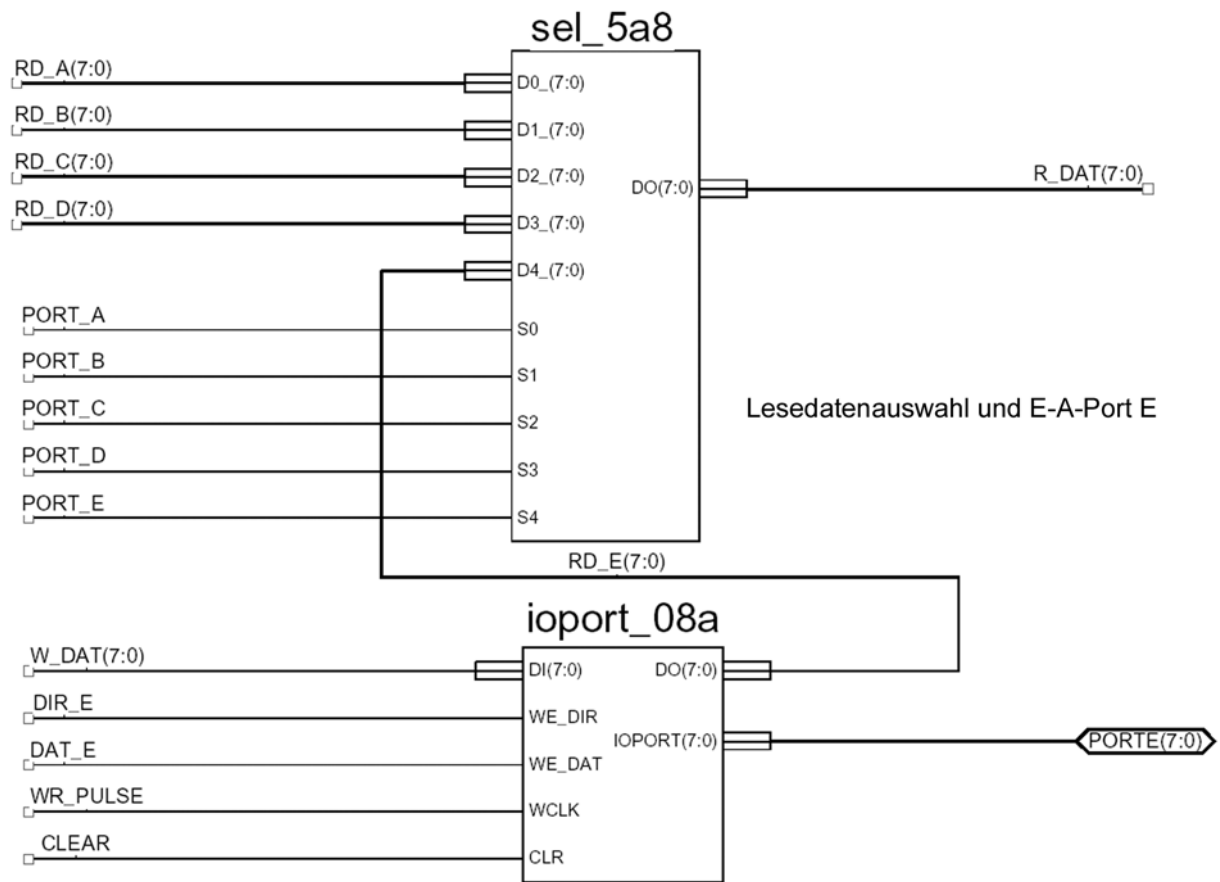
**Auf welchen der Ports A...E zugegriffen wird, ergibt sich aus dem Inhalt des DH-Registers**



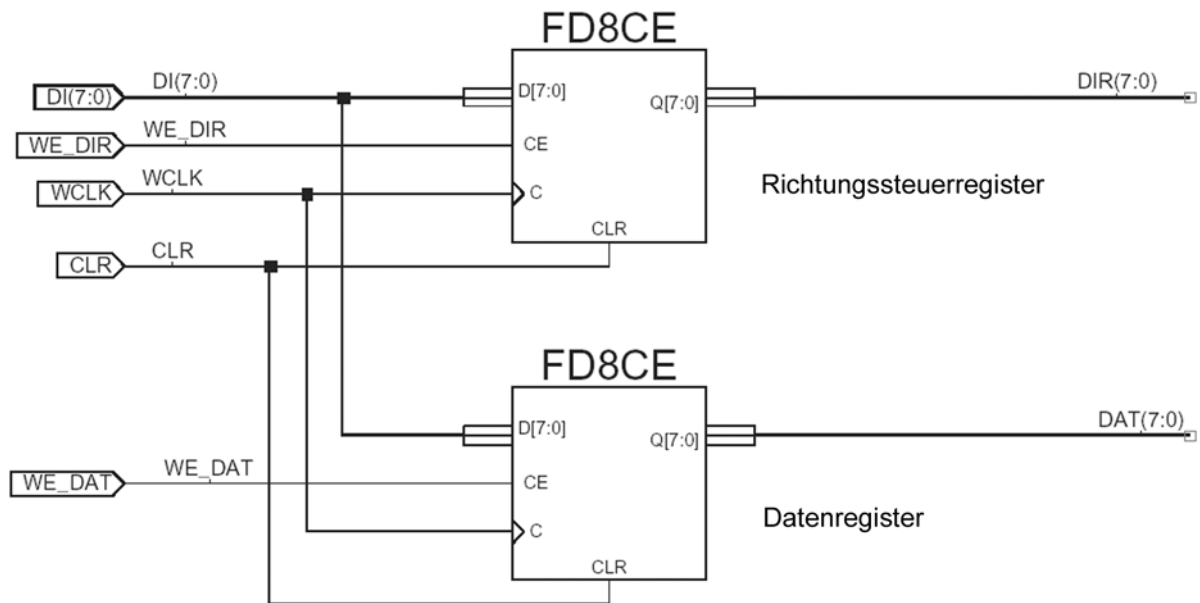
Aus den beiden vordargestellten Arten von Auswahlsignalen (Registerauswahl, Portauswahl) ergeben sich die Zugriffssteuersignale für alle Daten- und Richtungssteuerregister



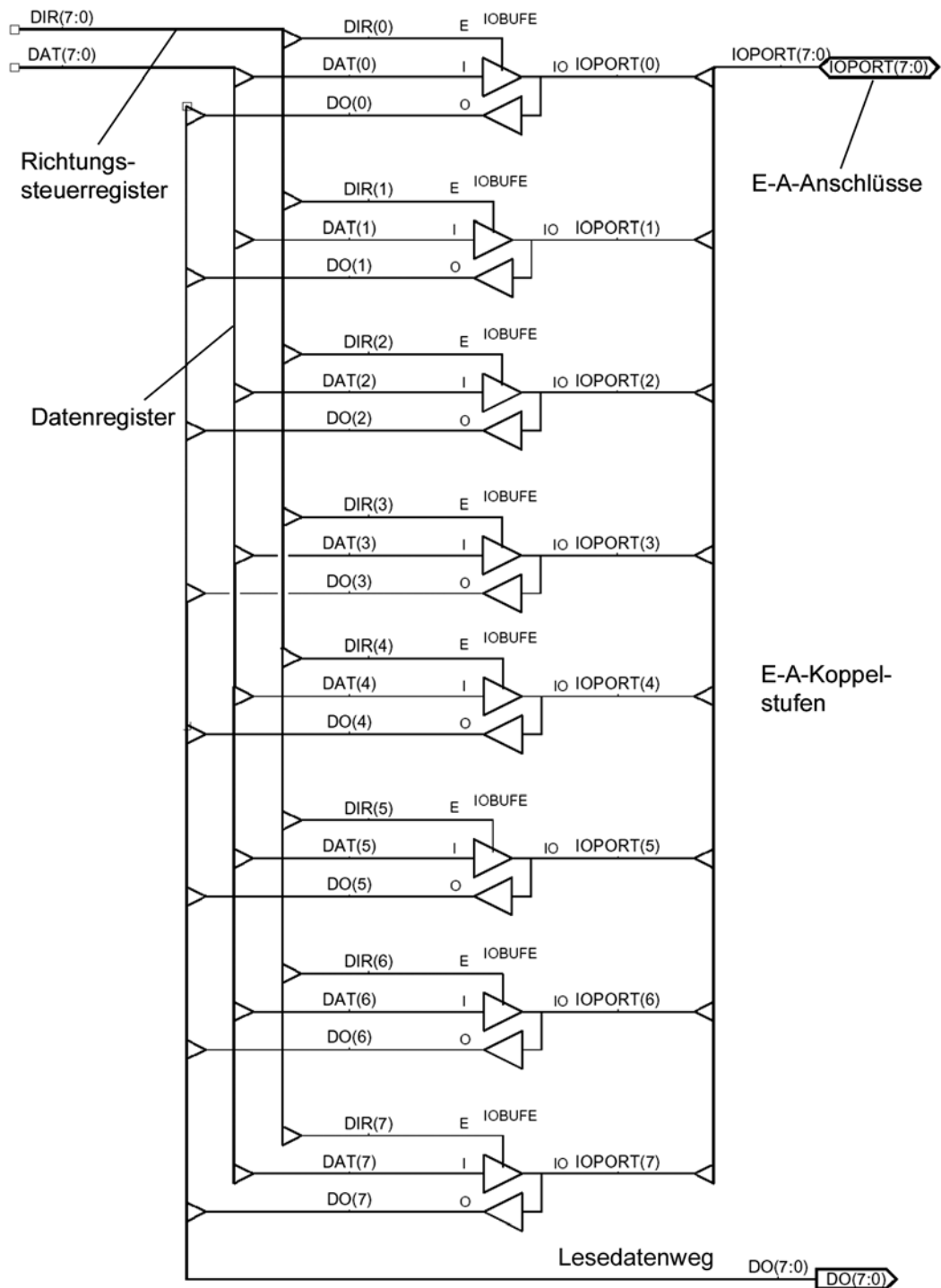
**Die ersten vier E-A-Ports (A...D)**



**Der Datenselektor für die Lesedaten und der fünfte E-A-Port (E)**



**Die Register eines E-A-Ports**



**Die E-A-Koppelstufen eines E-A-Ports**